

内容

1 特性	1	6.1 概述.....	19
2 应用	1	6.2 功能方框图.....	19
3 说明	1	6.3 特性说明.....	20
4 引脚配置和功能	3	6.4 器件功能模式.....	24
5 规格	4	7 应用和实施	25
5.1 绝对最大额定值.....	4	7.1 应用信息.....	25
5.2 ESD 等级.....	4	7.2 典型应用.....	26
5.3 建议运行条件.....	4	7.3 电源相关建议.....	29
5.4 热性能信息.....	5	7.4 布局.....	31
5.5 功率等级.....	5	8 器件和文档支持	32
5.6 绝缘规格.....	6	8.1 文档支持.....	32
5.7 安全相关认证.....	7	8.2 接收文档更新通知.....	32
5.8 安全限值.....	7	8.3 支持资源.....	32
5.9 电气特性.....	8	8.4 商标.....	32
5.10 开关特性.....	10	8.5 静电放电警告.....	32
5.11 时序图.....	10	8.6 术语表.....	32
5.12 绝缘特性曲线.....	11	9 修订历史记录	32
5.13 典型特性.....	12	10 机械、封装和可订购信息	32
6 详细说明	19		

4 引脚配置和功能

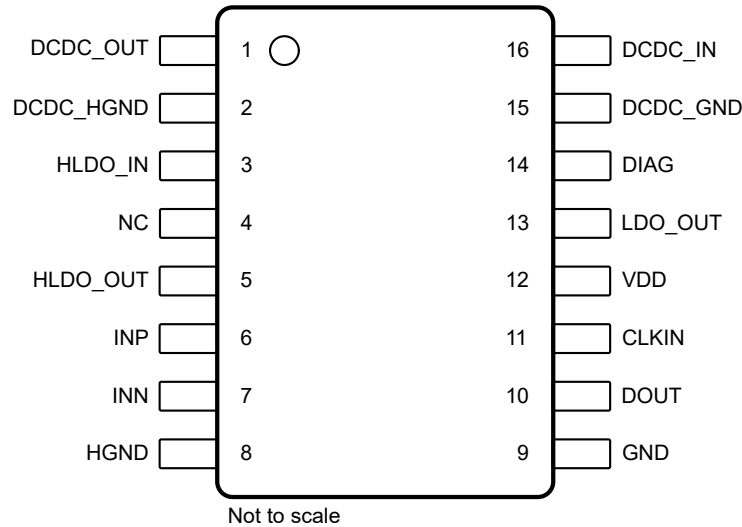


图 4-1. DWE 封装，16 引脚 SOIC（顶视图）

表 4-1. 引脚功能

引脚		类型	说明
编号	名称		
1	DCDC_OUT	电源	直流/直流转换器的高侧输出；将此引脚连接到 HLDO_IN 引脚。 ⁽¹⁾
2	DCDC_HGND	高侧电源接地	直流/直流转换器的高侧接地基准；将此引脚连接到 HGND 引脚。
3	HLDO_IN	电源	高侧 LDO 的输入；将此引脚连接到 DCDC_OUT 引脚。 ⁽¹⁾
4	NC	—	无内部连接。将此引脚连接到高侧接地或保持未连接状态（悬空）。
5	HLDO_OUT	电源	高侧 LDO 的输出。 ⁽¹⁾
6	INP	模拟输入	同相模拟输入。确保 INP 或 INN 有一个到 HGND 的直流电流通路来定义共模输入电压。 ⁽²⁾
7	INN	模拟输入	反相模拟输入。确保 INP 或 INN 有一个到 HGND 的直流电流通路来定义共模输入电压。 ⁽²⁾
8	HGND	高侧信号接地	高侧模拟信号接地；将此引脚连接到 DCDC_HGND 引脚。
9	GND	低侧信号接地	低侧模拟信号接地；将此引脚连接到 DCDC_GND 引脚。
10	DOUT	数字输出	调制器数据输出。
11	CLKIN	数字输入	采用内部下拉电阻器（典型值：1.5M Ω ）的调制器时钟输入。
12	VDD	低侧电源	低侧电源。 ⁽¹⁾
13	LDO_OUT	电源	低侧 LDO 的输出；将此引脚连接到 DCDC_IN 引脚。请勿使用外部电路加载 LDO 的输出。 ⁽¹⁾
14	DIAG	数字输出	低电平有效、开漏状态指示输出。使用一个电阻将此引脚连接到上拉电源（例如，VDD），如果不使用，则将此引脚悬空。
15	DCDC_GND	低侧电源接地	直流/直流转换器的低侧接地基准；将此引脚连接到 GND 引脚。
16	DCDC_IN	电源	直流/直流转换器的低侧输入；将此引脚连接到 LDO_OUT 引脚。 ⁽¹⁾

(1) 有关电源去耦方面的建议，请参阅 [电源相关建议](#) 部分。

(2) 有关详细信息，请参阅 [布局](#) 部分。

5 规格

5.1 绝对最大额定值

参阅⁽¹⁾

		最小值	最大值	单位
电源电压	VDD 至 GND	-0.3	6.5	V
模拟输入电压	INP、INN	HGND - 6	V _{HLDO_OUT} + 0.5	V
数字输入电压	CLKIN	GND - 0.5	VDD + 0.5	V
数字输出电压	DOUT	GND - 0.5	VDD + 0.5	V
	DIAG	GND - 0.5	6.5	
输入电流	连续, 除电源引脚外的任何引脚	-10	10	mA
温度	结温, T _J		150	°C
	贮存温度, T _{stg}	-65	150	

(1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用, 器件可能不会完全正常运行, 这可能影响器件的可靠性、功能和性能, 并缩短器件寿命

5.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 AEC Q100-002 ⁽¹⁾ 、HBM ESD 分类等级 2	±2000	V
		充电器件模型 (CDM), 符合 AEC Q100-011、CDM ESD 分类等级 C6	±1000	

(1) AEC Q100-002 指示 HBM 应力测试应当符合 ANSI/ESDA/JEDEC JS-001 规范。

5.3 建议运行条件

在工作环境温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位		
电源							
VDD	低侧电源	VDD 至 GND		3	3.3	5.5	V
模拟输入							
V _{Clipping}	削波输出前的差分输入电压	V _{IN} = V _{INP} - V _{INN}		±64		mV	
V _{FSR}	额定线性差分满量程电压	V _{IN} = V _{INP} - V _{INN}		-50	50		mV
	绝对共模输入电压 ⁽¹⁾	(V _{INP} + V _{INN}) / 2 至 HGND		-2	V _{HLDO_OUT}		V
V _{CM}	工作共模输入电压	(V _{INP} + V _{INN}) / 2 至 HGND		-0.032	0.9		V
数字 I/O							
V _{IO}	数字输入/输出电压			0	VDD		V
f _{CLKIN}	输入时钟频率			5	20	21	MHz
	输入时钟占空比	5MHz ≤ f _{CLKIN} ≤ 21MHz		40%	50%	60%	
温度范围							
T _A	额定环境温度			-40	125		°C

(1) 系统发生故障时器件所支持的稳态电压。关于正常工作时的电压, 请参见额定共模输入电压 V_{CM}。请遵循绝对最大额定值表中指定的模拟输入电压范围。

5.4 热性能信息

热性能指标 ⁽¹⁾		DWE (SOIC)	单位
		16 引脚	
$R_{\theta JA}$	结至环境热阻	73.5	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	31	°C/W
$R_{\theta JB}$	结至电路板热阻	44	°C/W
Ψ_{JT}	结至顶部特征参数	16.7	°C/W
Ψ_{JB}	结至电路板特征参数	42.8	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体](#)和[IC 封装热指标](#)应用报告。

5.5 功率等级

参数		测试条件	值	单位
P_D	最大功耗	VDD = 5.5V	231	mW
		VDD = 3.6V	151	

5.6 绝缘规格

在工作环境温度范围内测得（除非另有说明）

参数		测试条件	值	单位
常规				
CLR	外部间隙 ⁽¹⁾	引脚间的最短空间距离	≥ 8	mm
CPG	外部爬电距离 ⁽¹⁾	引脚间的最短封装表面距离	≥ 8	mm
DTI	绝缘穿透距离	最小内部间隙（内部间隙 - 电容式信号隔离）	≥ 21	μm
DTI	绝缘穿透距离	最小内部间隙（内部间隙 - 变压器电源隔离）	≥ 120	μm
CTI	相对漏电起痕指数	DIN EN 60112 (VDE 0303-11); IEC 60112	≥ 600	V
	材料组	符合 IEC 60664-1	I	
	过压类别 (符合 IEC 60664-1)	额定市电电压 ≤ 600V _{RMS}	I-III	
		额定市电电压 ≤ 1000V _{RMS}	I-II	
DIN EN IEC 60747-17 (VDE 0884-17)				
V _{IORM}	最大重复峰值隔离电压	在交流电压下	1700	V _{PK}
V _{IOWM}	最大额定隔离 工作电压	在交流电压下（正弦波）	1200	V _{RMS}
		在直流电压下	1700	V _{DC}
V _{IOTM}	最大瞬态 隔离电压	V _{TEST} = V _{IOTM} , t = 60s (鉴定测试), V _{TEST} = 1.2 × V _{IOTM} , t = 1s (100% 生产测试)	6000	V _{PK}
V _{IMP}	最大脉冲电压 ⁽²⁾	在空气中测试, 符合 IEC 62368-1 标准的 1.2/50μs 波形	7700	V _{PK}
V _{IOSM}	最大浪涌 隔离电压 ⁽³⁾	在油中进行测试 (鉴定测试), 符合 IEC 62368-1 的 1.2/50μs 波形	10000	V _{PK}
q _{pd}	视在电荷 ⁽⁴⁾	方法 a, 输入/输出安全测试子组 2 和 3 后, V _{pd(ini)} = V _{IOTM} , t _{ini} = 60s, V _{pd(m)} = 1.2 × V _{IORM} , t _m = 10s	≤ 5	pC
		方法 a, 环境测试子组 1 后, V _{pd(ini)} = V _{IOTM} , t _{ini} = 60s, V _{pd(m)} = 1.6 × V _{IORM} , t _m = 10s	≤ 5	
		方法 b1, 预处理 (类型测试) 和常规测试, V _{pd(ini)} = 1.2 × V _{IOTM} , t _{ini} = 1s, V _{pd(m)} = 1.875 × V _{IORM} , t _m = 1s	≤ 5	
		方法 b2, 常规测试 (100% 生产) ⁽⁶⁾ , V _{pd(ini)} = V _{pd(m)} = 1.2 × V _{IOTM} , t _{ini} = t _m = 1s	≤ 5	
C _{IO}	势垒电容, 输入至输出 ⁽⁵⁾	V _{IO} = 0.5V _{PP} (1MHz)	~4.5	pF
R _{IO}	绝缘电阻, 输入至输出 ⁽⁵⁾	V _{IO} = 500V (T _A = 25°C)	> 10 ¹²	Ω
		V _{IO} = 500V (100°C ≤ T _A ≤ 125°C)	> 10 ¹¹	
		V _{IO} = 500V, T _S = 150°C	> 10 ⁹	
	污染等级		2	
	气候类别		40/125/21	
UL1577				
V _{ISO}	可承受的隔离电压	V _{TEST} = V _{ISO} , t = 60s (鉴定测试), V _{TEST} = 1.2 × V _{ISO} , t = 1s (100% 生产测试)	4250	V _{RMS}

- 根据应用特定的设备隔离标准应用爬电距离和电气间隙要求。务必使爬电距离和电气间隙一直符合电路板设计的要求, 以确保在印刷电路板 (PCB) 上安装的隔离器焊盘不会缩短这一距离。在某些情况下, PCB 上的爬电距离和电气间隙相等。在 PCB 上插入坡口、肋或两者等技术可帮助提高这些规格。
- 在空气中进行测试, 以确定封装的浪涌抗扰度。
- 在油中进行测试, 以确定隔离栅的固有浪涌抗扰度。
- 视在电荷是局部放电 (pd) 引起的电气放电。
- 将隔离栅每一侧的所有引脚都连在一起, 构成一个双引脚器件。
- 生产中使用方法 b1 或 b2。

5.7 安全相关认证

VDE	UL
DIN EN IEC 60747-17 (VDE 0884-17)、 EN IEC 60747-17、 DIN EN IEC 62368-1 (VDE 0868-1)、 EN IEC 62368-1、 IEC 62368-1 条款：5.4.3；5.4.4.4；5.4.9	根据 1577 元件认证和 CSA 元件验收第 5 号计划进行了认证
增强型绝缘	单一绝缘保护
证书编号：40040142	文件编号：E181974

5.8 安全限值

安全限制⁽¹⁾旨在更最大限度地减小在发生输入或输出电路故障时对隔离栅的潜在损害。I/O 发生故障时会导致低电阻接地或连接到电源，如果没有限流电路，则会因为功耗过大而导致芯片过热并损坏隔离栅，甚至可能导致辅助系统出现故障。

参数		测试条件	最小值	典型值	最大值	单位
I _S	安全输入、输出或电源电流	R _{θJA} = 73.5°C/W, VDD = 5.5V, T _J = 150°C, T _A = 25°C			309	mA
		R _{θJA} = 73.5°C/W, VDD = 3.6V, T _J = 150°C, T _A = 25°C			472	
P _S	安全输入、输出或总功率	R _{θJA} = 73.5°C/W, T _J = 150°C, T _A = 25°C			1700	mW
T _S	最高安全温度				150	°C

(1) 最高安全温度 T_S 与器件指定的最大结温 T_J 的值相同。I_S 和 P_S 参数分别表示安全电流和安全功率。请勿超过 I_S 和 P_S 的最大限值。这些限值随着环境温度 T_A 的变化而变化。

热性能信息表中的结至空气热阻 R_{θJA} 是安装在引线式表面贴封装高 K 测试板上的器件热阻。可使用以下公式来计算各个参数的值：

T_J = T_A + R_{θJA} × P，其中，P 为器件上消耗的功率。

T_{J(max)} = T_S = T_A + R_{θJA} × P_S，其中，T_{J(max)} 为最大结温。

P_S = I_S × VDD_{max}，其中 VDD_{max} 为最大低侧电压。

5.9 电气特性

各种最小和最大规格的适用条件为： $T_A = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$ ， $V_{DD} = 3.0\text{V}$ 至 5.5V ， $\text{INP} = -50\text{mV}$ 至 $+50\text{mV}$ ， $\text{INN} = 0\text{V}$ 且 sinc^3 滤波器的 $\text{OSR} = 256$ (除非另有说明)；典型值的适用条件为： $T_A = 25^{\circ}\text{C}$ ， $\text{CLKIN} = 20\text{MHz}$ ， $V_{DD} = 3.3\text{V}$

参数		测试条件	最小值	典型值	最大值	单位
模拟输入						
R_{IN}	单端输入电阻	$\text{INN} = \text{HGND}$		4.75		$\text{k}\Omega$
R_{IND}	差分输入电阻			4.9		$\text{k}\Omega$
I_{IB}	输入偏置电流	$\text{INP} = \text{INN} = \text{HGND}$; $I_{\text{IB}} = (I_{\text{IBP}} + I_{\text{IBN}}) / 2$	-48	-36	-28	μA
I_{IO}	输入失调电流 ⁽¹⁾	$I_{\text{IO}} = I_{\text{IBP}} - I_{\text{IBN}}$; $\text{INP} = \text{INN} = \text{HGND}$		± 10		nA
C_{IN}	单端输入电容	$\text{INN} = \text{HGND}$, $f_{\text{IN}} = 310\text{kHz}$		4		pF
C_{IND}	差分输入电容	$f_{\text{IN}} = 310\text{kHz}$		2		pF
精度						
E_{O}	失调电压误差 ⁽¹⁾	$\text{INN} = \text{INP} = \text{HGND}$, $T_A = 25^{\circ}\text{C}$	-50	± 10	50	μV
TCE_{O}	失调电压误差热漂移 ⁽⁴⁾	$\text{INN} = \text{INP} = \text{HGND}$	-0.4		0.4	$\mu\text{V}/^{\circ}\text{C}$
E_{G}	增益误差	$T_A = 25^{\circ}\text{C}$	-0.2%	$\pm 0.005\%$	0.2%	
TCE_{G}	增益误差漂移 ⁽⁵⁾		-35		35	$\text{ppm}/^{\circ}\text{C}$
DNL	微分非线性	分辨率：16 位	-0.99		0.99	LSB
INL	积分非线性	分辨率：16 位	-4	± 1	4	LSB
SNR	信噪比	$f_{\text{IN}} = 1\text{kHz}$	77	81		dB
SINAD	信纳比	$f_{\text{IN}} = 1\text{kHz}$	77	81		dB
THD	总谐波失真 ⁽³⁾	$5\text{MHz} \leq f_{\text{CLKIN}} \leq 21\text{MHz}$, $f_{\text{IN}} = 1\text{kHz}$		-93	-86	dB
SFDR	无杂散动态范围	$f_{\text{IN}} = 1\text{kHz}$	87	94		dB
CMRR	共模抑制比	$f_{\text{IN}} = 0\text{Hz}$, $V_{\text{CM min}} \leq V_{\text{IN}} \leq V_{\text{CM max}}$		-100		dB
		$f_{\text{IN}} = 10\text{kHz}$, $V_{\text{CM min}} \leq V_{\text{IN}} \leq V_{\text{CM max}}$, $V_{\text{INP}} = V_{\text{INN}} = 100\text{mV}_{\text{PP}}$		-100		
PSRR	电源抑制比	V_{DD} 从 3.0V 到 5.5V , 直流		-120		dB
		$\text{INP} = \text{INN} = \text{HGND}$, V_{DD} 为 3.0V 至 5.5V , 10kHz , 100mV 纹波		-120		
数字 I/O						
I_{IN}	输入漏电流	$\text{GND} \leq V_{\text{IN}} \leq V_{\text{DD}}$	0		7	μA
C_{IN}	输入电容			4		pF
V_{IH}	高电平输入电压		$0.7 \times V_{\text{DD}}$		$V_{\text{DD}} + 0.3$	V
V_{IL}	低电平输入电压		-0.3		$0.3 \times V_{\text{DD}}$	V
C_{LOAD}	输出负载电容			15	30	pF
V_{OH}	高电平输出电压	$I_{\text{OH}} = -20\mu\text{A}$	$V_{\text{DD}} - 0.1$			V
		$I_{\text{OH}} = -4\text{mA}$	$V_{\text{DD}} - 0.4$			
V_{OL}	低电平输出电压	$I_{\text{OL}} = 20\mu\text{A}$			0.1	V
		$I_{\text{OL}} = 4\text{mA}$			0.4	
CMTI	共模瞬态抗扰度		75	135		$\text{kV}/\mu\text{s}$

5.9 电气特性 (续)

各种最小和最大规格的适用条件为： $T_A = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$ ， $V_{DD} = 3.0\text{V}$ 至 5.5V ， $\text{INP} = -50\text{mV}$ 至 $+50\text{mV}$ ， $\text{INN} = 0\text{V}$ 且 sinc^3 滤波器的 $\text{OSR} = 256$ (除非另有说明)；典型值的适用条件为： $T_A = 25^{\circ}\text{C}$ ， $\text{CLKIN} = 20\text{MHz}$ ， $V_{DD} = 3.3\text{V}$

参数	测试条件	最小值	典型值	最大值	单位
电源					
IDD	低侧电源电流	HLDO 上无外部负载	26	40	mA
		HLDO 上 1mA 无外部负载	28	42	
V _{DCDC_OUT}	直流/直流输出电压	DCDC_OUT 至 HGND			V
V _{DCDCUV}	直流/直流输出欠压检测阈值电压	V _{DCDC_OUT} 下降			V
V _{HLDO_OUT}	高侧 LDO 输出电压	HLDO_OUT 至 HGND，高达 1mA 的外部负载 ⁽²⁾			V
V _{HLDOUV}	高侧 LDO 输出欠压检测阈值电压	V _{HLDO_OUT} 下降			V
I _H	辅助电路的高侧电源电流	负载从 HLDO_OUT 连接到 HGND；非开关； $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ⁽²⁾			1 mA
t _{START}	器件启动时间	VDD 步进至 3.0V 使位流有效			0.9 ms

- (1) 典型值包括标称运行条件下的一个 Σ 统计变化。
- (2) 高侧 LDO 仅在 T_A 不超过 85°C 时支持外部负载。有关更多详细信息，请参阅 *隔离式直流/直流转换器* 部分。
- (3) THD 是前五个高次谐波幅度的均方根和与基波幅度之比。
- (4) 使用框方法计算失调电压误差温漂，如以下公式所述：
 $TCE_O = (E_{O,MAX} - E_{O,MIN}) / \text{TempRange}$ ，其中 $E_{O,MAX}$ 和 $E_{O,MIN}$ 是指在温度范围 (-40°C 至 125°C) 内测得的最大和最小 E_O 值。
- (5) 使用框方法计算增益误差温漂，如以下公式所述：
 $TCE_G (\text{ppm}) = ((E_{G,MAX} - E_{G,MIN}) / \text{TempRange}) \times 10^4$ ，其中 $E_{G,MAX}$ 和 $E_{G,MIN}$ 是指在温度范围 (-40°C 至 125°C) 内测得的最大和最小 E_G 值 (表示为 %)。

5.10 开关特性

参数	测试条件	最小值	典型值	最大值	单位
t_H	CLKIN 上升沿之后的 DOUT 保持时间	$C_{LOAD} = 15pF$			ns
t_D	CLKIN 的上升沿至 DOUT 有效延迟	$C_{LOAD} = 15pF$; CLKIN 50% 至 DOUT 10%/90%			ns
t_r	DOUT 上升时间	10% 至 90%, $3.0V \leq VDD \leq 3.6V$, $C_{LOAD} = 15pF$			ns
		10% 至 90%, $4.5V \leq VDD \leq 5.5V$, $C_{LOAD} = 15pF$			
t_f	DOUT 下降时间	10% 至 90%, $3.0V \leq VDD \leq 3.6V$, $C_{LOAD} = 15pF$			ns
		10% 至 90%, $4.5V \leq VDD \leq 5.5V$, $C_{LOAD} = 15pF$			

5.11 时序图

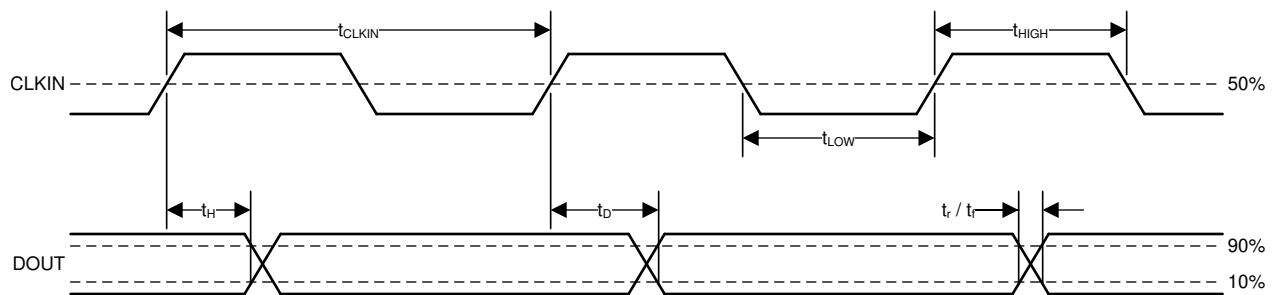


图 5-1. 数字接口时序

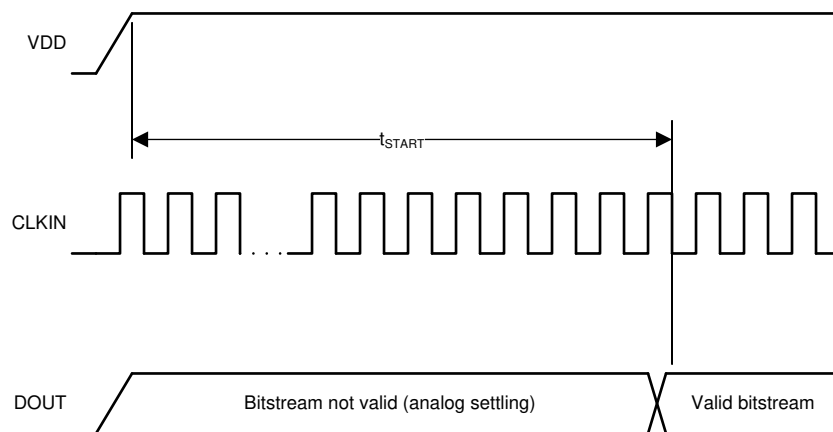
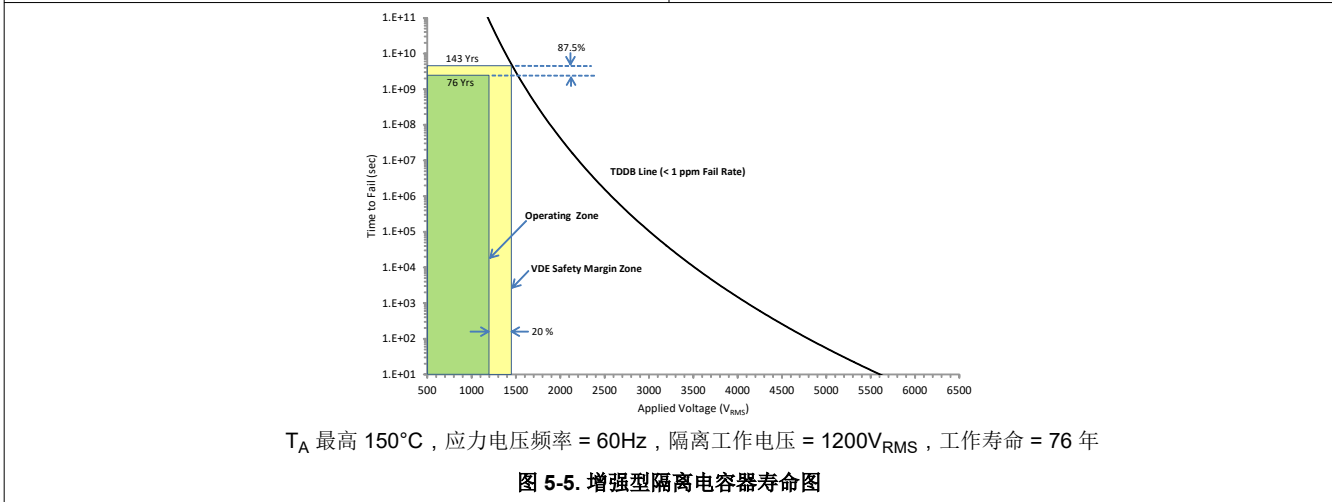
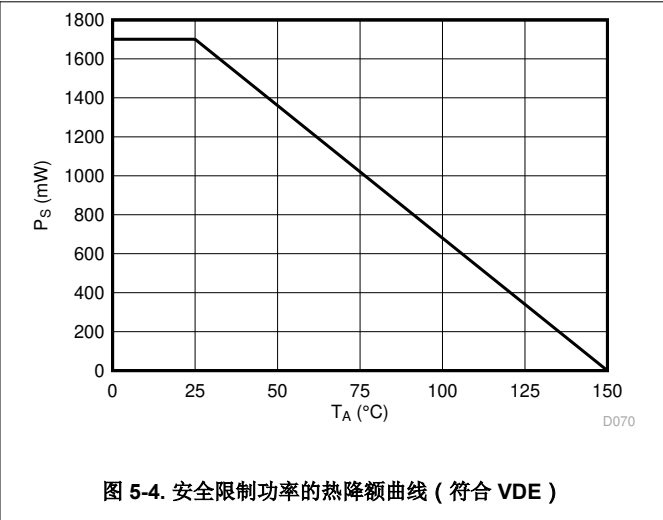
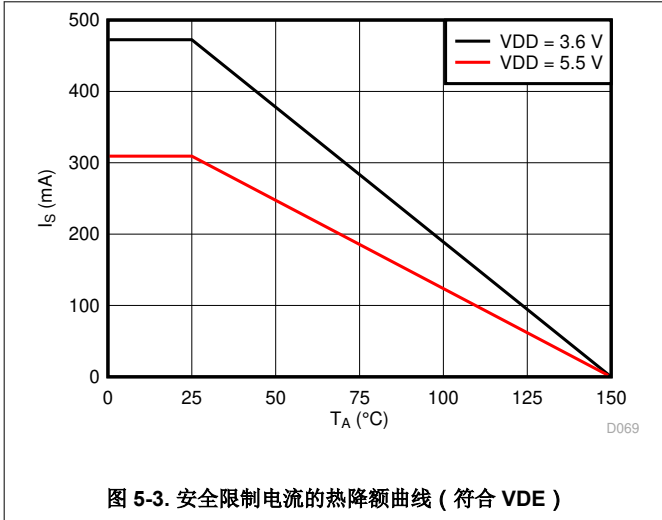


图 5-2. 器件启动时序

5.12 绝缘特性曲线



5.13 典型特性

适用条件为：VDD = 3.3V，INP = -50mV 至 +50mV，INN = HGND，f_{CLKIN} = 20MHz 且 sinc³ 滤波器的 OSR = 256，并具有 16 位分辨率（除非另有说明）

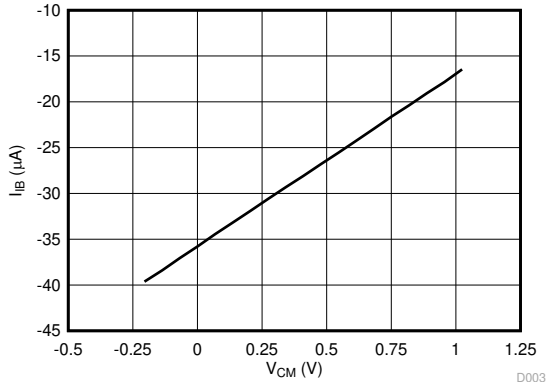


图 5-6. 输入偏置电流与共模输入电压间的关系

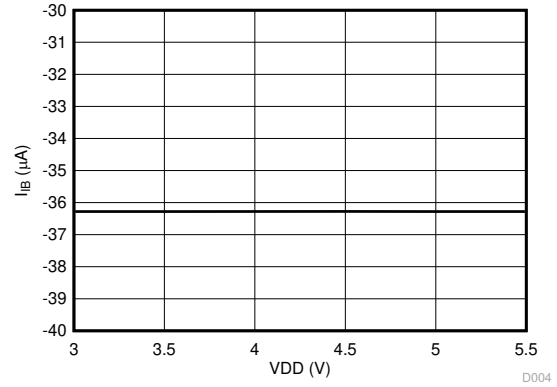


图 5-7. 输入偏置电流与电源电压间的关系

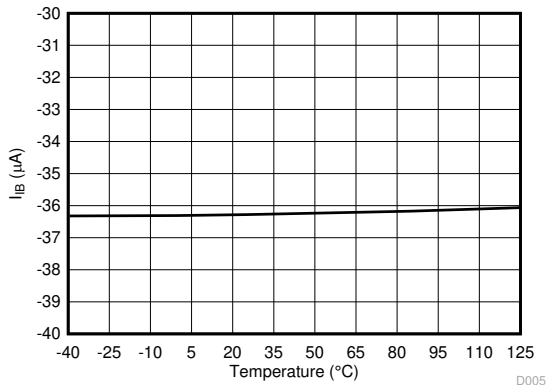


图 5-8. 输入偏置电流与温度间的关系

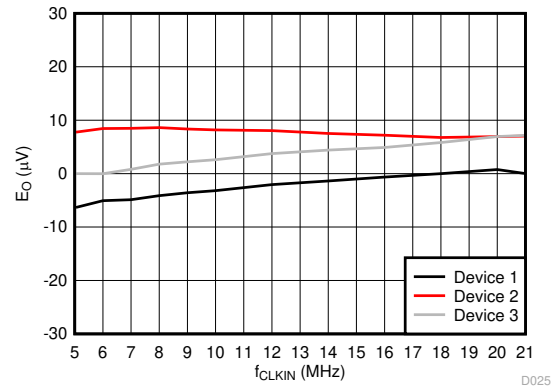


图 5-9. 失调电压误差与输入时钟频率间的关系

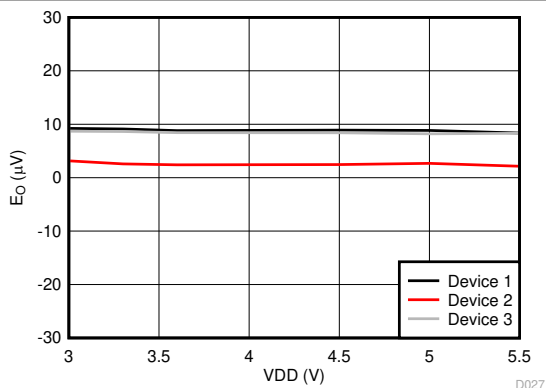


图 5-10. 失调电压误差与电源电压间的关系

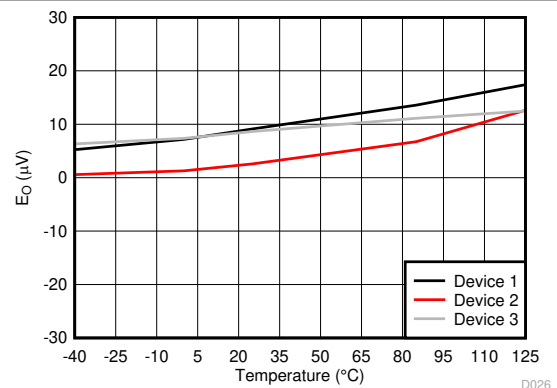


图 5-11. 失调电压误差与温度间的关系

5.13 典型特性 (续)

适用条件为: $V_{DD} = 3.3V$, $INP = -50mV$ 至 $+50mV$, $INN = HGND$, $f_{CLKIN} = 20MHz$ 且 $sinc^3$ 滤波器的 $OSR = 256$, 并具有 16 位分辨率 (除非另有说明)

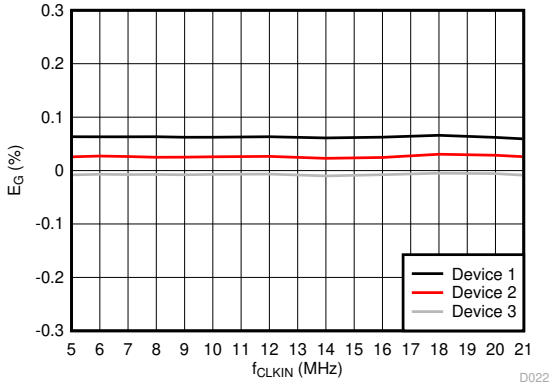


图 5-12. 增益误差与输入时钟频率间的关系

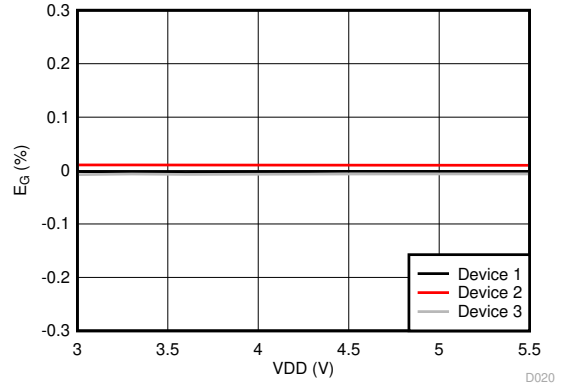


图 5-13. 增益误差与电源电压间的关系

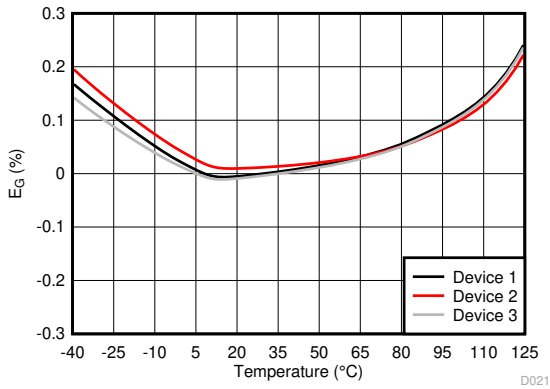


图 5-14. 增益误差与温度间的关系

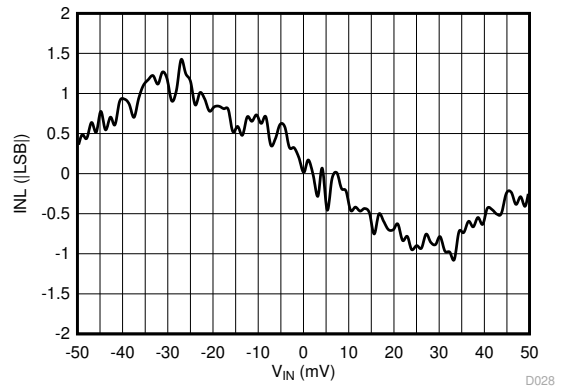


图 5-15. 积分非线性与输入电压间的关系

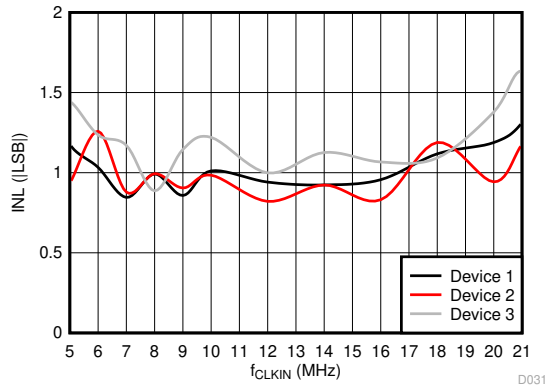


图 5-16. 积分非线性与输入时钟频率间的关系

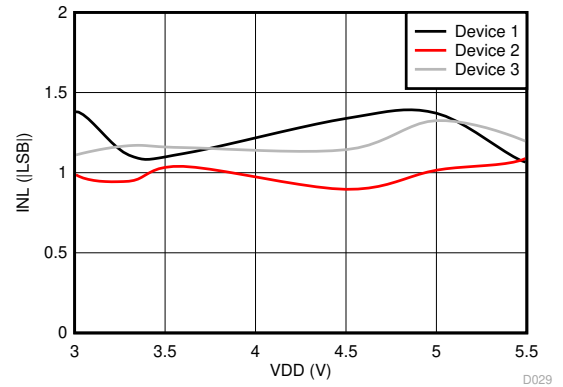


图 5-17. 积分非线性与电源电压间的关系

5.13 典型特性 (续)

适用条件为：VDD = 3.3V，INP = -50mV 至 +50mV，INN = HGND，f_{CLKIN} = 20MHz 且 sinc³ 滤波器的 OSR = 256，并具有 16 位分辨率 (除非另有说明)

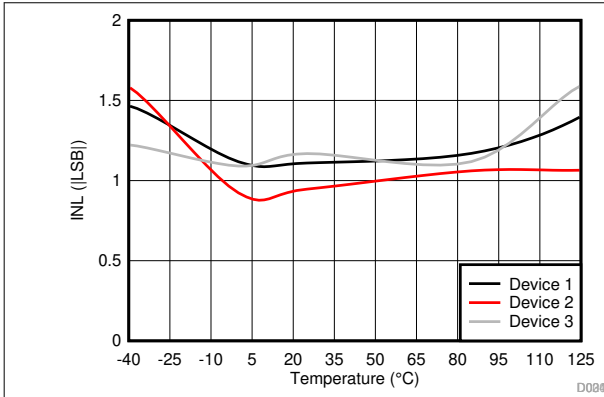


图 5-18. 积分非线性与温度间的关系

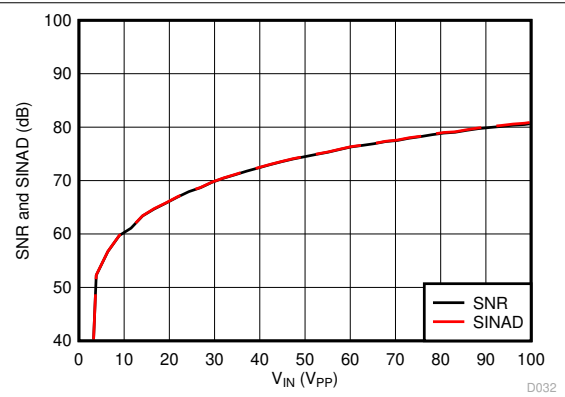


图 5-19. 信噪比和信纳比与输入信号幅度间的关系

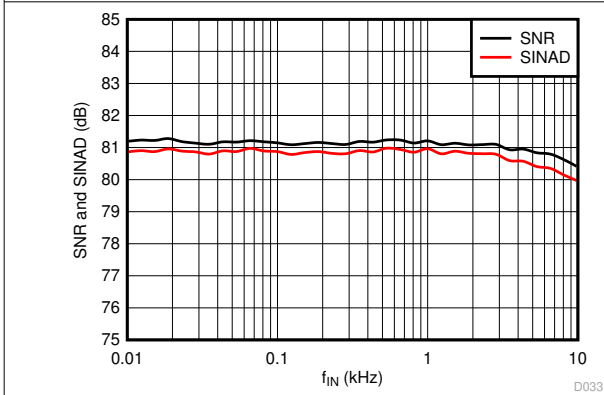


图 5-20. 信噪比和信纳比与输入信号频率间的关系

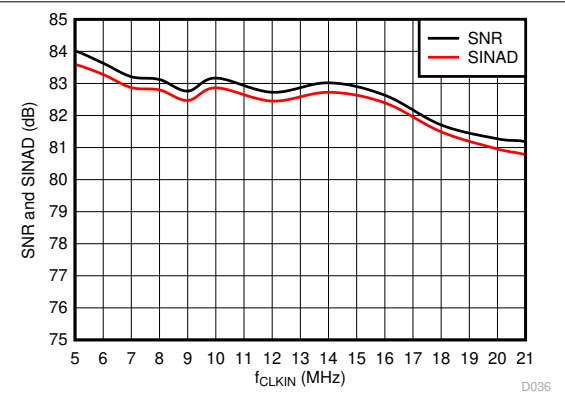


图 5-21. 信噪比和信纳比与输入时钟频率间的关系

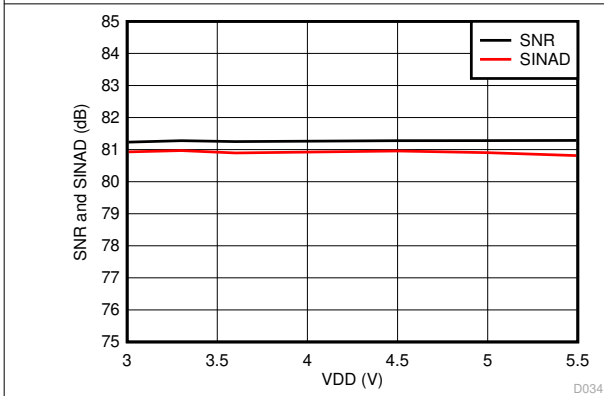


图 5-22. 信噪比和信纳比与电源电压间的关系

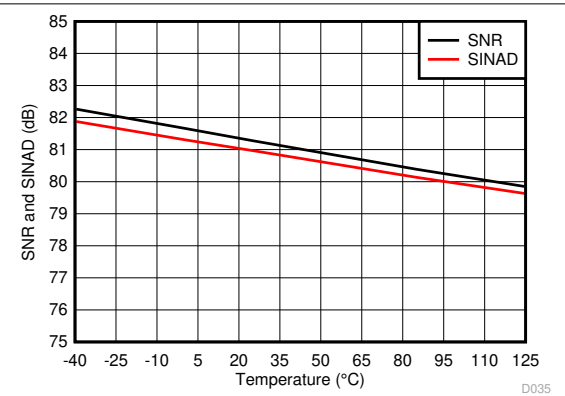


图 5-23. 信噪比和信纳比与温度间的关系

5.13 典型特性 (续)

适用条件为: $V_{DD} = 3.3V$, $INP = -50mV$ 至 $+50mV$, $INN = HGND$, $f_{CLKIN} = 20MHz$ 且 $sinc^3$ 滤波器的 $OSR = 256$, 并具有 16 位分辨率 (除非另有说明)

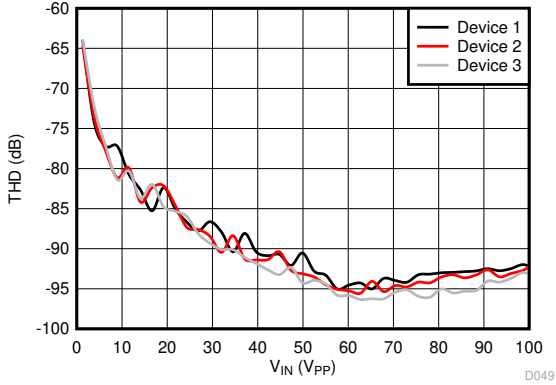


图 5-24. 总谐波失真与输入信号幅度间的关系

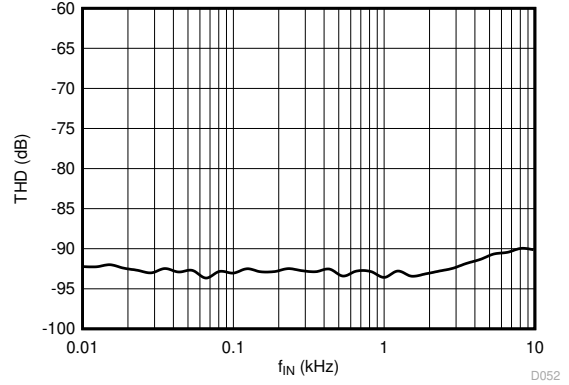


图 5-25. 总谐波失真与输入信号频率间的关系

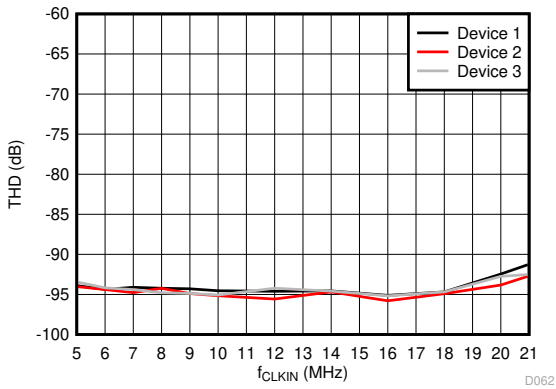


图 5-26. 总谐波失真与输入时钟频率间的关系

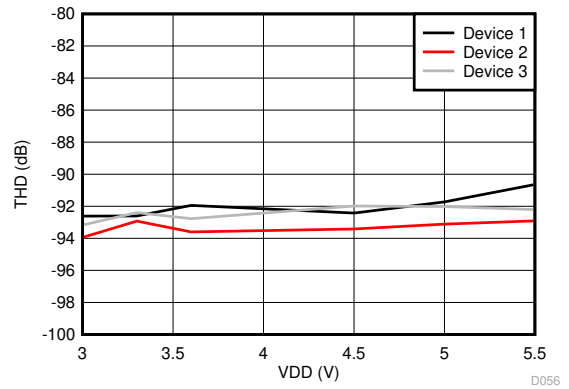


图 5-27. 总谐波失真与电源电压间的关系

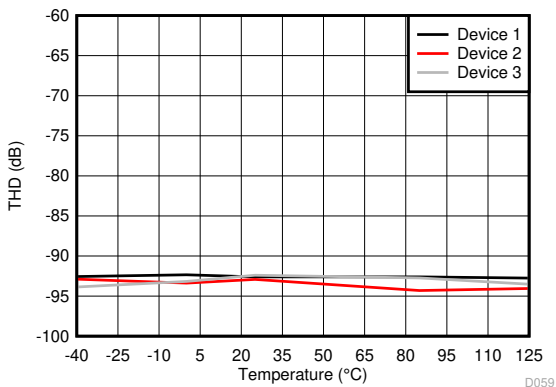


图 5-28. 总谐波失真与温度间的关系

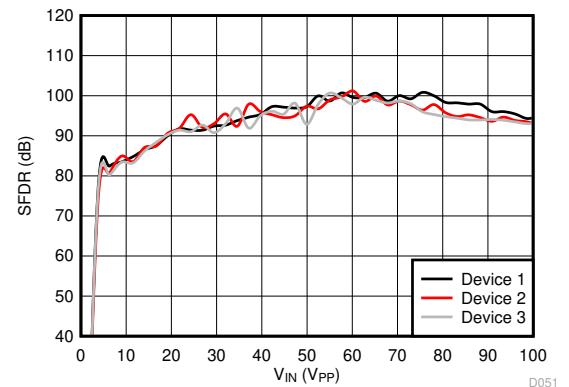


图 5-29. 无杂散动态范围与输入信号幅度间的关系

5.13 典型特性 (续)

适用条件为: $V_{DD} = 3.3V$, $INP = -50mV$ 至 $+50mV$, $INN = HGND$, $f_{CLKIN} = 20MHz$ 且 $sinc^3$ 滤波器的 $OSR = 256$, 并具有 16 位分辨率 (除非另有说明)

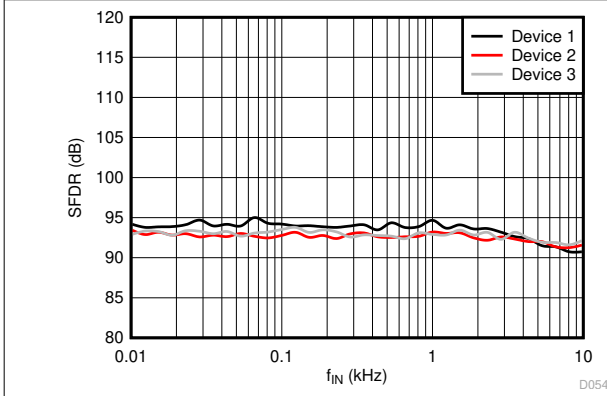


图 5-30. 无杂散动态范围与输入信号频率间的关系

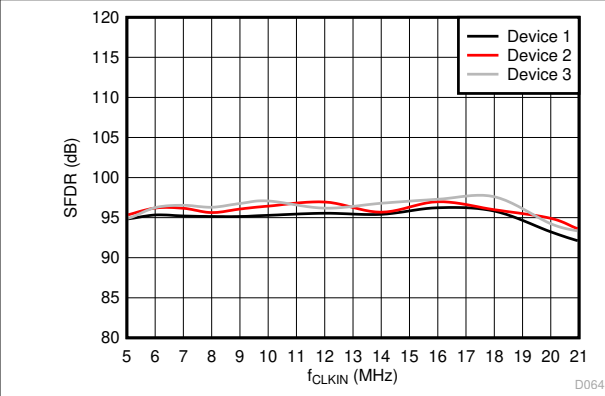


图 5-31. 无杂散动态范围与输入时钟频率间的关系

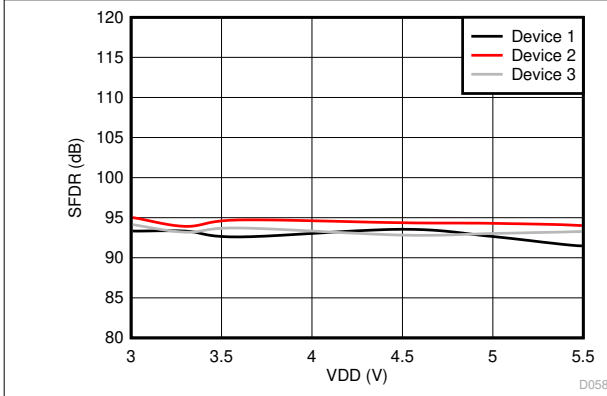


图 5-32. 无杂散动态范围与电源电压间的关系

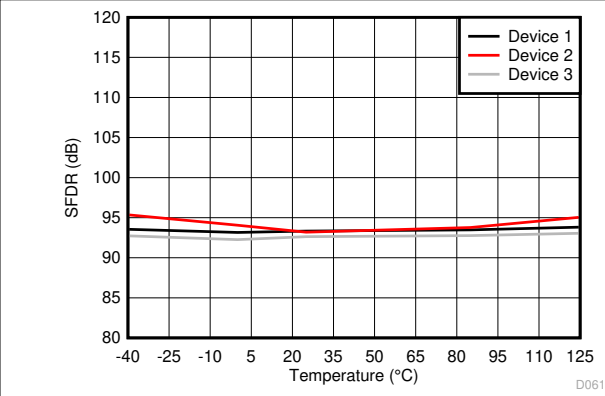


图 5-33. 无杂散动态范围与温度间的关系

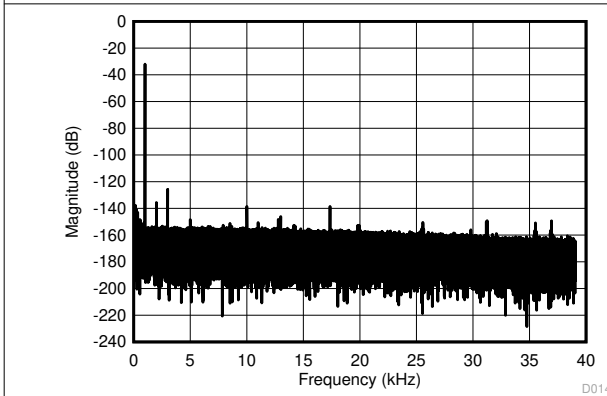


图 5-34. 1kHz 输入信号时的输出频谱

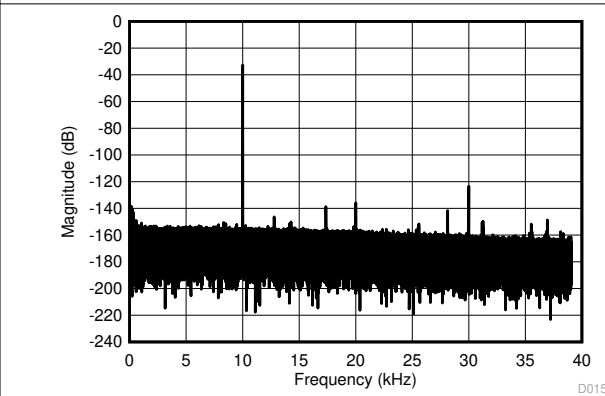


图 5-35. 10kHz 输入信号时的输出频谱

5.13 典型特性 (续)

适用条件为: $V_{DD} = 3.3V$, $INP = -50mV$ 至 $+50mV$, $INN = HGND$, $f_{CLKIN} = 20MHz$ 且 $sinc^3$ 滤波器的 $OSR = 256$, 并具有 16 位分辨率 (除非另有说明)

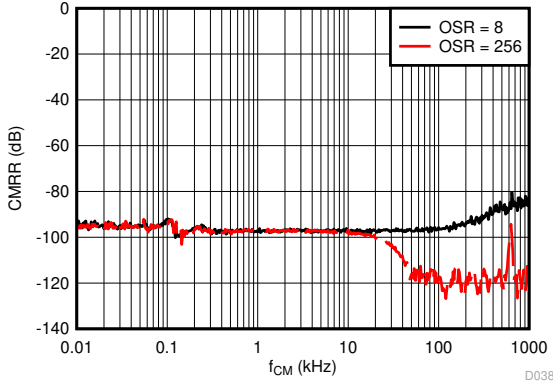


图 5-36. 共模抑制比与输入信号频率间的关系

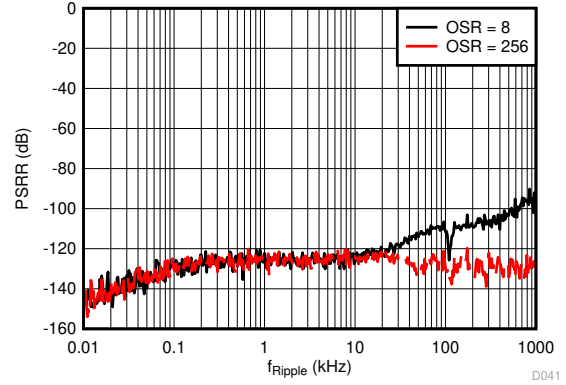


图 5-37. 电源抑制比与纹波频率间的关系

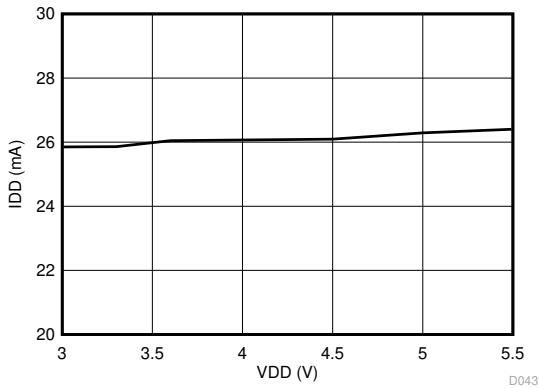


图 5-38. 电源电流与电源电压间的关系

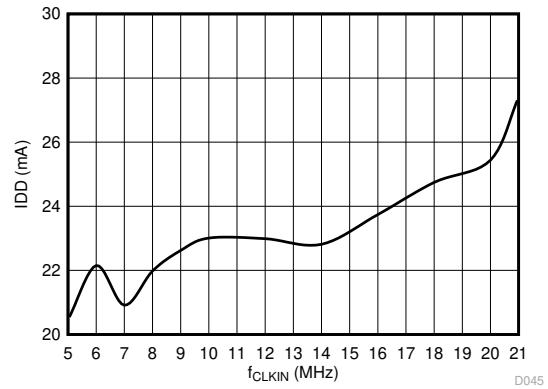


图 5-39. 电源电流与输入时钟频率间的关系

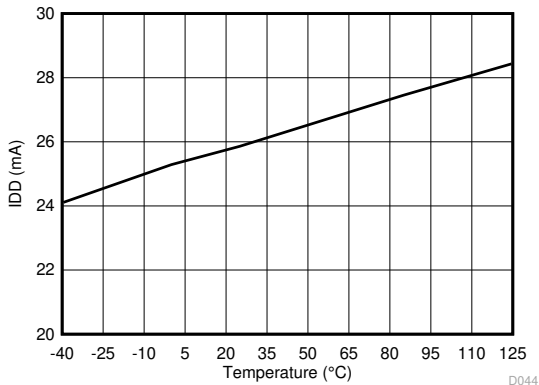


图 5-40. 电源电流与温度间的关系

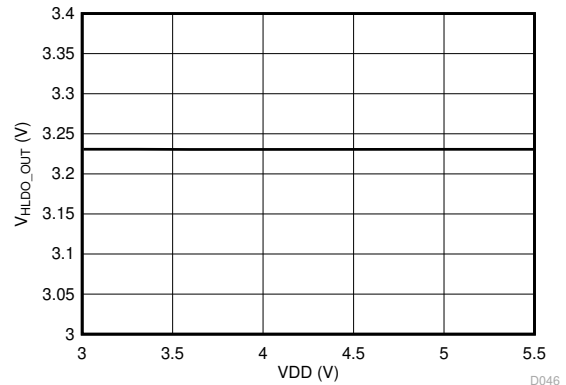


图 5-41. 高侧 LDO 输出电压与电源电压间的关系

5.13 典型特性 (续)

适用条件为：VDD = 3.3V，INP = -50mV 至 +50mV，INN = HGND，f_{CLKIN} = 20MHz 且 sinc³ 滤波器的 OSR = 256，并具有 16 位分辨率 (除非另有说明)

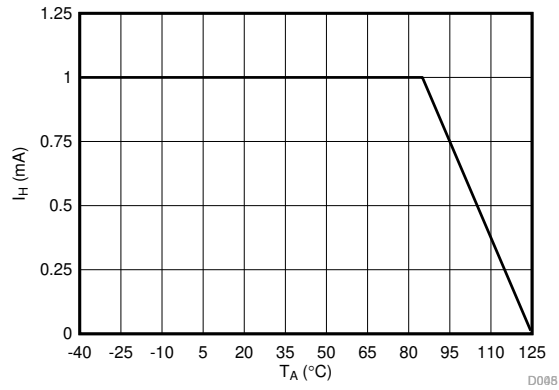


图 5-42. I_H 降额与环境温度间的关系

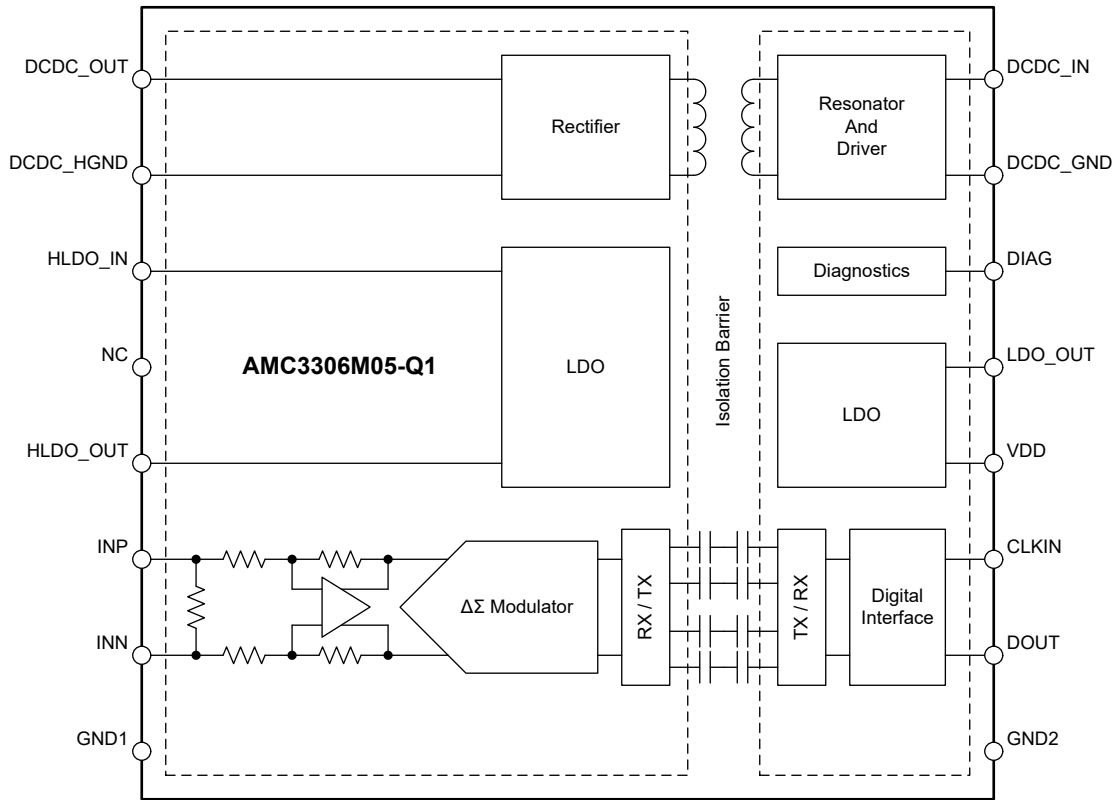
6 详细说明

6.1 概述

AMC3306M05-Q1 是一款具有集成直流/直流转换器的全差分精密隔离式调制器。该转换器通过低侧的单个 3.3V 或 5V 电压电源为器件的高侧供电。模拟输入引脚 INP 和 INN 连接到一个全差分放大器，该放大器为一个二阶 Δ - Σ 调制器的开关电容器输入馈电。调制器将模拟输入信号转换为数字位流，该位流通过隔离栅进行传输。转换器的隔离式数据输出 DOUT 提供由数字 1 和 0 组成的位流。此数据流与 CLKIN 引脚上的外部时钟源同步。此串行位流输出的平均时间与模拟输入电压成正比。外部时钟输入可以在系统级别简化多个电流检测通道的同步。

信号路径由双电容二氧化硅 (SiO_2) 绝缘栅进行隔离。但是，电源隔离采用片上变压器，以薄膜聚合物作为绝缘材料进行隔离。

6.2 功能方框图



6.3 特性说明

6.3.1 模拟输入

AMC3306M05-Q1 的差分放大器输入级为二阶开关电容器前馈 Δ - Σ 调制器供电。差分放大器的增益由具有 R_{IND} 差分输入阻抗的内部精密电阻器设置。调制器将模拟输入信号转换为通过隔离栅传输的位流。请参阅 [隔离通道信号传输](#) 部分。

为了减少失调电压和温漂，差分放大器会以设置为 $f_{CLKIN} / 32$ 的开关频率进行斩波稳定。如图 6-1 所示，开关频率生成了 625kHz 的杂散。

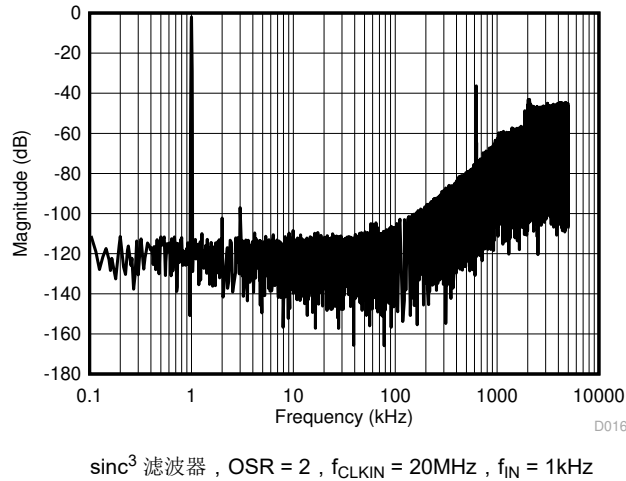


图 6-1. 量化噪声整形

模拟输入信号 INP 和 INN 受到两种限制。首先，如果输入电压 V_{INP} 或 V_{INN} 超过 [绝对最大额定值](#) 表中规定的范围，则将输入电流限制为绝对最大值。否则，静电放电 (ESD) 保护功能会开启。此外，只有当模拟输入电压保持在 V_{FSR} 和 V_{CM} 范围内时，才能指定器件的线性度和参数性能。[建议运行条件](#) 表描述了线性满标量程范围 (V_{FSR}) 和共模输入电压范围 (V_{CM})。

6.3.2 调制器

图 6-2 概念化了 AMC3306M05-Q1 中实现的二阶开关电容器前馈 $\Delta \Sigma$ 调制器。从输入电压 $V_{IN} = (V_{INN} - V_{INP})$ 中减去 1 位数模转换器 (DAC) 的输出 V_5 ，得到电压 V_1 。 V_1 馈入第一积分器级的输入。第一个积分器的输出馈入第二积分器级的输入，得到输出电压 V_3 。将 V_3 与输入信号 V_{IN} 和第一个积分器的输出 V_2 相加。根据所得电压 V_4 的极性，比较器的输出将改变。在这种情况下，1 位 DAC 通过改变相关的模拟输出电压 V_5 ，对下一个时钟脉冲做出响应。这种变化会导致积分器向相反方向移动，并强制积分器输出值跟踪平均输入值。

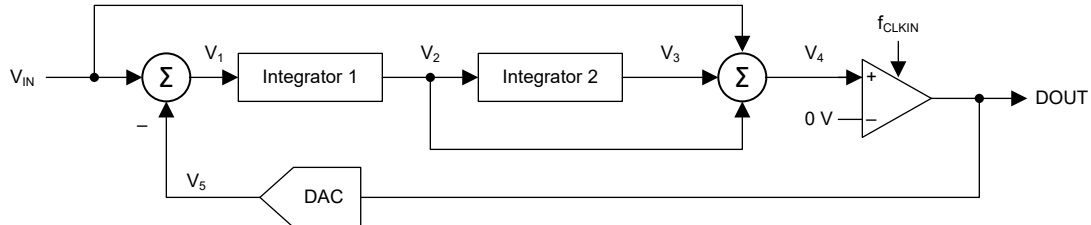


图 6-2. 二阶调制器的框图

调制器将量化噪声转移到高频，如图 6-1 所示。因此，在器件的输出端使用低通数字滤波器（如 SINC 滤波器）来提高信噪比。该滤波器还可将较高采样率的 1 位数据流转换为较低速率（抽取）的较高位数据字。TI 的 C2000™ 和 Sitara™ 微控制器系列提供合适的可编程硬接线滤波器结构，称为 Σ - Δ 滤波器模块 (SDFM)，该模块经优化可与 AMC3306M05-Q1 配合使用。或者，可以使用现场可编程门阵列 (FPGA) 或复杂可编程逻辑器件 (CPLD) 来实现滤波器。

6.3.3 隔离通道信号传输

AMC3306M05-Q1 使用开关键控 (OOK) 调制方案（如图 6-3 所示），跨过基于 SiO_2 的隔离栅来传输调制器输出位流。功能方框图中所示的发送驱动器 (TX) 跨过隔离栅发送一个内部生成的高频载波来表示数字一，而 TX 不发送信号则表示数字零。AMC3306M05-Q1 内使用的载波标称频率为 480MHz。

隔离栅另一侧的接收器 (RX) 恢复和解调信号并产生输出。AMC3306M05-Q1 传输通道经过优化，可实现更高水平的共模瞬态抗扰度 (CMTI)。该通道经过优化后，还可将高频载波和 RX/TX 缓冲器开关引起的辐射发射降至极低水平。

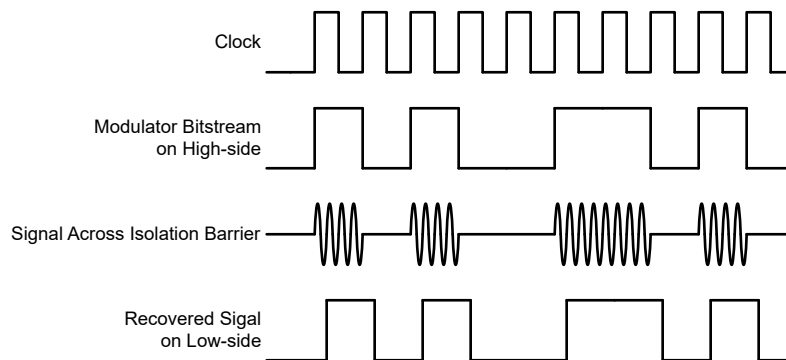


图 6-3. 基于 OOK 的调制方案

6.3.4 数字输出

0V 差分输入信号在理想状态下会生成 50% 时间处于高电平的位流（由 1 和 0 组成）。50mV 差分输入会生成 89.06% 时间处于高电平的位流（由 1 和 0 组成）。当分辨率为 16 位时，该百分比在理想情况下对应于代码 58368。 -50mV 差分输入会生成 10.94% 时间处于高电平的位流（由 1 和 0 组成），并生成代码 7168。这些输入电压也是 AMC3306M05-Q1 的指定线性范围。如果输入电压值超出该范围，则随着量化噪声的增大，调制器的输出会表现出非线性行为。调制器输出以输入电压 $\leq -64\text{mV}$ 的恒定 0 位流进行削波。在这种情况下，AMC3306M05-Q1 每 128 个时钟周期生成一个 1，以指示器件工作正常。调制器输出以输入电压 $\geq 64\text{mV}$ 的恒定

1 位流进行削波。在这种情况下，AMC3306M05-Q1 每 128 个时钟周期生成一个 0，以指示器件工作正常。更多详细信息，请参阅 [满标量程输入情况下的输出行为](#) 部分。图 6-4 展示了输入电压与输出调制器信号间的关系。

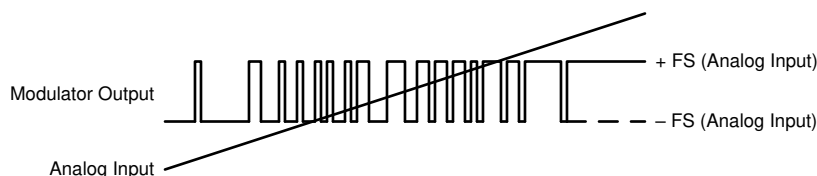


图 6-4. AMC3306M05-Q1 调制器输出与模拟输入间的关系

对于任何输入电压值（满标量程输入信号除外），使用方程式 1 计算输出位流中 1 的密度。请参阅 [满标量程输入情况下的输出行为](#) 部分。

$$\frac{V_{IN} + V_{Clipping}}{2 \times V_{Clipping}} \quad (1)$$

6.3.4.1 满标量程输入情况下的输出行为

如果施加的输入信号超过削波电压，该器件会在 DOUT 上每 128 位生成一个 1 或 0。此电压被定义为 ($|V_{IN}| \geq V_{Clipping}$)。图 6-5 展示了满标量程输出时序，它取决于被检测信号的实际极性。通过这种方式，可以在系统级对缺少高侧电源和满标量程输入信号进行区分。

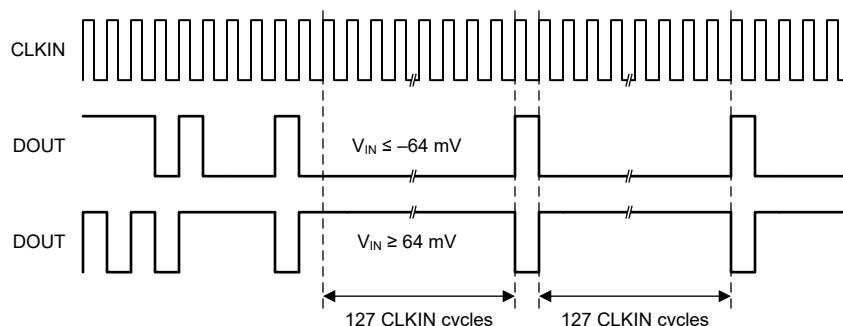


图 6-5. AMC3306M05-Q1 的满标量程输出

6.3.4.2 高侧电源故障情况下的输出行为

只要集成直流/直流转换器的输出电压低于欠压检测阈值，器件输出 DOUT 就是逻辑 0 的恒定位流。更多信息请参阅 [诊断输出](#) 部分。

6.3.5 隔离式直流/直流转换器

AMC3306M05-Q1 提供了一个完全集成的隔离式直流/直流转换器，其中包括 [功能方框图](#) 部分所示的以下元件：

- 低侧的低压降稳压器 (LDO)，用于稳定驱动低侧转换器的电源电压 VDD。该电路不输出恒定电压，也不用于驱动任何外部负载。
- 低侧全桥逆变器和驱动器。
- 基于层压板的空心变压器，具有很高的磁场抗扰度。
- 高侧全桥整流器。
- 高侧 LDO，用于稳定直流/直流转换器的输出电压，以实现信号路径的高模拟性能。高侧 LDO 输出恒定电压，并可选择提供有限的电流来为外部电路供电。

直流/直流转换器使用展频时钟生成技术来降低电磁辐射的频谱密度。谐振器频率与 $\Delta \Sigma$ 调制器的操作同步，以更大幅度地减少对数据传输的干扰并支持器件的高模拟性能。

直流/直流转换器的架构经过优化，可驱动 AMC3306M05-Q1 的高侧电路。直流/直流转换器提供高达 I_H 的额外直流电流，为可选的有源滤波器、前置放大器或隔离式比较器（如 AMC23C12-Q1）供电。如图 6-6 所示， I_H 具有最高 85°C 的额定环境温度，在更高温度下线性降额。

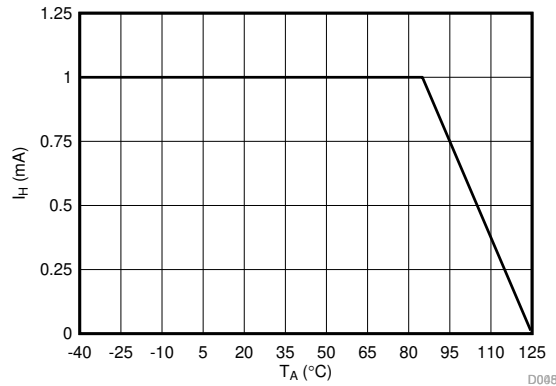


图 6-6. I_H 在环境温度高于 85°C 时的降额

6.3.6 诊断输出

如图 6-7 所示，监测开漏 DIAG 引脚，以确认器件正常工作且输出数据有效。在上电期间，DIAG 引脚一直保持低电平有效，直到高侧电源处于稳压状态并且调制器开始输出数据。在以下情况下，DIAG 引脚被主动拉低：

- 低侧不接收来自高侧的数据（例如，由于高侧掉电）。在这种情况下，调制器输出一个逻辑 0 的恒定位流，即 DOUT 引脚会一直处于低电平状态。
- 高侧直流/直流输出电压 (DCDC_OUT) 或高侧 LDO 输出电压 (HLDO_OUT) 降至各自的欠压检测阈值以下（电压不足）。在这种情况下，低侧仍会从高侧接收数据，但数据可能无效。不过，调制器会输出一个逻辑 0 的恒定位流，这意味着 DOUT 引脚会一直处于低电平状态。

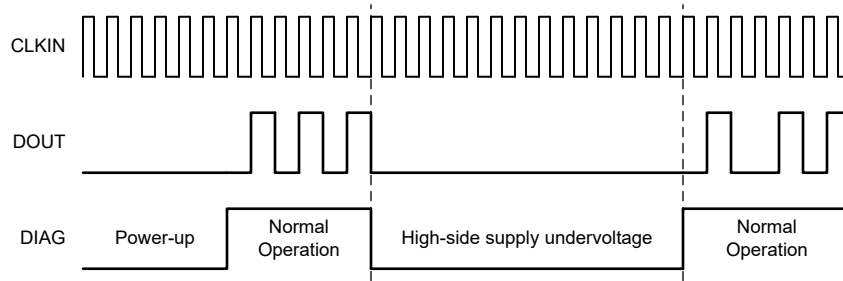


图 6-7. 不同运行条件下的 DIAG 和输出

6.4 器件功能模式

施加 VDD 时，AMC3306M05-Q1 可正常运行，如 [建议运行条件](#) 表中所述。

7 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

7.1 应用信息

这些特性使 AMC3306M05-Q1 成为一种高性能解决方案，可在高共模电压电平下进行基于分流器的电流检测。

7.1.1 数字滤波器用途

调制器生成需要由数字滤波器处理的位流。此过程获得类似于传统模数转换器 (ADC) 转换结果的数字字。如 [方程式 2](#) 所示， sinc^3 型滤波器是一种非常简单的滤波器，只需极少的硬件即可轻松构建：

$$H(z) = \left(\frac{1 - z^{-\text{OSR}}}{1 - z^{-1}} \right)^3 \quad (2)$$

这种滤波器采用二阶调制器的最小硬件尺寸（数字门数）提供出色的输出性能。除非另有规定，否则本文档中的所有特性描述都基于具有 16 位输出字宽的 256 OSR sinc^3 滤波器。[典型应用](#) 部分的 [图 7-3](#) 展示了作为 OSR 函数的测量有效位数 (ENOB)。

可从 www.ti.com 下载 [\$\Delta\$ - \$\Sigma\$ 调制器滤波器计算器](#)。该计算器有助于设计滤波器以及选择正确的 OSR 和滤波器阶数，以实现所需的输出分辨率和滤波器响应时间。

将 [ADS1202](#) 与 [FPGA 数字滤波器结合以在电机控制应用中测量电流](#) 应用手册（可从 www.ti.com 获取）讨论了一个示例代码。该示例代码可在 FPGA 中实施 sinc^3 滤波器。

7.2 典型应用

7.2.1 车载充电器 (OBC) 应用

AMC3306M05-Q1 专为基于分流器的电流检测应用而设计，这些应用在高共模电压下需要精确的电流监测。AMC3306M05-Q1 为高压侧集成了一个隔离式电源。这一特性使得该器件在没有现成高侧电源的应用中特别容易使用

图 7-1 展示了使用 AMC3306M05-Q1 测量车载充电器 (OBC) PFC 级输出电流的简化原理图。在系统中的这个位置，没有现成的电源可用于为隔离放大器的高侧供电。集成隔离式电源解决了这个问题，再加上双极输入电压范围，使 AMC3306M05-Q1 成为易于使用的解决方案，适合双向电流检测。在此示例中，交流线路电压由电网侧的 AMC3336-Q1 检测。在这一侧，没有合适的电源可用于为隔离放大器的高侧供电。AMC3336-Q1 具有集成电源、高输入阻抗和双极性输入电压范围，因此该器件是适合交流电压检测应用的紧凑型解决方案。

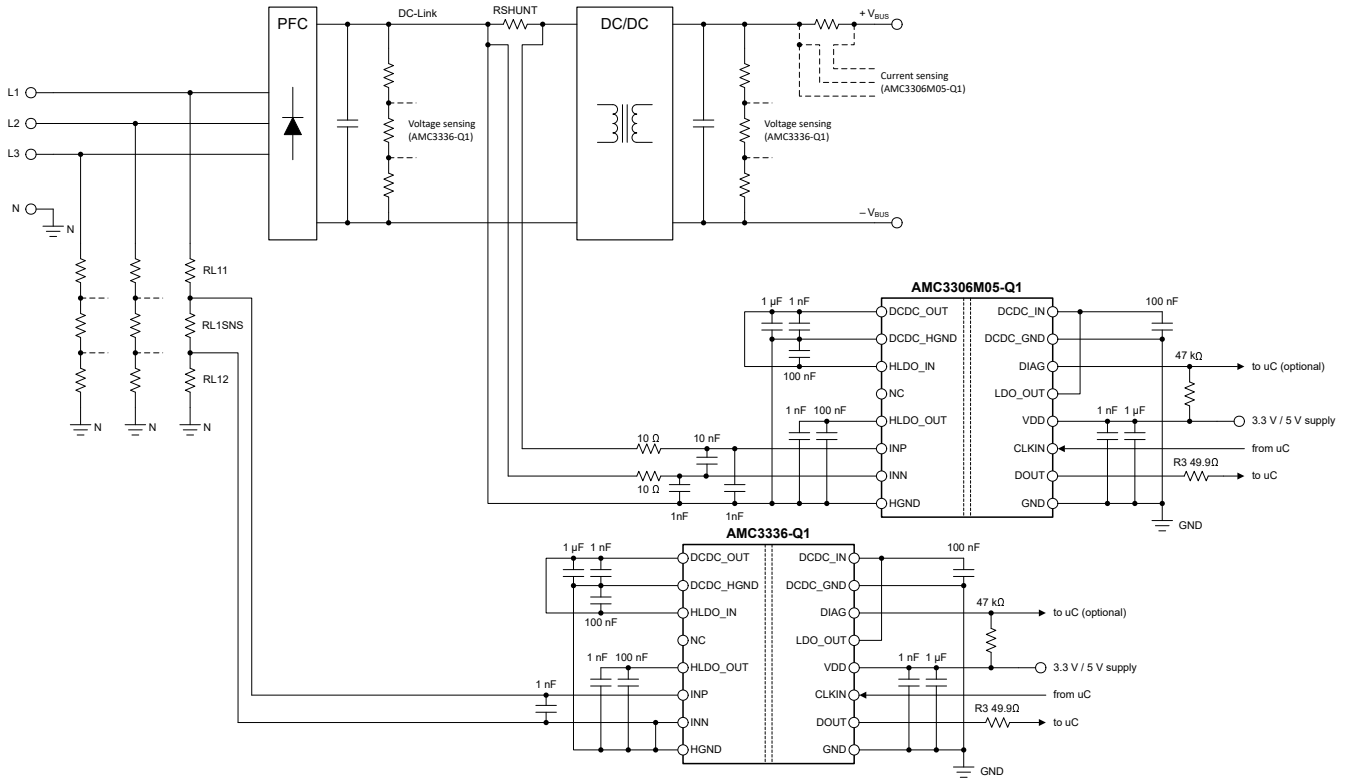


图 7-1. OBC 应用中的 AMC3306M05-Q1

7.2.1.1 设计要求

表 7-1 列出了此典型应用的参数。

表 7-1. 设计要求

参数	值
低侧电源电压	3.3V 或 5V
RSHUNT 两端的压降 (用于实现线性响应)	±50mV (最大值)

7.2.1.2 详细设计过程

AMC3306M05-Q1 的低侧需要一个 3.3V 或 5V 电源。高侧电源由集成直流/直流转换器在内部生成，如 [隔离式直流/直流转换器](#) 部分所述。

高侧接地基准 (HGND) 由连接至 AMC3306M05-Q1 负输入端 (INN) 的分流电阻器端子提供。如果使用四引脚分流器，请将 AMC3306M05-Q1 的输入端连接到分流器的检测端子。将接地连接作为单独的布线路由到分流器，以最大限度地减少失调电压并提高精度。更多详细信息，请参阅 [布局](#) 部分。

7.2.1.2.1 分流电阻器阻值调整

使用欧姆定律计算分流电阻器 (V_{SHUNT}) 两端的压降，得到所需的测量电流： $V_{SHUNT} = I \times R_{SHUNT}$ 。

考虑以下两个限制条件来选择合适的分流电阻 R_{SHUNT} 值：

- 确保标称电流范围内产生的压降不超过针对线性响应而推荐的差分输入电压范围。即， $|V_{SHUNT}| \leq V_{FSR}$ 。
- 确保最大允许过流值产生的压降不超过会引起削波输出的输入电压。即， $|V_{SHUNT}| \leq |V_{Clipping}|$ 。

7.2.1.2.2 输入滤波器设计

在 Δ - Σ 调制器之前放置一个 RC 滤波器可提高信号路径的信噪比性能。设计输入滤波器，使得：

- 滤波器的截止频率至少比 Δ - Σ 调制器的采样频率 (f_{CLKIN}) 低一个数量级
- 输入偏置电流不会在输入滤波器的直流阻抗上产生明显的压降
- 从各模拟输入端测得的阻抗相等 ($R1$ 等于 $R2$)

电容器 C11 和 C12 是可选电容器，可以改善高频 (>1MHz) 下的共模抑制性能。为获得出色性能，请确保 C11 与 C12 的值匹配，并且两个电容器的值均比 C10 低 10 到 20 倍。对于大多数应用，[图 7-2](#) 中所示的结构实现了出色的性能。

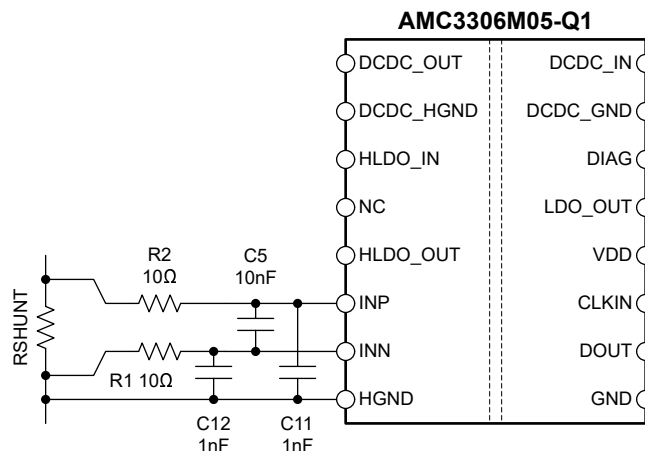


图 7-2. 差分输入滤波器

7.2.1.2.3 位流滤波

对于调制器输出位流滤波，请选择 TI 的 C2000™ 或 Sitara™ 微控制器系列中的器件。这些系列支持多达八个通道的专用硬接线滤波器结构，通过为每个通道提供两条滤波路径，显著简化了系统级设计。一条路径为控制环路提供高精度结果，另一条路径是快速响应路径，用于过流检测。

可从 www.ti.com 下载 [\$\Delta\$ - \$\Sigma\$ 调制器滤波器计算器](#)。该计算器有助于设计滤波器以及选择正确的 OSR 和滤波器阶数，以实现所需的输出分辨率和滤波器响应时间。

7.2.1.3 应用曲线

通常使用有效位数 (ENOB) 来比较 ADC 和 Δ - Σ 调制器的性能。[图 7-3](#) 展示了 AMC3306M05-Q1 在不同过采样率下的 ENOB。此数值也可通过 [方程式 3](#) 从 SINAD 计算得出：

$$\text{SINAD} = 1.76\text{dB} + 6.02\text{dB} \times \text{ENOB}$$

(3)

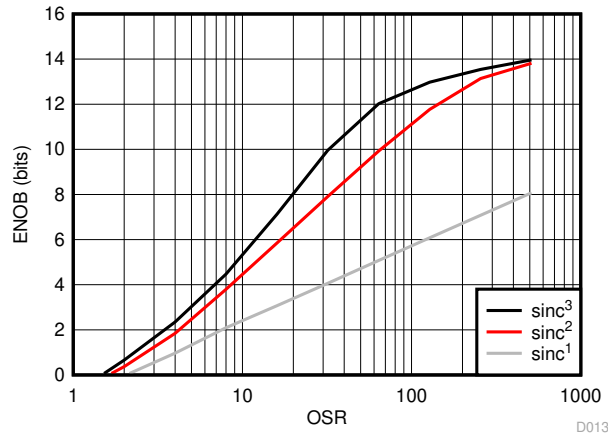


图 7-3. 测得的有效位数与过采样率间的关系

7.2.2 最佳设计实践

AMC3306M05-Q1 器件通电时，请勿使其输入端保持断开（悬空）状态。如果保持悬空，输入偏置电流可能会将输入驱动为超过工作共模输入电压的正值。因此，器件的输出不确定。

通过硬短路或电阻路径将负输入 (INN) 连接到高侧地 (HGND)。需要 INN 和 HGND 之间的直流电流通路来定义输入共模电压。注意不要超过 [建议运行条件](#) 表中指定的输入共模范围。为了获得更高精度，请将接地连接作为单独的布线。将该布线直接连接到分流电阻器，而不是在器件的输入端直接将 AGND 短接至 INN。更多详细信息，请参阅 [布局](#) 部分。

高侧 LDO 可以提供有限的电流 (I_H) 来为外部电路供电。请勿使高侧 LDO 过载，并注意在高温下 I_H 会降额，如 [隔离式直流/直流转换器](#) 部分所述。

低侧 LDO 不输出恒定电压，也不用于为任何外部电路供电。不要将任何外部负载连接到 LDO_OUT 引脚。

7.3 电源相关建议

AMC3306M05-Q1 由标称值为 3.3V 或 5V 的低侧电源 (VDD) 供电。将一个 1nF 低 ESR 去耦电容器 (图 7-4 中的 C8) 尽可能靠近 VDD 引脚放置。在 1nF 电容器之后接上一个 1 μ F 电容器 (C9)，以对此电源路径进行滤波。

通过靠近器件且位于 DCDC_IN 和 DCDC_GND 引脚之间的 100nF 低 ESR 电容器 (C4) 对直流/直流转换器的低侧去耦。使用 1 μ F 电容器 (C2) 对高侧去耦。此外，将 1nF 低 ESR 电容器 (C3) 尽可能靠近器件放置，并将该电容器连接到 DCDC_OUT 和 DCDC_HGND 引脚。

对于高侧 LDO，使用 1nF 低 ESR 电容器 (C6)，尽可能靠近 AMC3306M05-Q1 放置，然后使用 100nF 去耦电容器 (C5)。

高侧接地基准 (HGND) 由连接到器件负输入端 (INN) 的分流电阻器端子提供。为获得更高 DC 精度，请使用单独的引线进行此连接，而不是直接在器件输入端将 HGND 短接至 INN。高侧直流/直流接地端子 (DCDC_HGND) 直接在器件引脚处短接到 HGND。

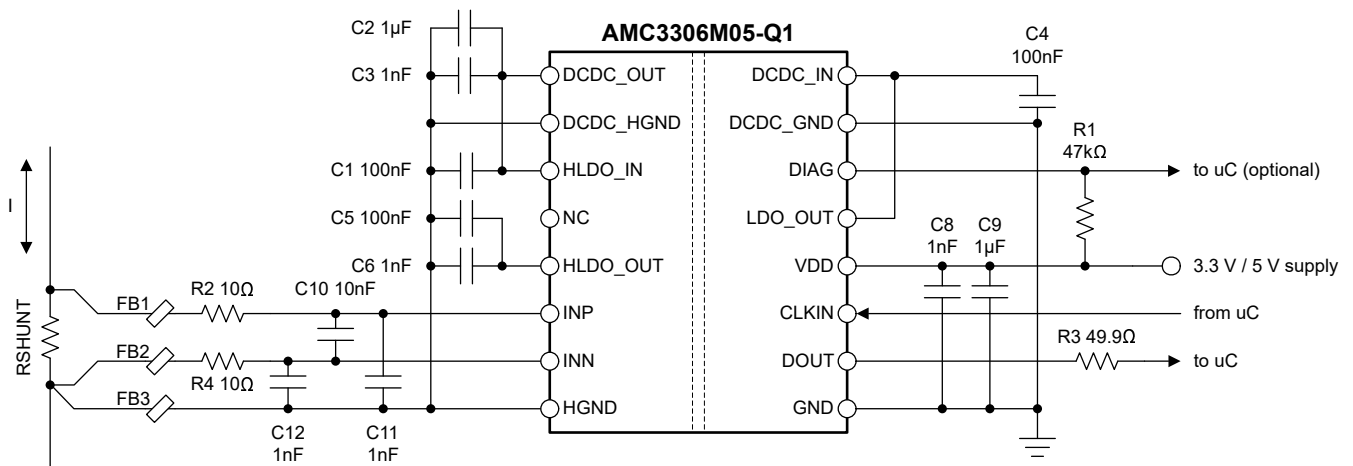


图 7-4. 对 AMC3306M05-Q1 去耦

在应用中出现的适用直流偏置条件下，确保电容器能够提供足够的有效电容。在实际条件下，通常仅使用 MLCC 电容器标称电容的一小部分，因此在选择这些电容器时，应考虑到这个因素。此问题在低厚度电容器中尤为严重，在该类电容器中，电容器越薄，电介质电场强度越大。知名电容器制造商提供了电容与直流偏置关系曲线，这大大简化了元件的选型。

可从 www.ti.com 下载 [衰减 AMC3301 系列辐射发射 EMI 的优秀实践应用手册](#)。

表 7-2 列出了推荐用于 AMC3306M05-Q1 的元件。此列表并不是详尽无遗。可能存在具有同等能力 (或更好) 的其他元件, 但这些列出的元件已在 AMC3306M05-Q1 的开发过程中得到验证。

表 7-2. 推荐的外部元件

说明	器件型号	制造商	大小 (EIA , L x W)	
VDD				
C8	1nF ± 10% , X7R , 50V	12065C102KAT2A ⁽¹⁾	AVX	1206 , 3.2mm × 1.6mm
		C0603C102K5RACTU	Kemet	0603 , 1.6mm × 0.8mm
C9	1μF ± 10% , X7R , 25V	12063C105KAT2A ⁽¹⁾	AVX	1206 , 3.2mm × 1.6mm
		CGA3E1X7R1E105K080AC	TDK	0603 , 1.6mm × 0.8mm
直流/直流转换器				
C4	100nF ± 10% , X7R , 50V	C0603C104K5RACAUTO	Kemet	0603 , 1.6mm × 0.8mm
C3	1nF ± 10% , X7R , 50V	C0603C102K5RACTU	Kemet	0603 , 1.6mm × 0.8mm
C2	1μF ± 10% , X7R , 25V	CGA3E1X7R1E105K080AC	TDK	0603 , 1.6mm × 0.8mm
HLDO				
C1	100nF ± 10% , X7R , 50V	C0603C104K5RACAUTO	Kemet	0603 , 1.6mm × 0.8mm
C5	100nF ± 5% , NP0 , 50V	C3216NP01H104J160AA ⁽¹⁾	TDK	1206 , 3.2mm × 1.6mm
	100nF ± 10% , X7R , 50V	C0603C104K5RACAUTO	Kemet	0603 , 1.6mm × 0.8mm
C6	1nF ± 10% , X7R , 50V	12065C102KAT2A ⁽¹⁾	AVX	1206 , 3.2mm × 1.6mm
		C0603C102K5RACTU	Kemet	0603 , 1.6mm × 0.8mm
铁氧体磁珠				
FB1、FB2、FB3	铁氧体磁珠 ⁽²⁾	74269244182	Würth Elektronik	0402 , 1.0mm × 0.5mm
		BLM15HD182SH1	Murata	0402 , 1.0mm × 0.5mm
		BKH1005LM182-T	Taiyo Yuden	0402 , 1.0mm × 0.5mm

(1) 用于参数验证的元件。

(2) 没有用于参数验证的铁氧体磁珠。

7.4 布局

7.4.1 布局指南

图 7-5 给出了布局建议，其中去耦电容器以及器件所需的所有其他元件的放置尤为关键。确保将去耦电容器放置在尽可能靠近 AMC3306M05-Q1 电源引脚的位置。为获得出色性能，请将分流电阻器放置在靠近 AMC3306M05-Q1 的 INP 和 INN 输入的位置，并使这两个连接的布局保持对称。

此布局在 AMC3306M05-Q1 EVM 上使用，支持符合 CISPR-11 标准的电磁辐射水平。

7.4.2 布局示例

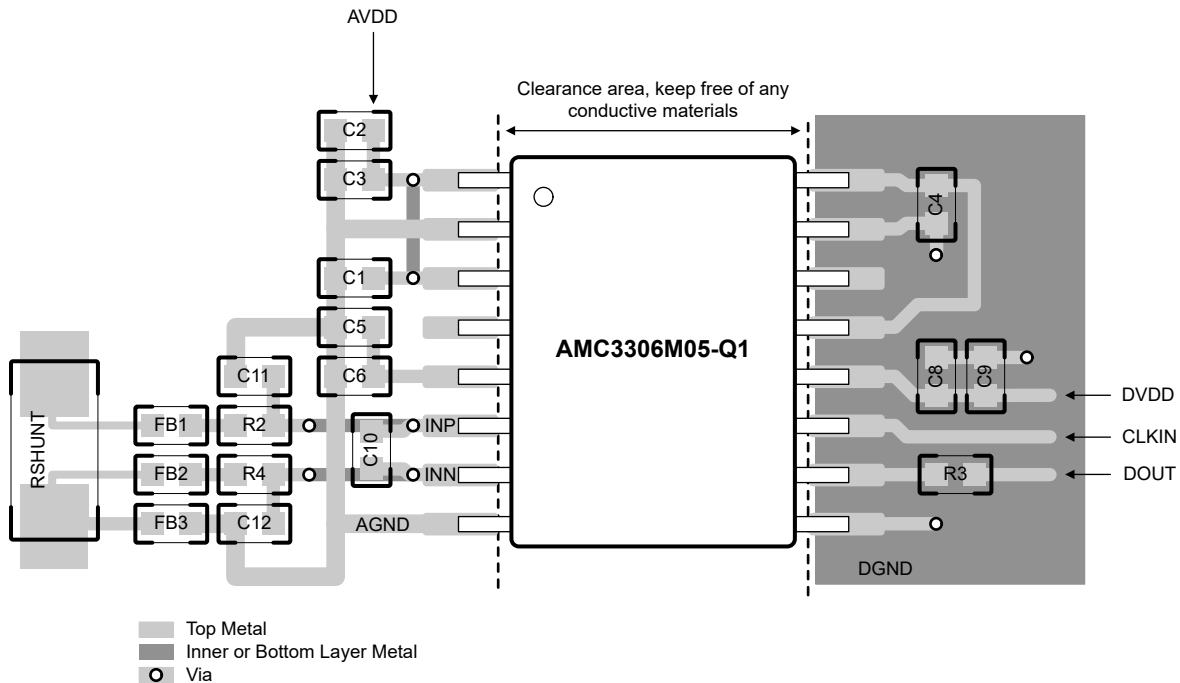


图 7-5. AMC3306M05-Q1 的建议布局

8 器件和文档支持

8.1 文档支持

8.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI), [隔离相关术语 应用手册](#)
- 德州仪器 (TI), [半导体和 IC 封装热指标 应用手册](#)
- 德州仪器 (TI), [ISO72x 数字隔离器磁场抗扰度 应用手册](#)
- 德州仪器 (TI), [\$\Delta\$ - \$\Sigma\$ 调制器滤波器计算器 设计工具](#)

8.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](https://www.ti.com) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

8.4 商标

C2000™, Sitara™, and TI E2E™ are trademarks of Texas Instruments.

所有商标均为其各自所有者的财产。

8.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
August 2024	*	初始发行版

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
AMC3306M05QDWERQ1	ACTIVE	SOIC	DWE	16	2000	RoHS & Green	NIPDAU	Level-3-260C-168 HR	-40 to 125	MC3306M05Q	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSELETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF AMC3306M05-Q1 :

- Catalog : [AMC3306M05](#)

NOTE: Qualified Version Definitions:

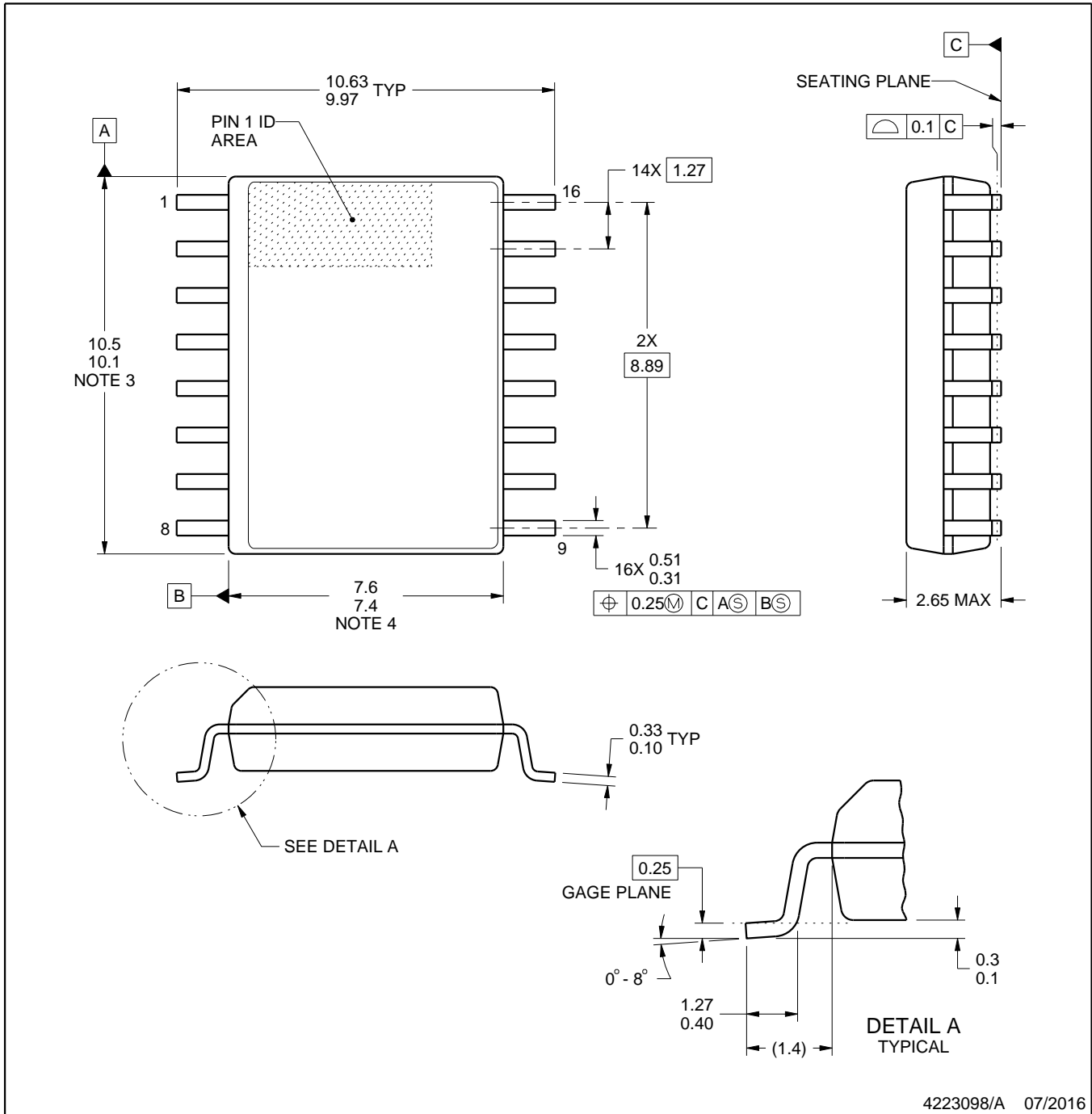
- Catalog - TI's standard catalog product



DWE0016A

PACKAGE OUTLINE SOIC - 2.65 mm max height

SOIC



4223098/A 07/2016

NOTES:

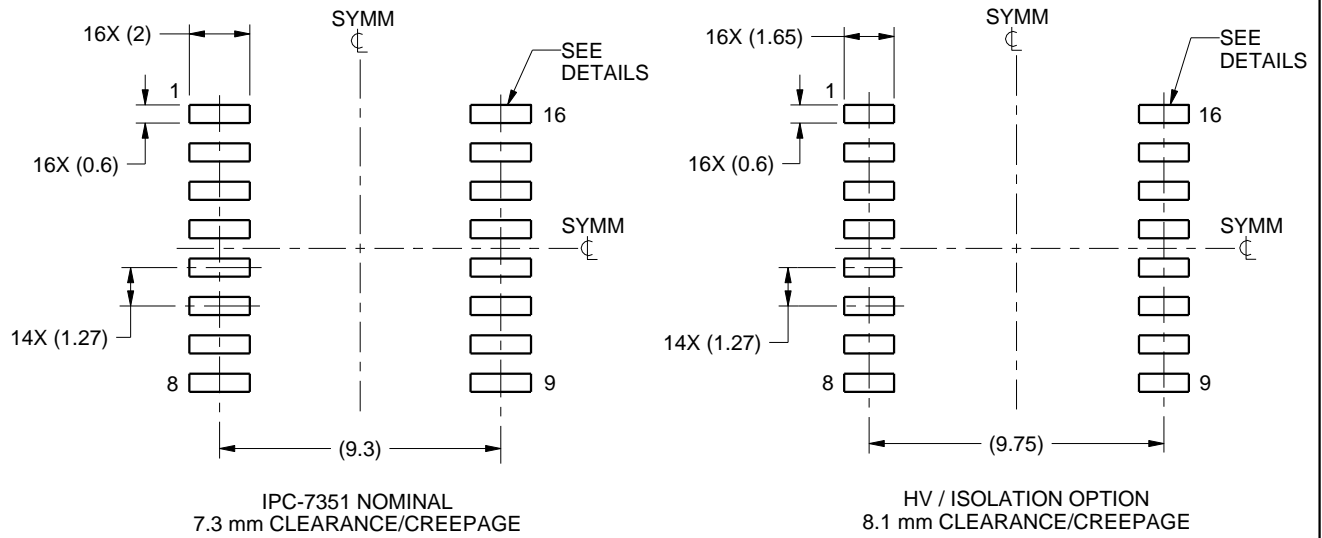
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm, per side.
5. Reference JEDEC registration MS-013.

EXAMPLE BOARD LAYOUT

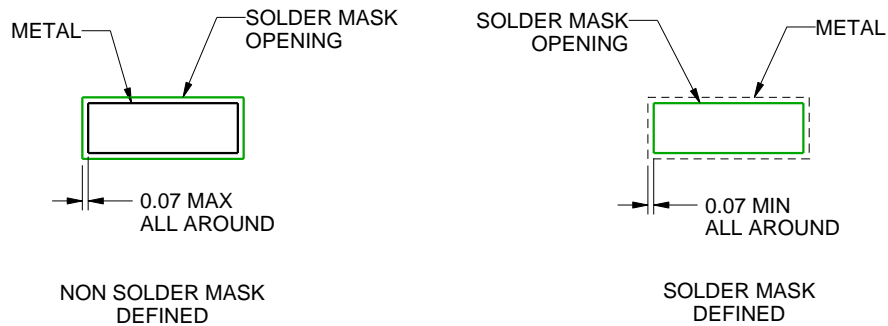
DWE0016A

SOIC - 2.65 mm max height

SOIC



LAND PATTERN EXAMPLE
SCALE:4X



SOLDER MASK DETAILS

4223098/A 07/2016

NOTES: (continued)

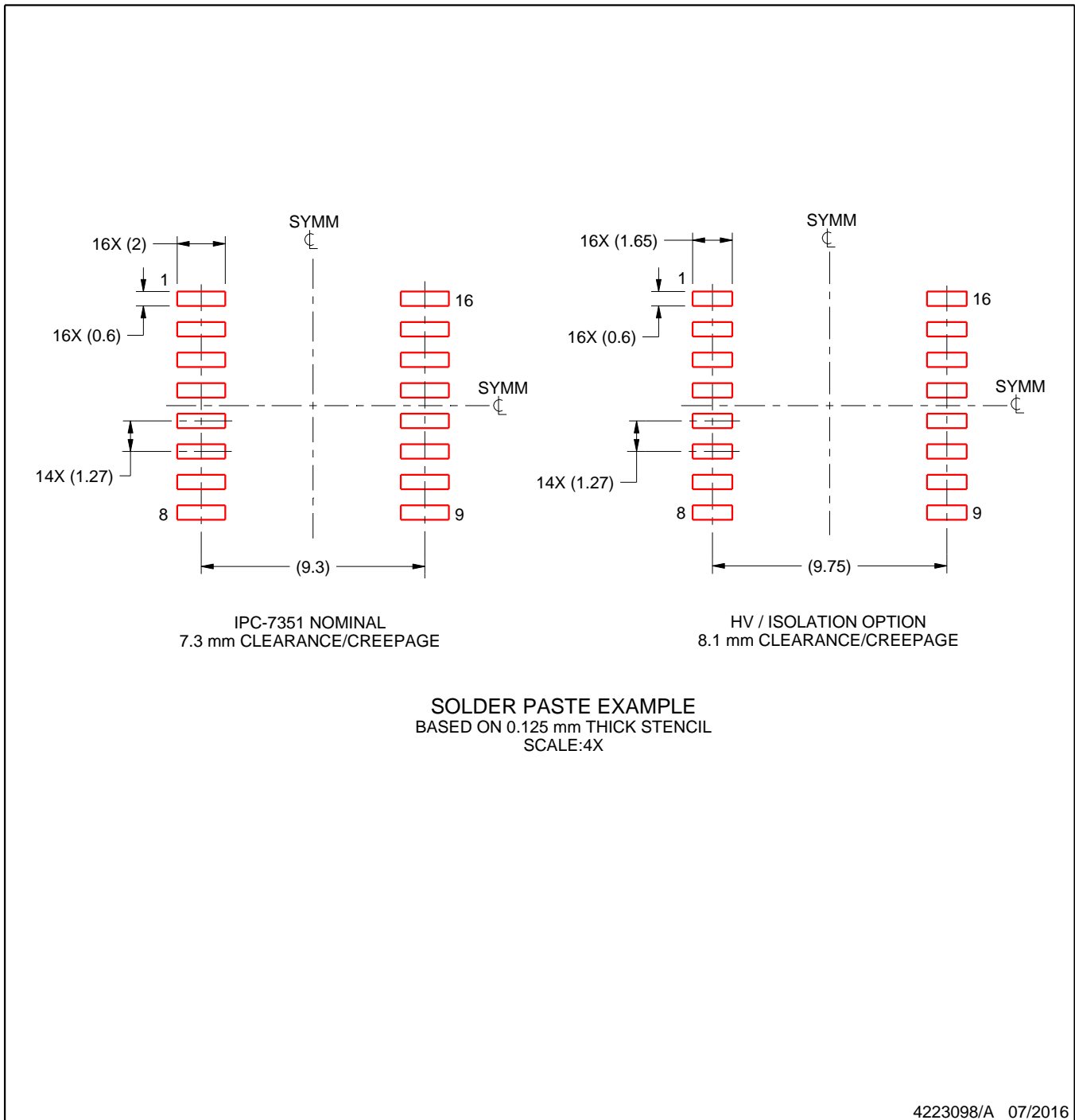
- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DWE0016A

SOIC - 2.65 mm max height

SOIC



NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司