

OPAx397 低失调电压、低噪声、低输入偏置电流、轨到轨 I/O、e-trim™ 精密运算放大器

1 特性

- 低失调电压：±60μV (最大值)
- 低温漂：±0.18μV/°C
- 低输入偏置电流：10fA
- 低噪声：10kHz 时为 4.4 nV√Hz
- 低 1/f 噪声：2μV_{PP} (0.1Hz 至 10Hz)
- 低电源电压运行范围：1.7 V 至 5.5 V
- 低静态电流：1.22mA
- 快速稳定：0.75μs (1V, 0.1%)
- 快速压摆率：4.5 V/μs
- 高输出电流：+65/-55mA 短路
- 增益带宽：13MHz
- 轨至轨输入和输出
- 额定温度范围：-40°C 至 +125°C
- EMI/RFI 滤波输入

2 应用

- 多参数患者监护仪
- 心电图 (ECG)
- 化学/气体分析仪
- 光学模块
- 模拟输入模块
- 过程分析 (pH、气体、浓度、力和湿度)
- 气体检测仪
- 模拟安防摄像机
- 商用直流/直流
- 脉搏血氧仪
- 数据中心内部互联 (长距离、水下)
- 数据采集 (DAQ)

3 说明

OPAx397 系列运算放大器 (OPA397、OPA2397 和 OPA4397) 具有超低失调电压、温漂以及输入偏置电流，可提供轨至轨输入和输出操作。除了精密直流精度，交流性能经优化可实现低噪声和快速稳定的瞬态响应。得益于这些特性，OPAx397 成为驱动高精度模数转换器 (ADC) 或缓冲高分辨率数模转换器 (DAC) 输出的理想选择。

OPAx397 采用 TI 的 e-trim™ 运算放大器技术，无需任何输入斩波或自动置零技术，即可实现超低失调电压以及失调电压温漂。此项技术可针对传感器输入或光电二极管电流至电压测量实现超低输入偏置电流，从而为光学模块或医疗仪表创建高性能跨阻级。

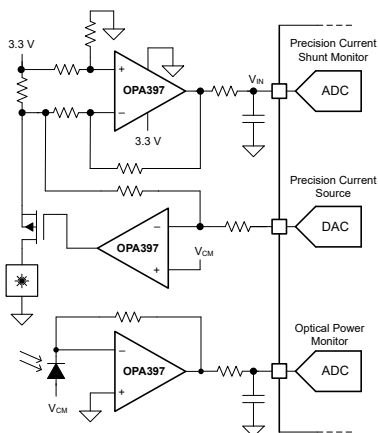
器件信息

器件型号	封装 ⁽¹⁾	封装尺寸 (标称值)
OPA397	DSBGA (6) ⁽³⁾	1.00 mm x 0.8 mm
	SC-70 (5) ⁽³⁾	2.00mm x 1.25mm
	SOT-23 (5)	2.90mm x 1.60mm
OPA2397 ⁽²⁾	DSBGA (9) ⁽³⁾	1.20 mm x 1.20 mm
	VSSOP (8) ⁽³⁾	3.00mm x 3.00mm
	SOIC (8) ⁽³⁾	4.90mm x 3.90mm
OPA4397 ⁽²⁾	TSSOP (14) ⁽³⁾	5.00mm x 4.40mm
	QFN (16) ⁽³⁾	3.00mm x 3.00mm

(1) 如需了解所有可用封装，请参阅数据表末尾的封装选项附录。

(2) 器件为预览版。

(3) 封装为预览版。



OPAx397 在光学模块中的应用



内容

1 特性	1	8 应用和实现	17
2 应用	1	8.1 应用信息.....	17
3 说明	1	8.2 典型应用.....	17
4 修订历史记录	2	9 电源相关建议	20
5 引脚配置和功能	3	10 布局	20
6 规格	6	10.1 布局指南.....	20
6.1 绝对最大额定值.....	6	10.2 布局示例.....	20
6.2 ESD 等级.....	6	11 器件和文档支持	21
6.3 建议运行条件.....	6	11.1 器件支持.....	21
6.4 热性能信息.....	6	11.2 文档支持.....	21
6.5 电气特性.....	7	11.3 接收文档更新通知.....	21
6.6 典型特性.....	9	11.4 支持资源.....	21
7 详细说明	15	11.5 商标.....	21
7.1 概述.....	15	11.6 Electrostatic Discharge Caution.....	21
7.2 功能方框图.....	15	11.7 术语表.....	21
7.3 特性说明.....	16	12 机械、封装和可订购信息	21
7.4 器件功能模式.....	16		

4 修订历史记录

日期	修订版本	说明
2021 年 8 月	*	初始发行版

5 引脚配置和功能

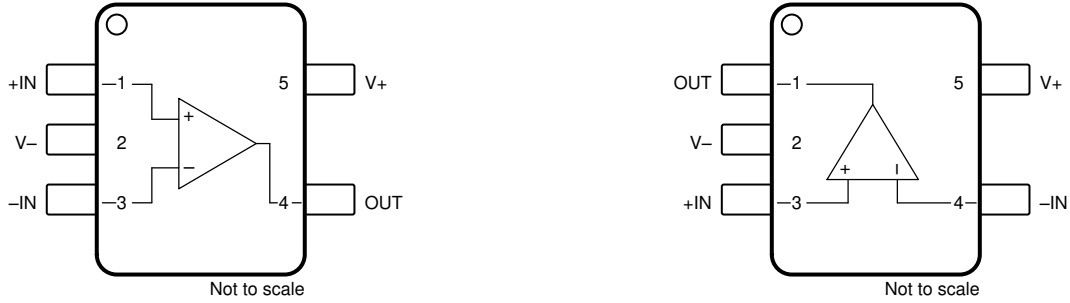


图 5-1. OPA397 DCK 封装 (5 引脚 SOT, 预发布), 图 5-2. OPA397 DBV 封装 (5 引脚 SOT-23), 顶视图
顶视图

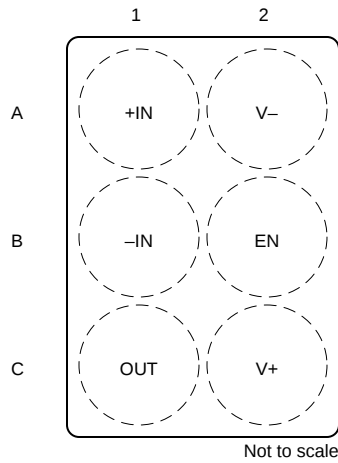


图 5-3. OPA397 YCJ 封装 (6 引脚 DSBGA, 预发布), 顶视图

表 5-1. 引脚功能 : OPA397

名称	引脚			I/O	说明
	DBV (SOT-23)	DCK (SC-70)	YCJ (DSBGA)		
- IN	4	3	B1	I	反相输入
+IN	3	1	A1	I	同相输入
EN	—	—	B2	I	启用引脚。高电平 = 已启用放大器。
OUT	1	4	C1	O	输出
V -	2	2	A2	—	负电源 (最低)
V+	5	5	C2	—	正 (最高) 电源

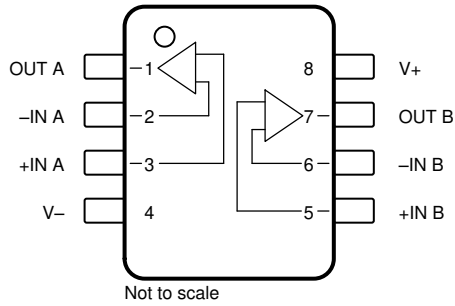


图 5-4. OPA2397 D (8 引脚 SOIC , 预发布) 和 DGK (8 引脚 MSOP , 预发布) 封装 , 顶视图

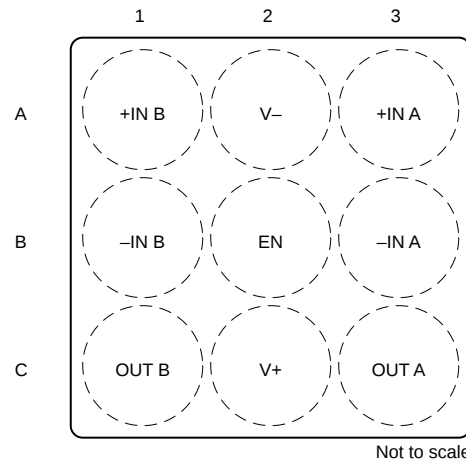


图 5-5. OPA2397 YBJ (9 引脚 DSBGA , 预发布) 封装 , 顶视图

表 5-2. 引脚功能 : OPA2397

名称	引脚		I/O	说明
	D (SOIC)、 DGK (VSSOP)	YBJ (DSBGA)		
- IN A	2	B3	I	反相输入, 通道 A
- IN B	6	B1	I	反相输入, 通道 B
+IN A	3	A3	I	同相输入, 通道 A
+IN B	5	A1	I	同相输入, 通道 B
EN	—	B2	I	启用引脚。高 = 启用两个放大器。
OUT A	1	C3	O	输出, 通道 A
OUT B	7	C1	O	输出, 通道 B
V -	4	A2	—	负电源 (最低)
V+	8	C2	—	正 (最高) 电源

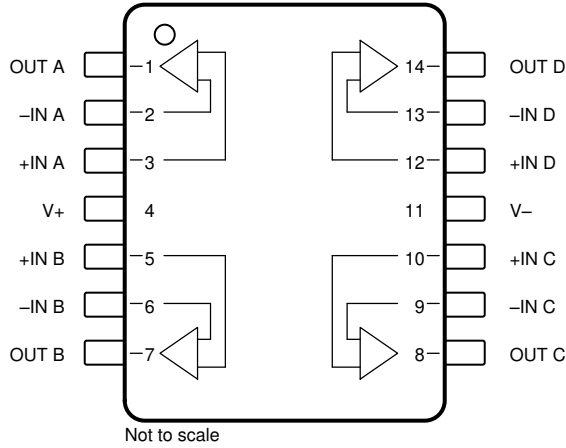


图 5-6. OPA4397 PW (14 引脚 TSSOP , 预发布) 封装, 顶视图

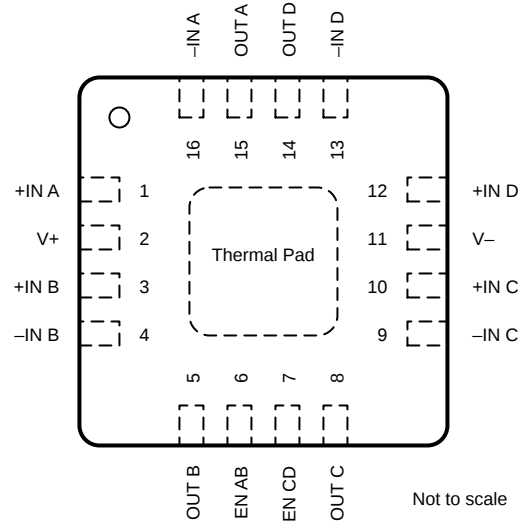


图 5-7. OPA4397 RTE (16 引脚 QFN , 预发布) 封装, 顶视图

表 5-3. 引脚功能 : OPA4397

名称	引脚		I/O	说明
	PW (TSSOP)	RTE (QFN)		
- IN A	2	16	I	反相输入, 通道 A
- IN B	6	4	I	反相输入, 通道 B
- IN C	9	9	I	反相输入, 通道 C
- IN D	13	13	I	反相输入, 通道 D
+IN A	3	1	I	同相输入, 通道 A
+IN B	5	3	I	同相输入, 通道 B
+IN C	10	10	I	同相输入, 通道 C
+IN D	12	12	I	同相输入, 通道 D
EN AB	—	6	I	启用 A 和 B 放大器的引脚。高电平 = 已启用放大器 A 和 B。
EN CD	—	7	I	启用 C 和 D 放大器的引脚。高电平 = 已启用放大器 C 和 D。
OUT A	1	15	O	输出, 通道 A
OUT B	7	5	O	输出, 通道 B
OUT C	8	8	O	输出, 通道 C
OUT D	14	14	O	输出, 通道 D
散热焊盘	—	散热焊盘	—	将散热焊盘连接至 V -
V -	11	11	—	负电源 (最低)
V+	4	2	—	正 (最高) 电源

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

			最小值	最大值	单位
V _S	电源电压, V _S = (V+) - (V-)	单电源		6	V
		双电源		±3	
	输入电压, 所有引脚	共模	(V-) - 0.5	(V+) + 0.5	V
		差分		(V+) - (V-) + 0.2	
	输入电流, 所有引脚			±10	mA
	输出短路 ⁽²⁾		持续	持续	
T _A	工作温度		-55	150	°C
T _J	结温		-55	150	°C
T _{stg}	贮存温度		-65	150	°C

(1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。如果在建议运行条件之外但又在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能会影响器件的可靠性、功能性和性能，并缩短器件的寿命。

(2) 对地短路，每个封装对应一个放大器。

6.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	2000	V
		充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101 ⁽²⁾	500	

(1) JEDEC 文档 JEP155 指出：500V HBM 能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文件 JEP157 指出：250V CDM 可实现在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

			最小值	标称值	最大值	单位
V _S	电源电压	单电源	1.7		5.5	V
		双电源	±0.85		±2.75	
T _A	额定温度	额定温度	-40		+125	°C

6.4 热性能信息

热指标 ⁽¹⁾		OPA397	单位
		DBV (SOT-23)	
		5 引脚	
R _{θJA}	结至环境热阻	187.1	°C/W
R _{θJC(top)}	结至外壳（顶部）热阻	107.4	°C/W
R _{θJB}	结至电路板热阻	57.5	°C/W
Ψ _{JT}	结至顶部特征参数	33.5	°C/W
Ψ _{JB}	结至电路板特征参数	57.1	°C/W
R _{θJC(bot)}	结至外壳（底部）热阻	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体和 IC 封装热指标应用报告](#)。

6.5 电气特性

$T_A = 25^\circ\text{C}$, $V_S = 1.7\text{V}$ 至 5.5V (单电源) 或 $V_S = \pm 0.85\text{V}$ 至 $\pm 2.75\text{V}$ (双电源), $R_L = 10\text{k}\Omega$ (连接至 $V_S/2$), $V_{CM} = V_S/2$, 且 $V_{OUT} = V_S/2$ (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位
失调电压							
V_{OS}	输入失调电压	$V_S = 5.0\text{V}$			± 10	± 60	μV
			$V_{CM} = (V+) - 200\text{mV}$		± 20	± 100	
			$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$			± 200	
		$V_{CM} = (V-), T_A = -40^\circ\text{C}$ 至 125°C				± 125	
dV_{OS}/dT	输入失调电压漂移	$V_S = 5.0\text{V}$	$T_A = 0^\circ\text{C}$ 至 85°C		± 0.16		$\mu\text{V}/^\circ\text{C}$
			$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$			± 1	
			$V_{CM} = 5.0\text{V}$, $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		± 0.18	± 1.5	
PSRR	电源抑制比	$V_{CM} = (V-)$				± 30	$\mu\text{V}/\text{V}$
			$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$			± 80	
输入偏置电流							
I_B	输入偏置电流				± 0.01	± 1	pA
		$T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$				± 10	
		$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$				± 50	
I_{OS}	输入失调电流				± 0.01	± 0.8	pA
		$T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$				± 5	
		$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$				± 30	
噪声							
	输入电压噪声	$f = 0.1\text{Hz}$ 至 10Hz			2.0		μV_{PP}
			$V_{CM} = (V+) - 0.3$		3.2		
e_N	输入电压噪声密度	$f = 10\text{Hz}$			42		$\text{nV}/\sqrt{\text{Hz}}$
			$V_{CM} = (V+) - 0.3$		80		
		$f = 1\text{kHz}$			6.5		
			$V_{CM} = (V+) - 0.3$		10.4		
		$f = 10\text{kHz}$			4.4		
			$V_{CM} = (V+) - 0.3$		5.8		
i_N	输入电流噪声	$f = 1\text{kHz}$			70		$\text{fA}/\sqrt{\text{Hz}}$
输入电压							
V_{CM}	共模电压范围			$(V-)$		$(V+)$	V
CMRR	共模抑制比	$(V-) < V_{CM} < (V+) - 1.5\text{V}$		75	120		dB
			$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		113		
		$(V-) < V_{CM} < (V+)$, $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		66	97		
		$V_S = 5.5\text{V}$		88	111		
输入电容							
Z_{ID}	差分				$10^{13} \parallel 2.8$		$\Omega \parallel \text{pF}$
Z_{ICM}	共模				$10^{13} \parallel 3.5$		$\Omega \parallel \text{pF}$

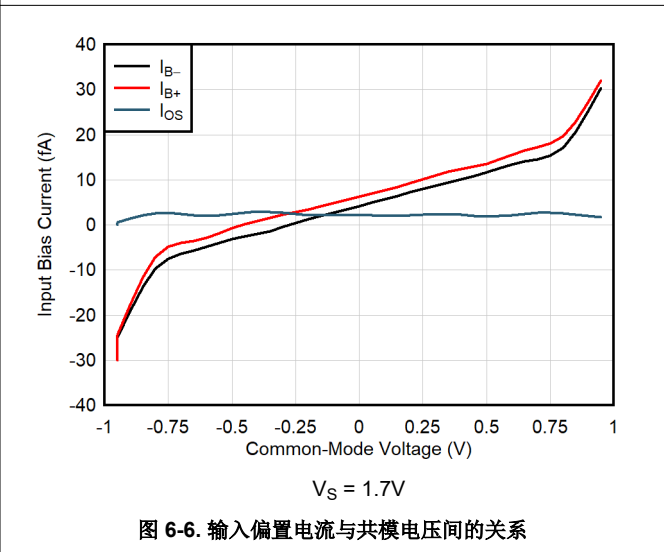
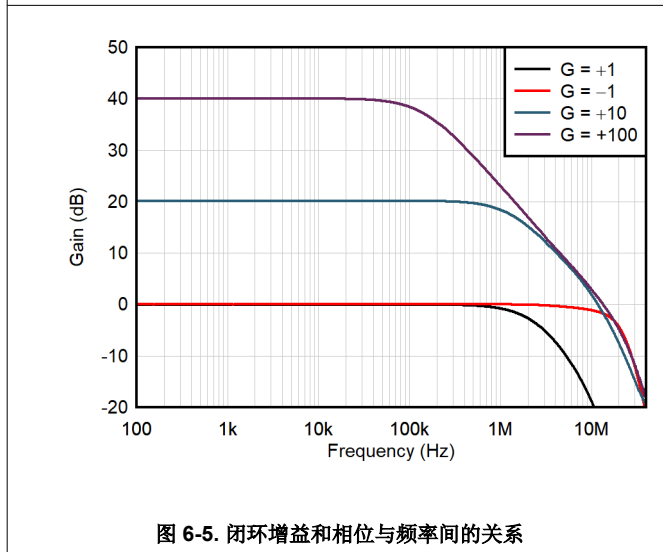
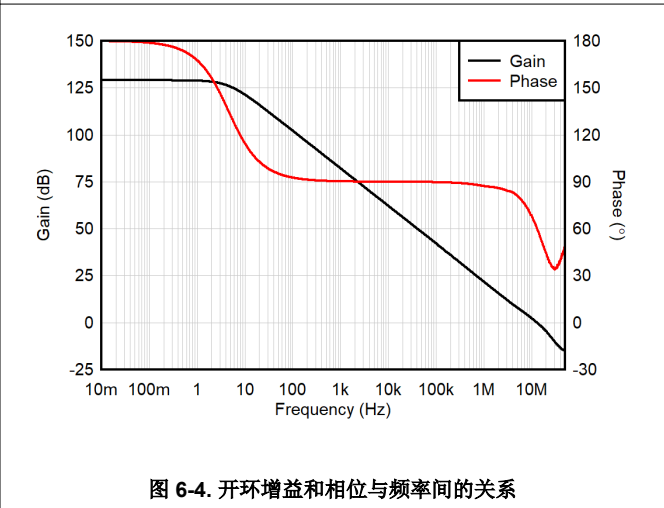
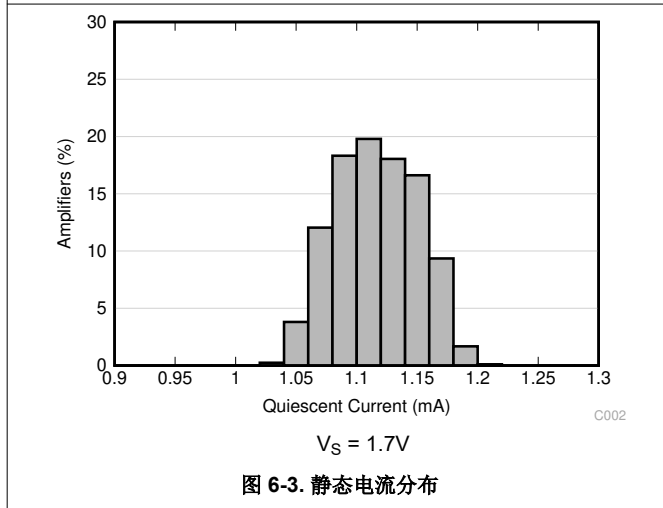
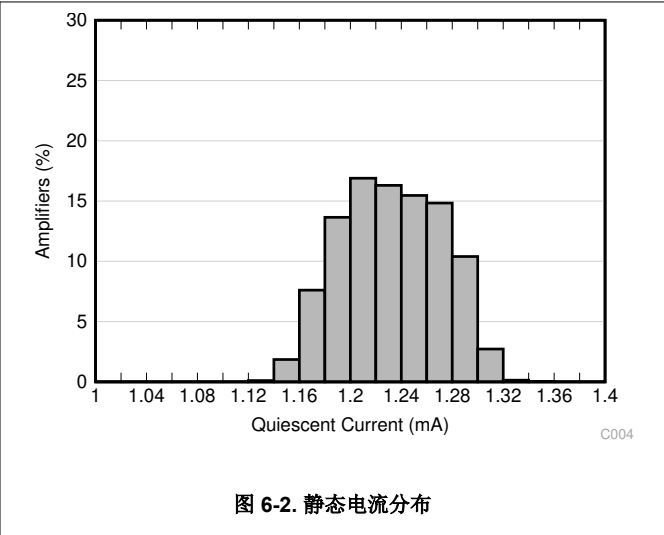
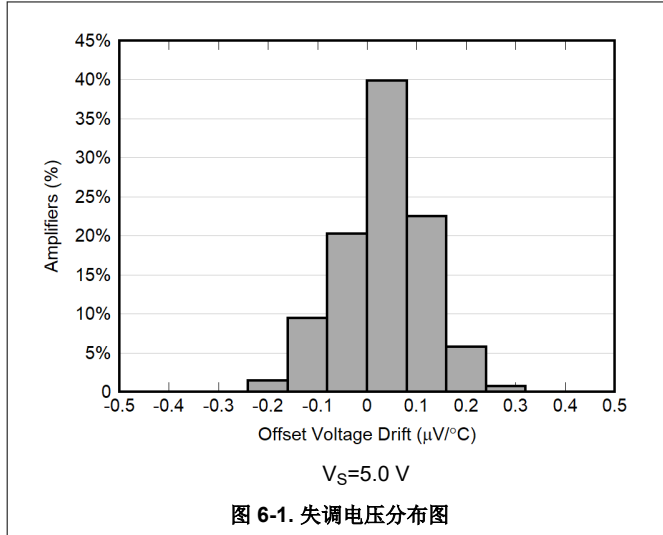
6.5 电气特性 (continued)

$T_A = 25^\circ\text{C}$, $V_S = 1.7\text{V}$ 至 5.5V (单电源) 或 $V_S = \pm 0.85\text{V}$ 至 $\pm 2.75\text{V}$ (双电源), $R_L = 10\text{k}\Omega$ (连接至 $V_S/2$), $V_{CM} = V_S/2$, 且 $V_{OUT} = V_S/2$ (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位
开环增益							
A_{OL}	开环电压增益	$V_S = 5.5$	$(V^-) + 50\text{mV} < V_{OUT} < (V^+) - 50\text{mV}$, $R_L = 10\text{k}\Omega$	115	132		dB
			$(V^-) + 100\text{mV} < V_{OUT} < (V^+) - 100\text{mV}$, $R_L = 2\text{k}\Omega$	110	128		
			$(V^-) + 100\text{mV} < V_{OUT} < (V^+) - 100\text{mV}$, $R_L = 2\text{k}\Omega$, $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$	100			
		$V_S = 1.7$	$(V^-) + 50\text{mV} < V_{OUT} < (V^+) - 50\text{mV}$, $R_L = 10\text{k}\Omega$, $V_{CM} = (V^+) - 1.15\text{V}$	106	124		
			$(V^-) + 100\text{mV} < V_{OUT} < (V^+) - 100\text{mV}$, $R_L = 2\text{k}\Omega$, $V_{CM} = (V^+) - 1.15\text{V}$	106	124		
			$(V^-) + 100\text{mV} < V_{OUT} < (V^+) - 100\text{mV}$, $R_L = 2\text{k}\Omega$, $V_{CM} = (V^+) - 1.15\text{V}$, $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$	100			
频率响应							
GBW	增益带宽积	$A_V = 1000\text{ V/V}$			13		MHz
SR	压摆率	4V 阶跃, 增益 = +1	下降		4.5		V/ μs
			上升		3.5		V/ μs
	相位裕度	$C_L = 100\text{pF}$			45		$^\circ$
t_s	趋稳时间	精度为 0.1%, 2V 阶跃, 增益 = +1			0.75		μs
		精度为 0.01%, 2V 阶跃, 增益 = +1			1		
	过载恢复时间	$V_{IN} \times \text{增益} > V_S$			0.45		μs
THD+N	总谐波失真 + 噪声	$V_{OUT} = 1V_{RMS}$, 增益 = +1, $f = 1\text{kHz}$, $R_L = 10\text{k}\Omega$, $V_{CM} = (V^-) + 1.5\text{V}$			-112		dB
					0.00025		
输出							
	距离两个电源轨的电压输出摆幅	$V_S = 1.7\text{V}$	$R_L = 10\text{k}\Omega$			20	mV
			$R_L = 2\text{k}\Omega$			30	
		$V_S = 5.5\text{V}$	$R_L = 10\text{k}\Omega$			20	
			$R_L = 2\text{k}\Omega$			35	
I_{SC}	短路电流	灌电流, $V_S = 5.5\text{V}$			-55		mA
		拉电流, $V_S = 5.5\text{V}$			65		
R_O	开环输出阻抗	$f = 1\text{MHz}$			120		Ω
电源							
I_Q	每个放大器的静态电流	$I_O = 0\text{mA}$			1.22	1.4	mA
		$I_O = 0\text{mA}$, $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$				1.5	

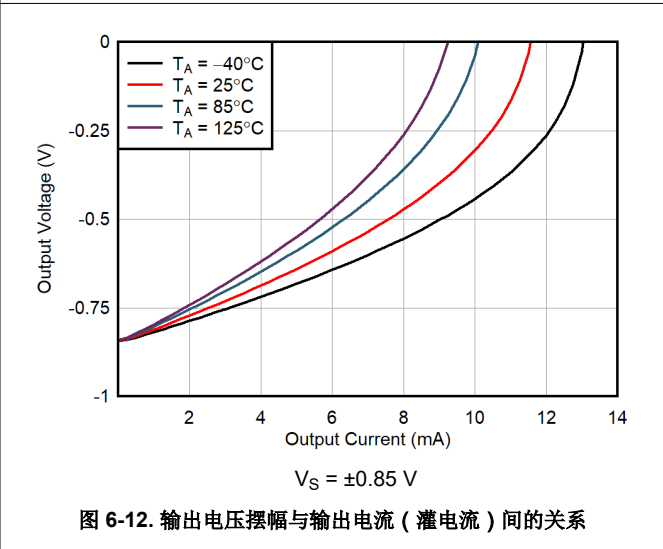
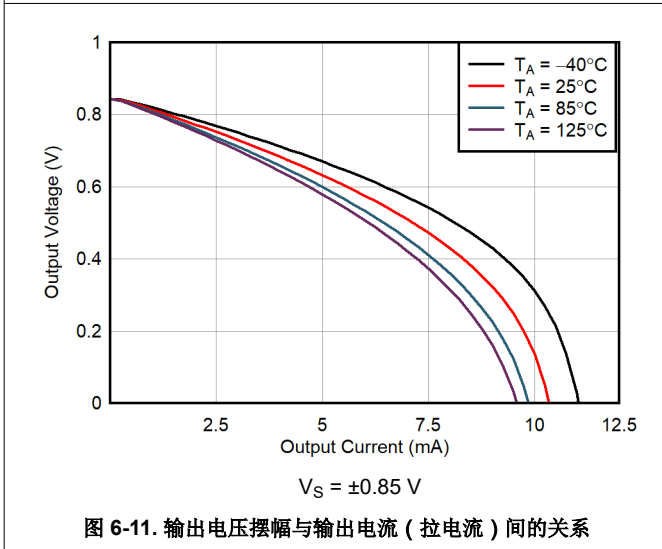
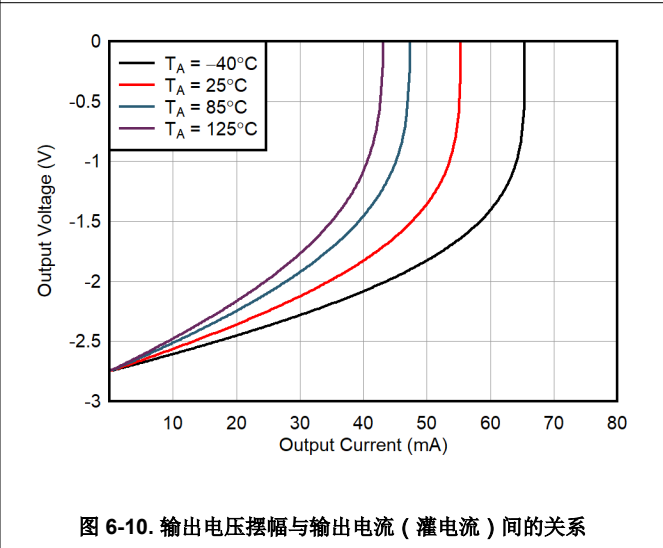
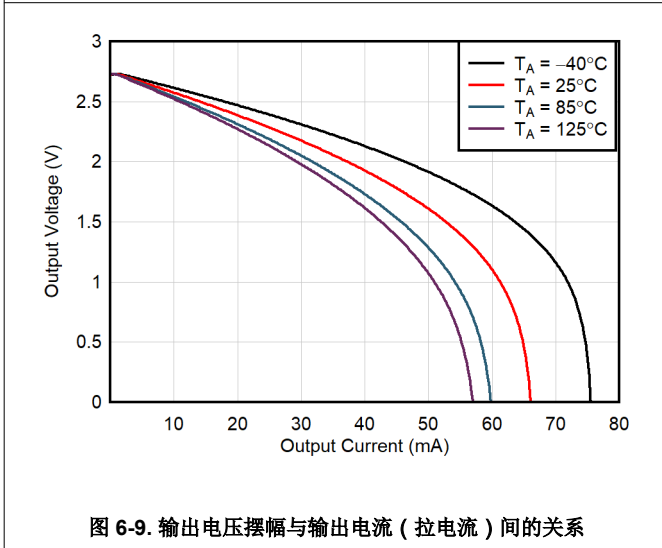
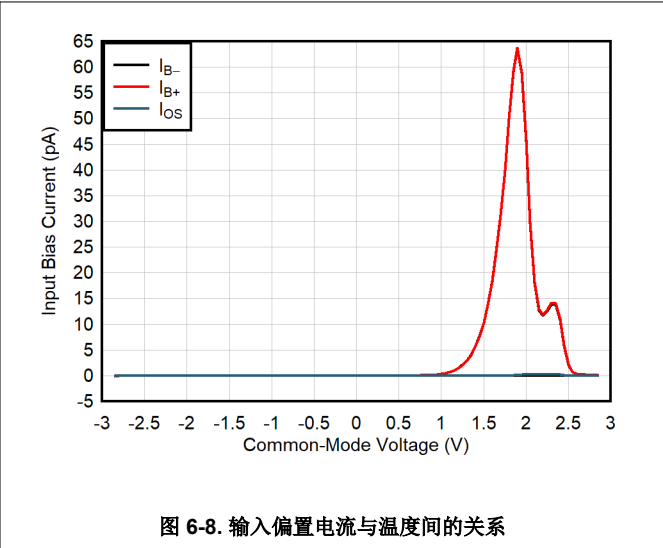
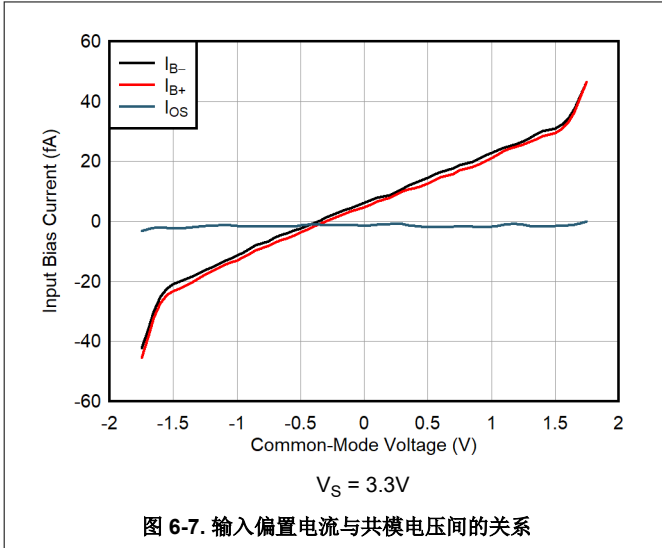
6.6 典型特性

$T_A = 25^\circ\text{C}$, $V_S = 5.5\text{V}$, $V_{\text{CM}} = V_S/2$, $R_{\text{LOAD}} = 10\text{k}\Omega$ (连接至 $V_S/2$), 且 $C_L = 100\text{pF}$ (除非另外说明)



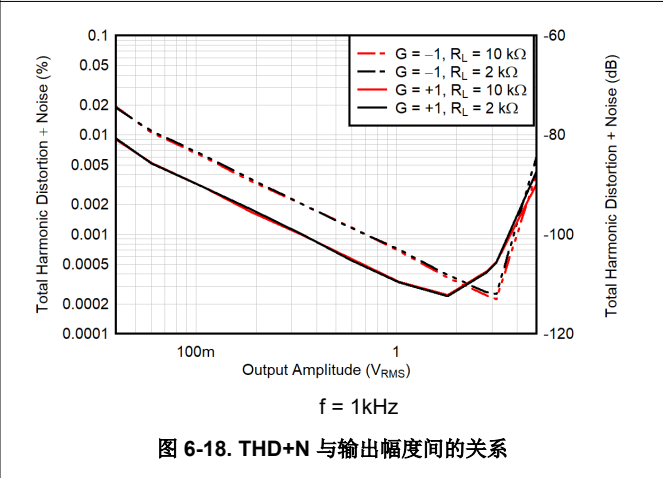
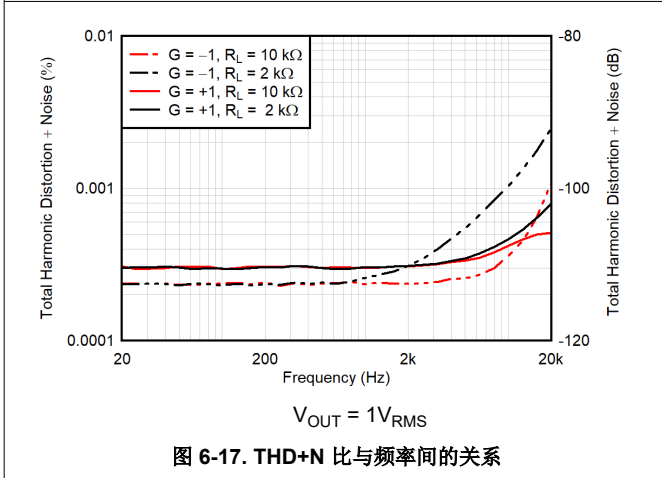
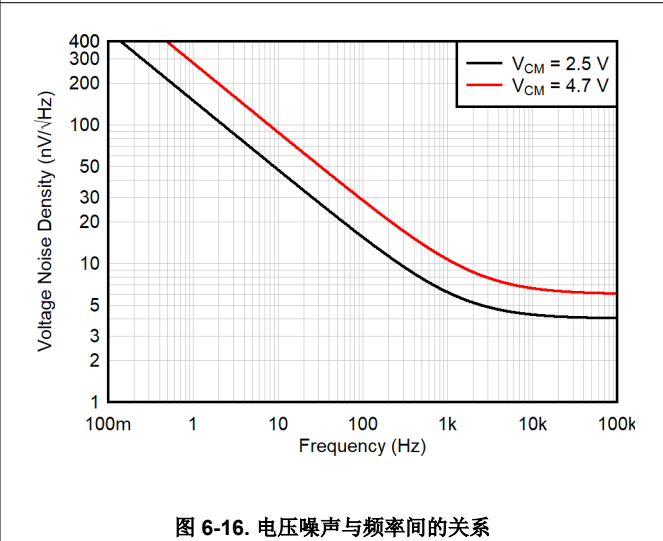
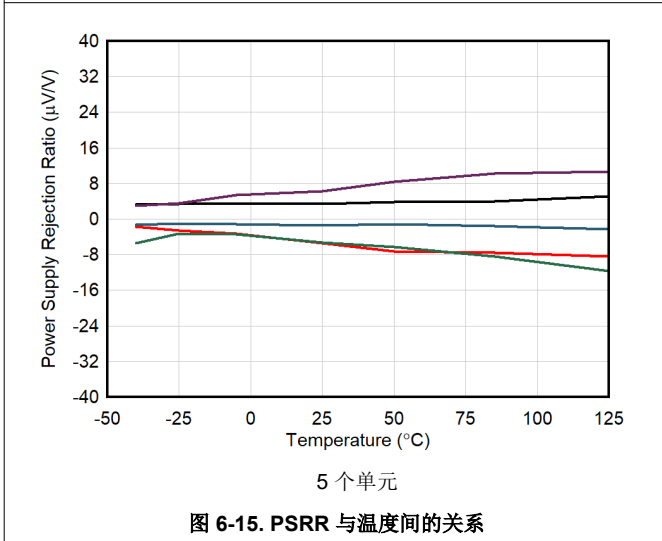
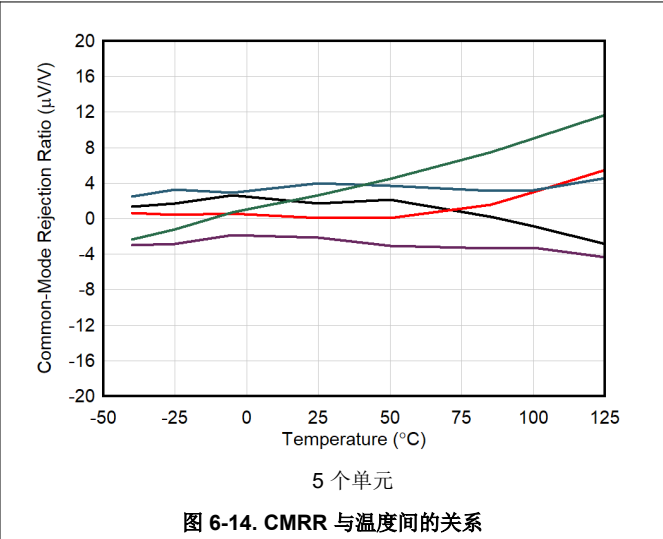
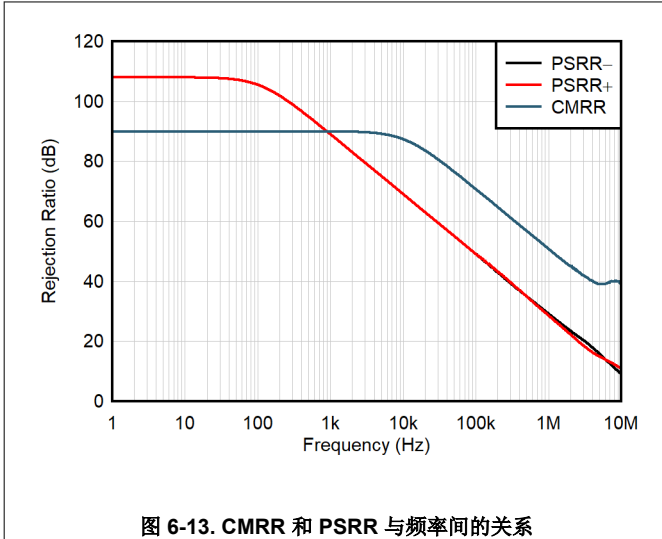
6.6 典型特性 (continued)

$T_A = 25^\circ\text{C}$, $V_S = 5.5\text{V}$, $V_{CM} = V_S/2$, $R_{LOAD} = 10\text{k}\Omega$ (连接至 $V_S/2$), 且 $C_L = 100\text{pF}$ (除非另外说明)



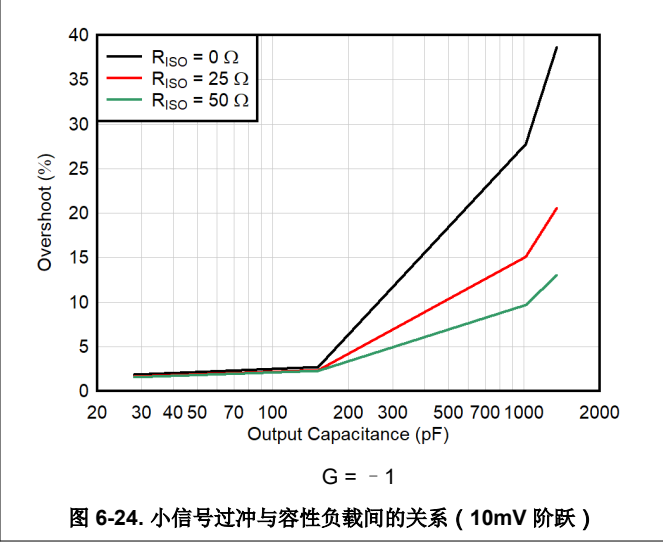
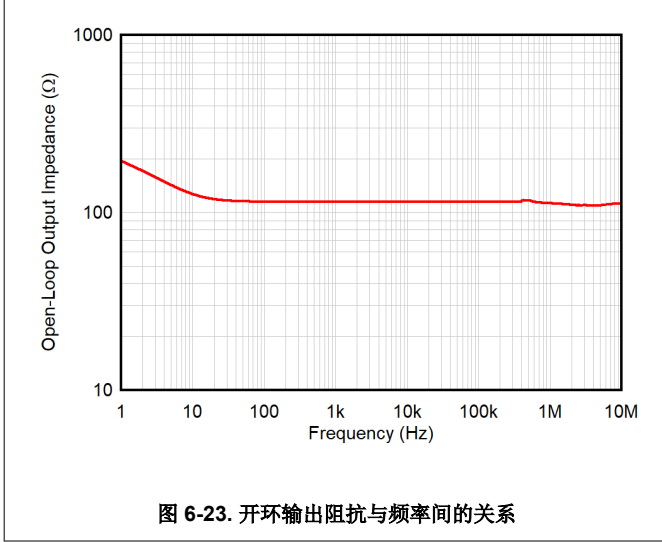
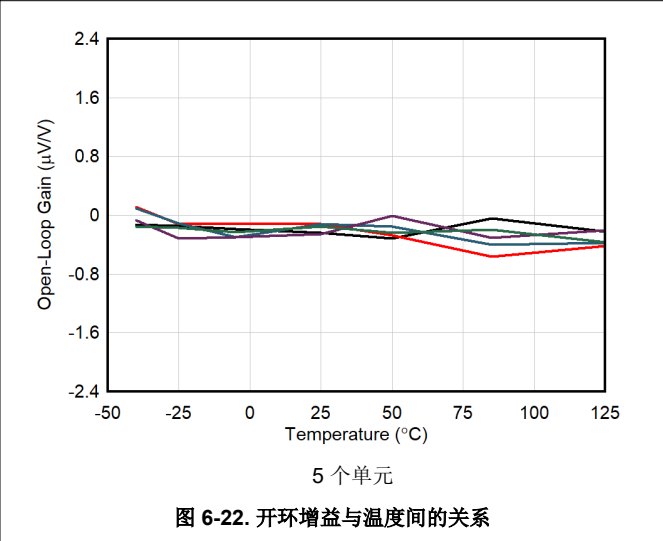
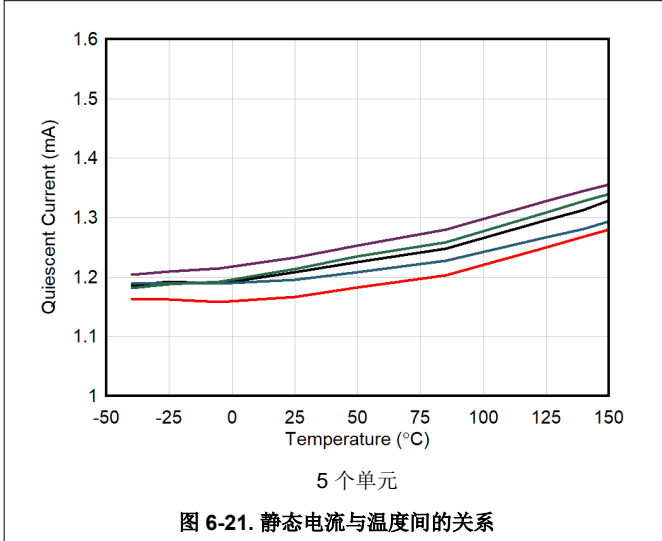
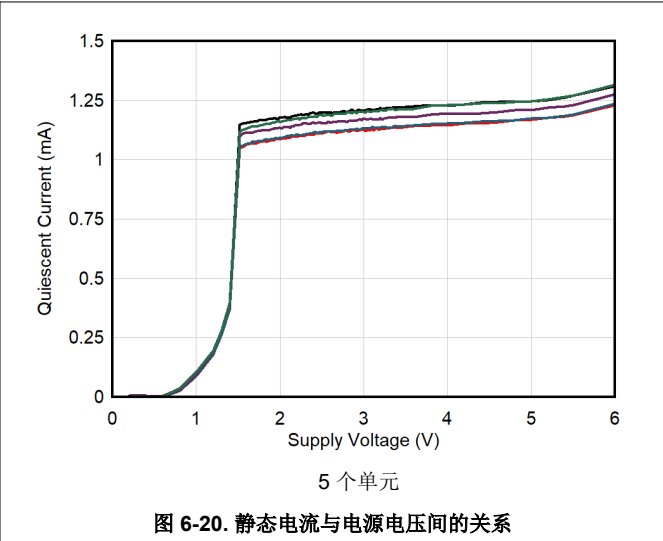
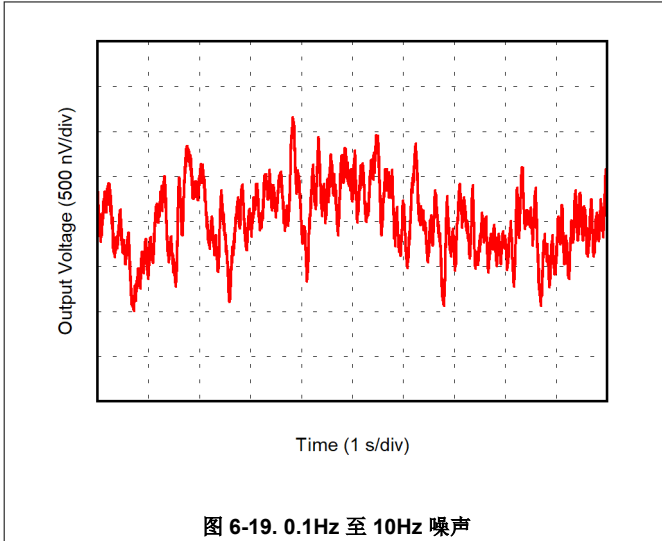
6.6 典型特性 (continued)

$T_A = 25^\circ\text{C}$, $V_S = 5.5\text{V}$, $V_{CM} = V_S/2$, $R_{LOAD} = 10\text{k}\Omega$ (连接至 $V_S/2$), 且 $C_L = 100\text{pF}$ (除非另外说明)



6.6 典型特性 (continued)

$T_A = 25^\circ\text{C}$, $V_S = 5.5\text{V}$, $V_{CM} = V_S/2$, $R_{LOAD} = 10\text{k}\Omega$ (连接至 $V_S/2$), 且 $C_L = 100\text{pF}$ (除非另外说明)



6.6 典型特性 (continued)

$T_A = 25^\circ\text{C}$, $V_S = 5.5\text{V}$, $V_{CM} = V_S/2$, $R_{LOAD} = 10\text{k}\Omega$ (连接至 $V_S/2$), 且 $C_L = 100\text{pF}$ (除非另外说明)

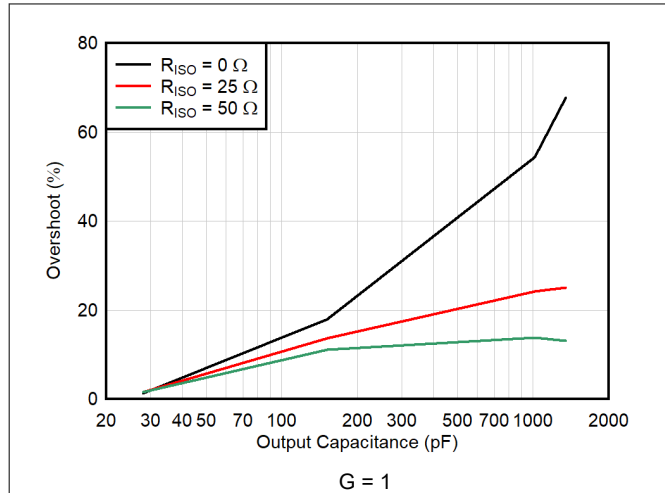


图 6-25. 小信号过冲与容性负载间的关系 (10mV 阶跃)

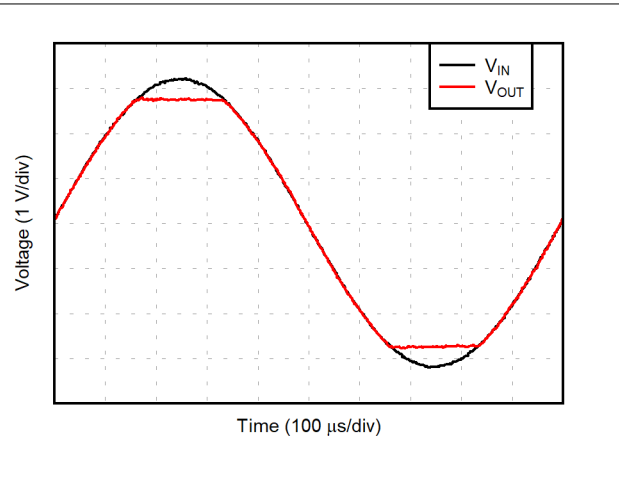


图 6-26. 无相位反转

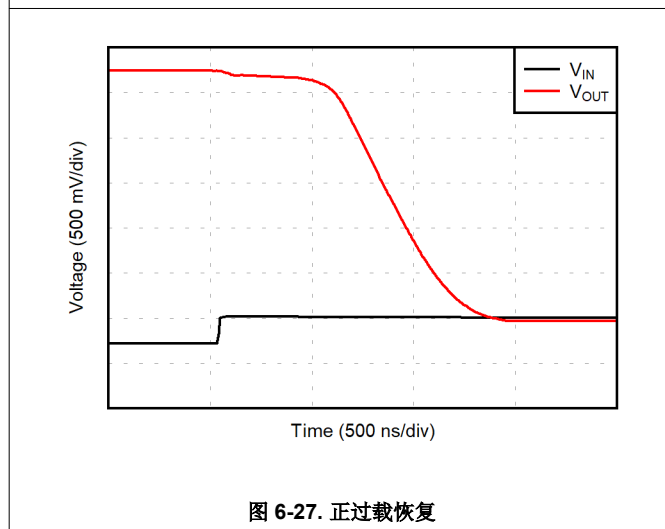


图 6-27. 正过载恢复

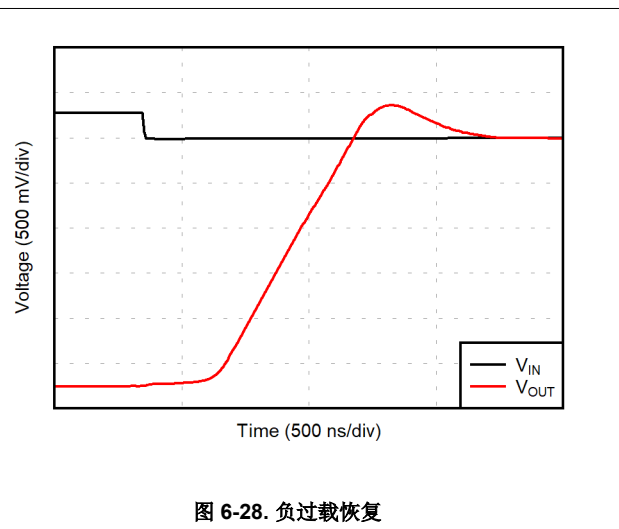


图 6-28. 负过载恢复

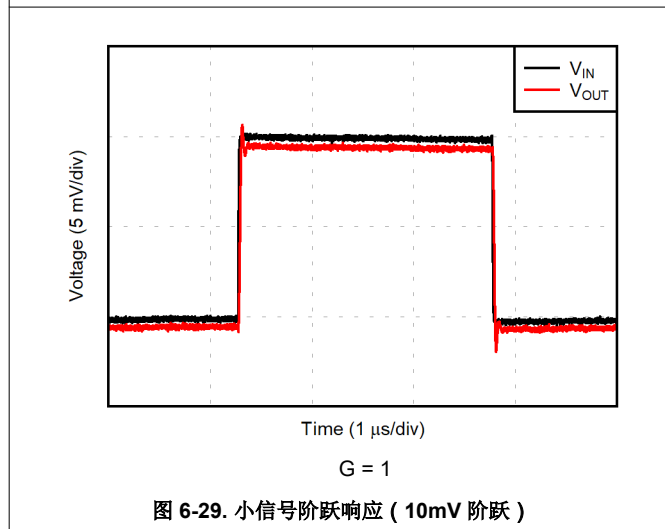


图 6-29. 小信号阶跃响应 (10mV 阶跃)

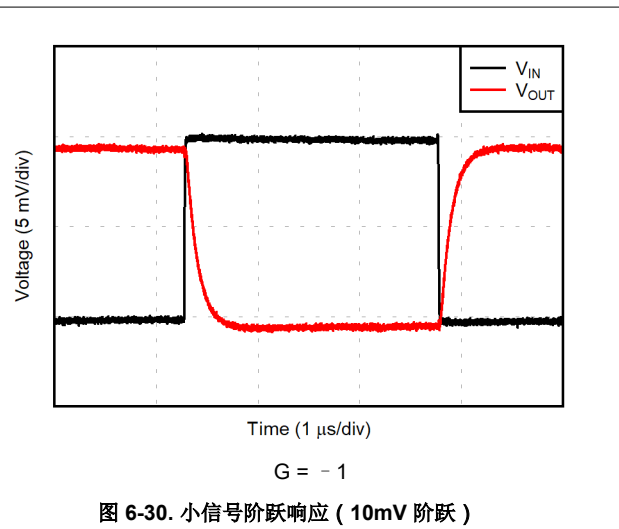
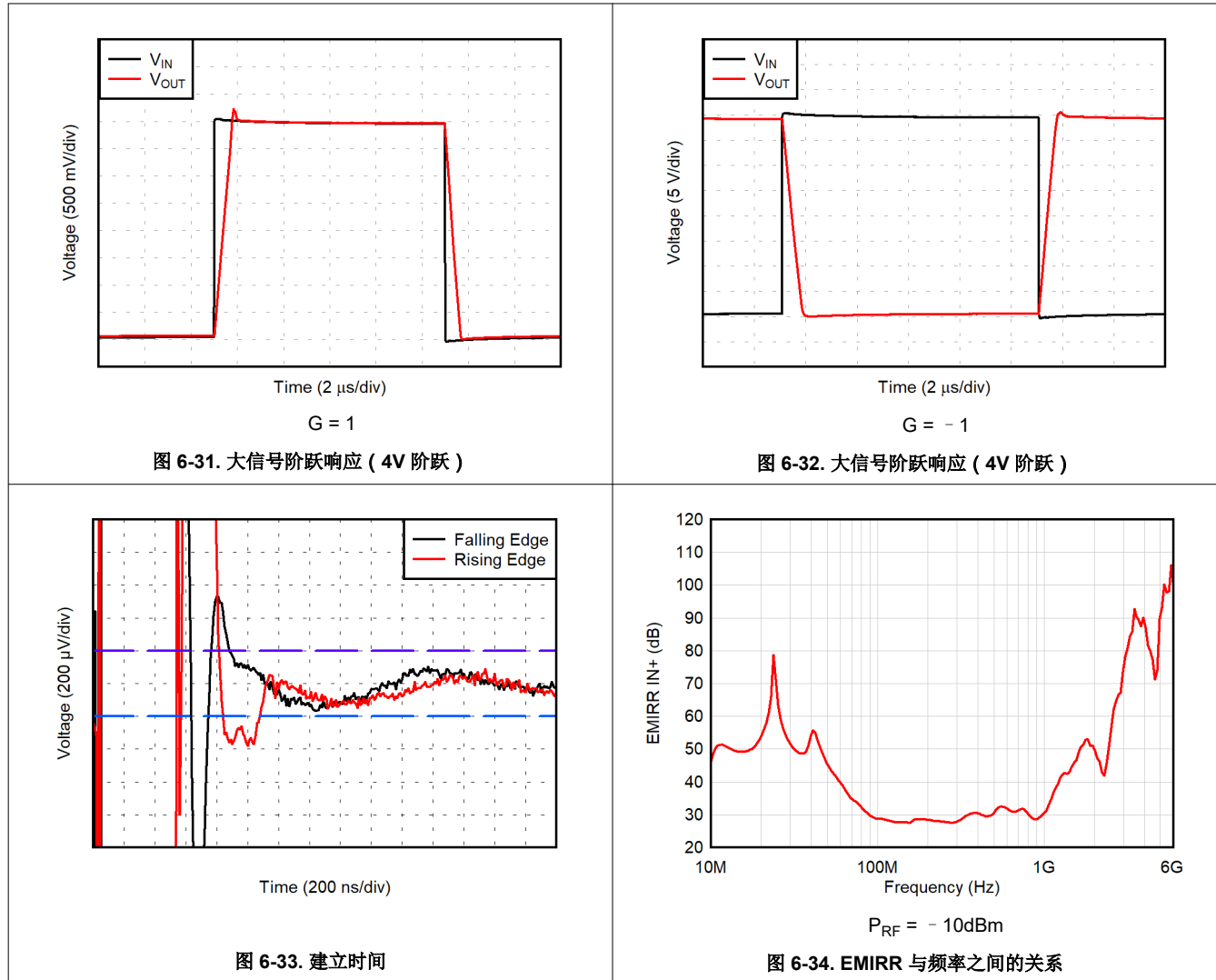


图 6-30. 小信号阶跃响应 (10mV 阶跃)

6.6 典型特性 (continued)

$T_A = 25^\circ\text{C}$, $V_S = 5.5\text{V}$, $V_{CM} = V_S/2$, $R_{LOAD} = 10\text{k}\Omega$ (连接至 $V_S/2$), 且 $C_L = 100\text{pF}$ (除非另外说明)



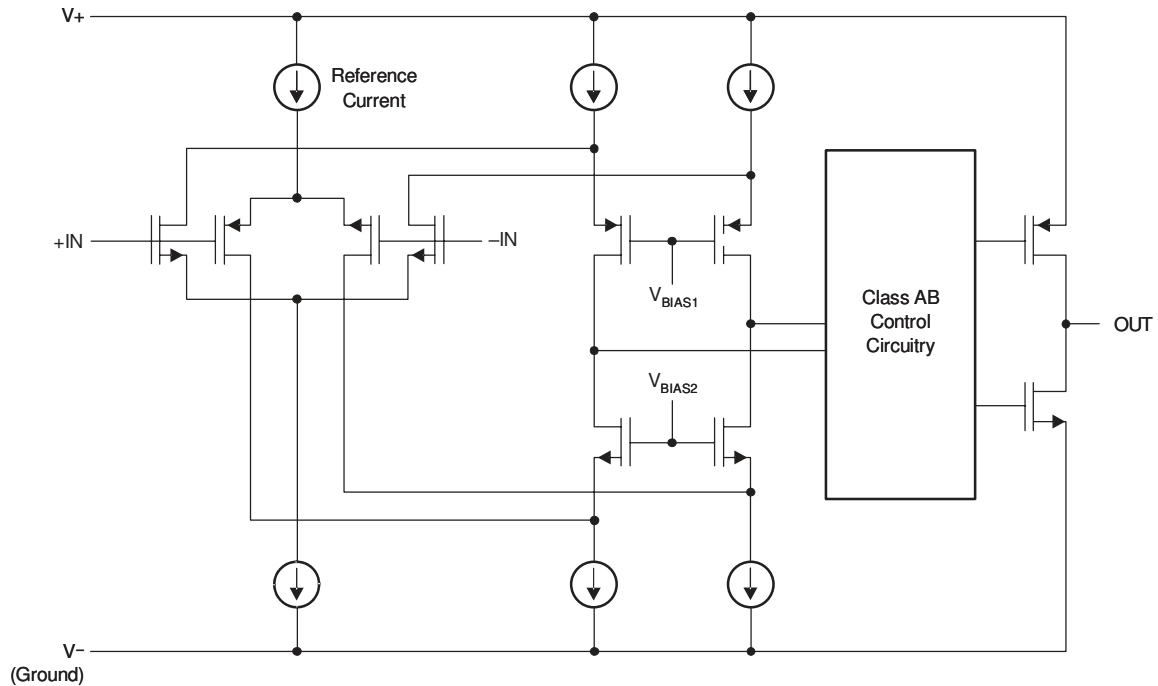
7 详细说明

7.1 概述

OPAx397 是一系列采用专有失调电压修整技术的低失调电压、低噪声 e-trim 运算放大器。这些运算放大器提供超低输入失调电压和漂移，实现出色的输入和输出动态线性性能。OPAx397 的工作电压为 1.7V 至 5.5V，单位增益稳定，设计用于广泛的通用和精密应用。

这些放大器采用先进的 CMOS 技术和高级设计功能，有助于在小型封装选项中实现极低的输入偏置电流、宽输入和输出电压范围、高环路增益，以及低而平坦的输出阻抗。OPAx397 的优势还包括 13MHz 带宽、 $4.4\text{nV}/\sqrt{\text{Hz}}$ 噪声谱密度和低 $1/f$ 噪声。这些特性使 OPAx397 成为连接传感器、光电二极管和高性能模数转换器 (ADC) 的理想选择。

7.2 功能方框图



7.3 特性说明

7.3.1 低工作电压

OPAx397 系列可使用单电源或双电源，工作范围为 $V_S = 1.7V (\pm 0.85V)$ 至 $5.5V (\pm 2.75V)$ 。失调电压被调整为 $5.0V$ ，然而，该器件保持低至 $V_S = 1.7V$ 的超低失调电压。

典型特性显示了随电源电压或温度范围而变化的主要参数。

7.3.2 低输入偏置电流

OPAx397 的典型输入偏置电流极低（通常为 $10fA$ ）。输入偏置电流主要由 ESD 保护二极管的漏电流控制，漏电流与二极管的面积成正比。由于采用了现代工艺技术和先进的 ESD 保护设计，OPAx397 能够实现超低的输入偏置电流，从而更大限度地减小二极管面积。

在过载条件下，偏置电流可能大幅增加。当运算放大器超出线性运行范围时，最有可能出现过载。当运算放大器的输出被驱动至其中一个电源轨时，将无法反馈环路的要求，然后各输入引脚会出现差分输入电压。该差分输入电压导致 ESD 单元的正向偏置。图 7-1 展示了等效电路。

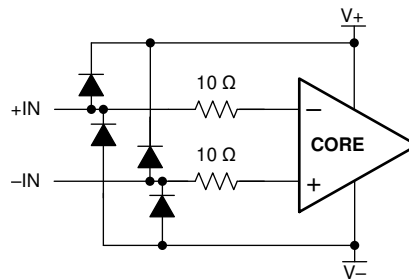


图 7-1. 等效输入电路

7.4 器件功能模式

OPAx397 系列可在电源电压大于 $1.7V (\pm 0.85V)$ 时工作。对于使用 EN 功能的器件（请参阅 [节 5](#)），当 EN 引脚为低电平时将禁用这些器件。在此状态下，静态电流显著降低，输出为高阻抗。OPAx397 的最大额定电源电压为 $5.5V (\pm 2.75V)$ 。

8 应用和实现

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

OPAx397 是单位增益稳定的精密运算放大器系列，并且不会出现意外输出和相位反转。使用专有的 e-trim 运算放大器技术可提供随时间和温度变化的低输入失调电压以及超低输入偏置电流的优势。OPAx397 针对全轨到轨输入进行了优化，允许低电压单电源运行或双电源用途。在正常测试条件下，这些高精度、低噪声微型放大器可提供高阻抗输入（共模范围达到供电轨，在电源电压范围内具有低失调电压）和轨到轨输出（摆幅在电源上下 5mV 以内）。OPAx397 精密放大器设计用于低或高增益的上游模拟信号链应用，以及 DAC 缓冲等下游信号链功能。

8.2 典型应用

此单电源低侧双向电流检测设计示例可检测到从 -1A 到 $+1\text{A}$ 的负载电流。单端输出范围从 110mV 到 3.19V 。由于失调电压以及轨到轨输入和输出较低，所以此设计使用 OPA397。其中一个放大器配置为差分放大器，另一个放大器提供基准电压。

图 8-1 展示了原理图。

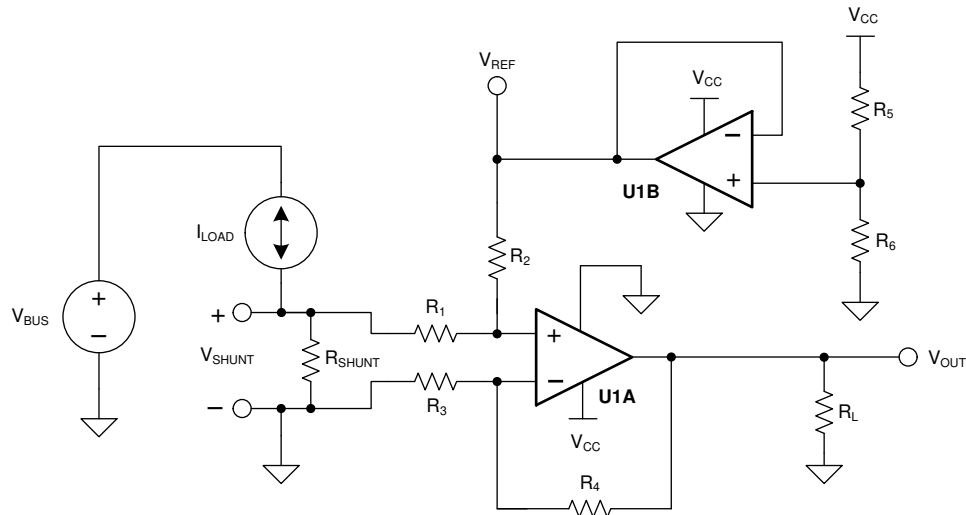


图 8-1. 双向电流感应原理图

8.2.1 设计要求

此解决方案的要求如下：

- 电源电压：3.3V
- 输入：-1 A 至 +1 A
- 输出：1.65V ±1.54V (110mV 至 3.19V)

8.2.2 详细设计过程

负载电流 I_{LOAD} 流经分流电阻器 R_{SHUNT} ，产生分流电压 V_{SHUNT} 。然后由 U1A 和 R_1 至 R_4 构成的差分放大器放大分流电压。差分放大器的增益通过 R_4 与 R_3 之比设定。为了最大程度地减少误差，设置 $R_2 = R_4$ 且 $R_1 = R_3$ 。基准电压 V_{REF} 通过使用 U1B 缓冲电阻分压器的方式提供。传递函数由 [方程式 1](#) 确定。

$$V_{OUT} = V_{SHUNT} \times \text{Gain}_{\text{Diff_Amp}} + V_{REF} \quad (1)$$

其中

- $V_{SHUNT} = I_{LOAD} \times R_{SHUNT}$
- $\text{Gain}_{\text{Diff_Amp}} = \frac{R_4}{R_3}$
- $V_{REF} = V_{CC} \times \left(\frac{R_6}{R_5 + R_6} \right)$

该设计中存在两种误差类型：失调电压和增益。增益误差是由分流电阻器的容差和 R_4 与 R_3 之比，以及类似的 R_2 与 R_1 之比造成的。失调电压误差是由分压器 (R_5 和 R_6) 以及 R_4 / R_3 之比与 R_2 / R_1 之比之间的接近程度而造成的。 R_2/R_1 之比影响差分放大器的 CMRR，最终导致了失调电压误差。

V_{SHUNT} 是低侧测量值，因此 V_{SHUNT} 的值是系统负载的接地电势。所以，必须对 V_{SHUNT} 使用最大值。在此设计中， V_{SHUNT} 的最大值设置为 100mV。[方程式 2](#) 计算分流电阻器的最大值，假设最大分流电压为 100mV，最大负载电流为 1A。

$$R_{SHUNT(\text{Max})} = \frac{V_{SHUNT(\text{Max})}}{I_{LOAD(\text{Max})}} = \frac{100 \text{ mV}}{1 \text{ A}} = 100 \text{ m}\Omega \quad (2)$$

R_{SHUNT} 的容差与成本成正比。在此设计中，选择容差为 0.5% 的分流电阻器。如果需要更高的精度，则选择容差为 0.1% 或更高精度的电阻器。

由于负载电流是双向电流，因此分流电压范围为 -100mV 至 +100 mV。此电压在到达运算放大器 U1A 前，由 R_1 和 R_2 分压。请确保 U1A 同相节点处的电压在器件的共模范围内。所以，使用共模范围扩展到低于负电源电压的运算放大器 (例如 OPA397) 非常重要。最后，为了更大限度地减少失调电压误差，OPA397 的典型失调电压仅有 ±0.25μV (最大值 ±5μV)。

假设对称负载电流为 -1A 至 +1 A，分压电阻器 (R_5 和 R_6) 必须相等。为了与分流电阻器保持一致，必须选择 0.5% 的容差。为了更大程度地降低功耗，使用了 10kΩ 电阻器。

要设置差分放大器的增益，必须考虑 OPA397 的共模范围和输出摆幅。方程式 3 和方程式 4 分别显示了给定 3.3V 电源的情况下，OPA397 的典型共模范围和最大输出摆幅。

$$-100\text{mV} < V_{\text{CM}} < 3.4\text{V} \quad (3)$$

$$100\text{mV} < V_{\text{OUT}} < 3.2\text{V} \quad (4)$$

现在可通过方程式 5 中所示的公式计算差分放大器的增益：

$$\text{Gain}_{\text{Diff_Amp}} = \frac{V_{\text{OUT_Max}} - V_{\text{OUT_Min}}}{R_{\text{SHUNT}} \times (I_{\text{MAX}} - I_{\text{MIN}})} = \frac{3.2\text{ V} - 100\text{ mV}}{100\text{ m}\Omega \times [1\text{ A} - (-1\text{ A})]} = 15.5 \frac{\text{V}}{\text{V}} \quad (5)$$

R_1 和 R_3 的电阻值选定为 $1\text{k}\Omega$ 。 R_2 和 R_4 的电阻值选定为 $15.4\text{k}\Omega$ ，因为该值最接近标准值。所以，差分放大器的理想增益是 15.4V/V 。

电路的增益误差主要取决于 R_1 至 R_4 ，因此选择了容差为 0.1% 的电阻器。该配置降低了设计中需要两点校准的可能性。如有需要，简单的一点校准可消除 0.5% 电阻器产生的失调电压误差。

8.2.3 应用曲线

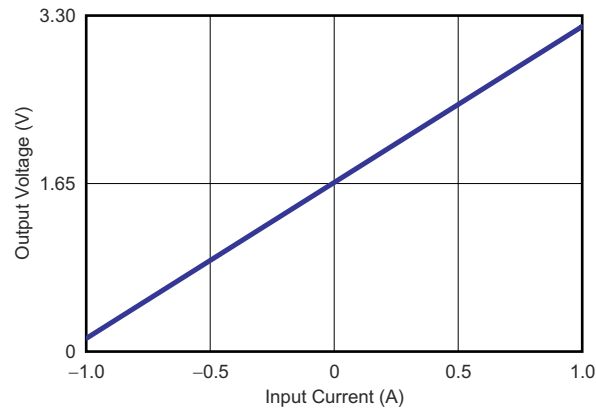


图 8-2. 双向电流检测电路性能：输出电压与输入电流间的关系

9 电源相关建议

OPAx397 的额定工作电压范围是 1.7V 至 5.5V ($\pm 0.85\text{V}$ 至 $\pm 2.75\text{V}$)。

CAUTION

超过绝对最大额定值表中列出的电源电压可能会对器件造成损坏。

10 布局

10.1 布局指南

应注重良好的布局实践。尽量缩短走线，如果可以，在使用印刷电路板 (PCB) 接地平面时，请将表面贴装式组件放置在尽可能靠近器件引脚的位置。将 $0.1\ \mu\text{F}$ 电容器放置在尽可能靠近电源引脚的位置。在整个模拟电路中贯彻应用这些准则可提高性能并实现各种优势，如降低电磁干扰 (EMI) 易感性。

如要获得最低的失调电压和精度性能，必须优化电路布局和机械条件。避免在因连接不均质导体形成的热电偶结中产生热电 (塞贝克) 效应的温度梯度。通过确保两个输入端子上的这些电势等效，可以消除这些热电产生的电势。其他布局和设计注意事项包括：

- 使用低热电系数条件 (避免异种金属)。
- 当需要超低偏置电流时，使用保护走线更大限度地减少漏电流。
- 将组件与电源或其他热源进行热隔离。
- 将运算放大器和输入电路与气流 (如冷却风扇气流) 隔离。

遵循这些准则可降低在不同温度下产生结的可能性，这些结可能导致 $0.1\ \mu\text{V}/^\circ\text{C}$ 或更高的热电电压漂移，具体取决于所使用的材料。

10.2 布局示例

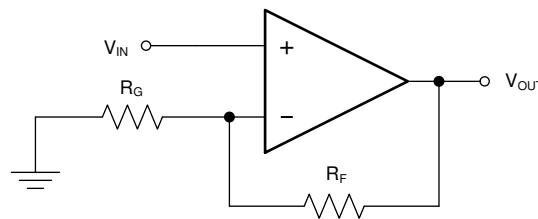


图 10-1. OPA397 布局原理图

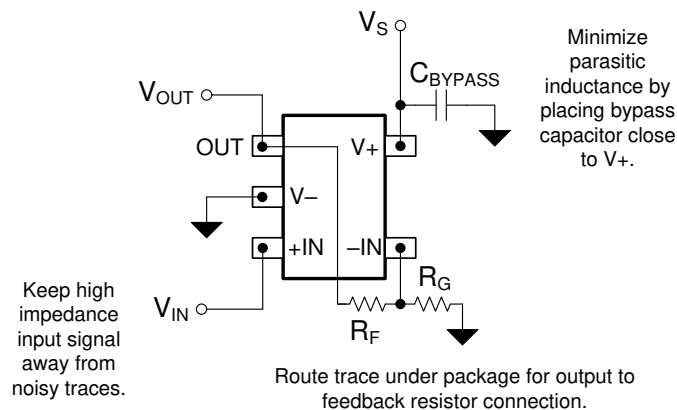


图 10-2. OPA397 布局示例

11 器件和文档支持

11.1 器件支持

11.1.1 开发支持

11.1.1.1 TINA-TI™ 仿真软件 (免费下载)

TINA-TI™ 仿真软件是一款简单易用、功能强大且基于 SPICE 引擎的电路仿真程序。TINA-TI 仿真软件是 TINA™ 软件的一款免费全功能版本，除了一系列无源和有源模型外，此版本软件还预先载入了一个宏模型库。TINA-TI 仿真软件提供所有传统的 SPICE 直流、瞬态和频域分析，以及其他设计功能。

TINA-TI 仿真软件提供全面的后处理能力，便于用户以多种方式获得结果，用户可从 Analog eLab Design Center (模拟电子实验室设计中心) [免费下载](#)。虚拟仪器提供选择输入波形和探测电路节点、电压以及波形的能力，从而构建一个动态的快速启动工具。

备注

这些文件要求安装 TINA 软件 (从 DesignSoft™) 或者 TINA-TI 软件。请从 [TINA-TI™ 文件夹](#) 中下载免费的 TINA-TI 软件。

11.2 文档支持

11.2.1 相关文档

请参阅以下相关文档：

- [电路板布局布线技巧](#)

11.3 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [订阅更新](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

11.4 支持资源

[TI E2E™ 支持论坛](#) 是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [《使用条款》](#)。

11.5 商标

e-trim™, TINA-TI™, and TI E2E™ are trademarks of Texas Instruments.

TINA™ and DesignSoft™ are trademarks of DesignSoft, Inc.

所有商标均为其各自所有者的财产。

11.6 Electrostatic Discharge Caution



This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

11.7 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

重要声明和免责声明

TI 提供技术和可靠性数据 (包括数据表)、设计资源 (包括参考设计)、应用或其他设计建议、网络工具、安全信息和其他资源, 不保证没有瑕疵且不做任何明示或暗示的担保, 包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任: (1) 针对您的应用选择合适的 TI 产品, (2) 设计、验证并测试您的应用, (3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。这些资源如有变更, 恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务, TI 对此概不负责。

TI 提供的产品受 TI 的销售条款 (<https://www.ti.com/legal/termsofsale.html>) 或 [ti.com](https://www.ti.com) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

邮寄地址: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2021, 德州仪器 (TI) 公司

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
OPA397DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2JXT	Samples
OPA397DBVT	ACTIVE	SOT-23	DBV	5	250	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2JXT	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSELETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

DBV0005A



PACKAGE OUTLINE

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



4214839/K 08/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC MO-178.
4. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25 mm per side.
5. Support pin may differ or may not be present.

EXAMPLE BOARD LAYOUT

DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4214839/K 08/2024

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/K 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司