

TPSM63610E 高密度、3V 至 36V 输入、1V 至 20V 输出、8A（峰值为 10A）具有更大工作温度范围并采用增强型 HotRod™ QFN 封装的降压电源模块

1 特性

- **功能安全型**
 - 可提供用于功能安全系统设计的文档
- 多功能 36V_{IN}、8A_{OUT} 同步降压模块
 - 集成 MOSFET、电感器和控制器
 - 可调节输出电压范围为 1V 至 20V
 - 6.5mm × 7.5mm × 4mm 超模压塑料封装
 - 具有 -55°C 至 125°C 的结温范围
 - 可在 200 kHz 至 2.2 MHz 范围内调节频率
 - 负输出电压应用功能
- 在整个负载范围内具有超高效率
 - 95%+ 峰值效率
 - 具有用于提升效率的外部偏置选项
 - 外露焊盘可实现低热阻抗。EVM $\theta_{JA} = 18.2^{\circ}\text{C}/\text{W}$ 。
 - 关断时的静态电流为 0.6 μA （典型值）
- 超低的传导和辐射 EMI 信号
 - 具有双输入路径和集成电容器的低噪声封装可降低开关振铃
 - 电阻器可调开关节点压摆率
 - 符合 CISPR 11 和 32 B 类发射要求
- 设计用于可扩展电源
 - 与 TPSM63608（36V、6A）引脚兼容
- 固有保护特性，可实现稳健设计
 - 精密使能输入和漏极开路 PGOOD 指示器（用于时序、控制和 V_{IN} UVLO）
 - 过流和热关断保护
- 使用 TPSM63610E 并借助 WEBENCH® Power Designer 创建定制设计方案

2 应用

- 测试和测量以及航天和国防
- 工厂自动化和控制
- 降压和反相降压/升压电源

3 说明

TPSM63610E 源自同步降压模块系列，是一款高度集成的 36V、8A 直流/直流解决方案，集成了多个功率 MOSFET、一个屏蔽式电感器和多个无源器件，并采用增强型 HotRod™ QFN 封装。该模块的 VIN 和 VOUT 引脚位于封装的边角处，可优化输入和输出电容器的放置。模块下方具有四个较大的散热焊盘，可在制造过程中实现简单布局和轻松处理。

TPSM63610E 具有 1V 到 20V 的输出电压，旨在快速、轻松实现小尺寸 PCB 的低 EMI 设计。总体解决方案仅需四个外部元件，并且省去了设计流程中的磁性和补偿元件选择过程。

尽管针对空间受限型应用采用了简易的小尺寸设计，TPSM63610E 模块还提供了许多特性来实现稳健的性能：具有迟滞功能的精密使能端可实现输入电压 UVLO 调节、电阻可编程开关节点压摆率和展频选项以改善 EMI。与集成式 VCC、自举和输入电容器一起使用，可提高可靠性和密度。该模块可配置为在满负载电流范围 (FPWM) 内保持恒定开关频率，也可配置为可变频率 (PFM) 以提高轻负载效率。包含 PGOOD 指示器，可实现时序控制、故障报告和输出电压监测功能。

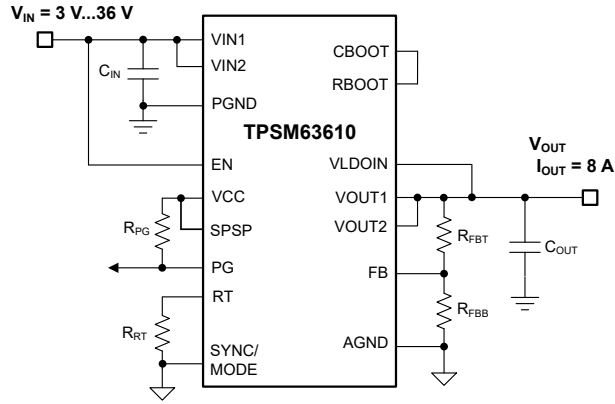
封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TPSM63610E	RDF (B3QFN , 22)	7.50 mm × 6.50 mm

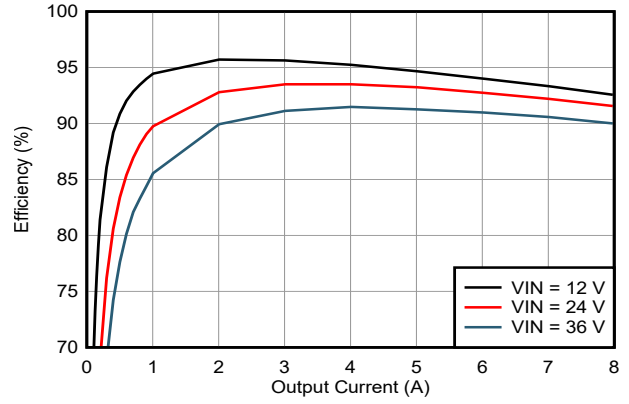
(1) 有关所有可选封装，请参阅节 11。

(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。





典型原理图



典型效率 (V_{OUT} = 5V, F_{SW} = 1MHz)

内容

1 特性.....	1	8.3 特性说明.....	14
2 应用.....	1	8.4 器件功能模式.....	21
3 说明.....	1	9 应用和实施	22
4 修订历史记录.....	3	9.1 应用信息.....	22
5 器件比较表.....	4	9.2 典型应用.....	22
6 引脚配置和功能.....	4	9.3 电源相关建议.....	30
7 规格.....	6	9.4 布局.....	30
7.1 绝对最大额定值.....	6	10 器件和文档支持	33
7.2 ESD 等级.....	6	10.1 器件支持.....	33
7.3 建议运行条件.....	6	10.2 文档支持.....	34
7.4 热性能信息.....	7	10.3 接收文档更新通知.....	34
7.5 电气特性.....	7	10.4 支持资源.....	34
7.6 系统特性.....	10	10.5 商标.....	34
7.7 典型特性.....	11	10.6 静电放电警告.....	34
8 详细说明	13	10.7 术语表.....	34
8.1 概述.....	13	11 机械、封装和可订购信息	34
8.2 功能方框图.....	14		

4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (February 2023) to Revision A (November 2023)	Page
• 在绝对最大额定值表中添加了结温范围.....	6
• 在建议运行条件表中添加了环境温度范围.....	6

5 器件比较表

器件	可订购器件型号	额定输出电流	峰值输出电流 (瞬态条件)	结温范围
TPSM63610	TPSM63610RDFR	8A	10A	-40°C 至 125°C
TPSM63610E	TPSM63610EXTRDFR	8A	10A	-55°C 至 125°C
TPSM63608	TPSM63608RDFR	6A	8A	-40°C 至 125°C

6 引脚配置和功能

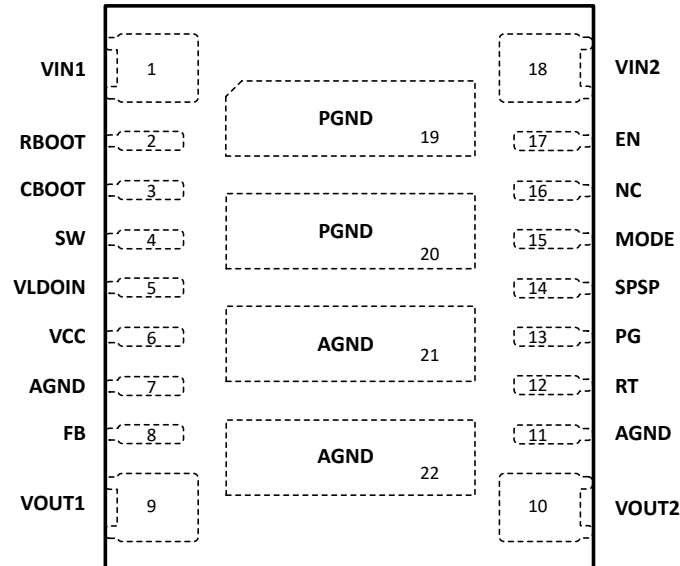


图 6-1. 22 引脚 B3QFN RDF 封装 (顶视图)

表 6-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
编号	名称		
1、18	VIN1、VIN2	P	输入电源电压。将输入电源连接到这些引脚。连接这些引脚和 PGND 层之间靠近器件的输入电容器。
2	RBOOT	I	外部自举电阻器连接。RBOOT 与 CBOOT 结合使用可有效降低内部串联自举电阻值，从而在必要时调整开关节点压摆率。RBOOT 和 CBOOT 之间可以连接 0 Ω 至 500 Ω 的电阻。0 Ω 电阻具有最快的压摆率和最高的效率。100 Ω 的值可在效率和 EMI 之间实现良好的平衡。保持断开可将压摆率设置为 20ns，由于这会增加自发热，因此 TI 不建议这样做。
3	CBOOT	O	内部高侧栅极驱动器的自动加载 (bootstrap) 引脚。一个 100nF 自举电容器在内部从此引脚连接至模块内的 SW，以提供自举电压。CBOOT 与 RBOOT 结合使用可有效降低内部串联自举电阻值，从而在必要时调整开关节点压摆率。
4	SW	O	开关节点。请勿在此引脚上放置任何外部元件或连接到任何信号。必须将此引脚上的覆铜量保持在最小，以防止出现噪声和 EMI 问题。
5	VLDOIN	P	输入偏置电压。为内部控制电路供电的内部 LDO 的输入。连接到输出电压点以提高效率。将一个可选的优质 0.1 μF 至 1 μF 电容器从该引脚接地，以提高抗噪性。如果输出电压高于 12V，则将该引脚接地。
6	VCC	P	内部 LDO 输出。用作内部控制电路的电源。不要连接至任何外部负载。一个 1 μF 电容器在内部从 VCC 连接到 AGND。
7、11、21、22	AGND	G	模拟地。内部基准和逻辑的零电压基准。所有电气参数都是相对于这个引脚测量的。这些引脚必须连接到 PGND。有关建议的布局，请参阅 节 9.4.2 布局示例 。
8	FB	I	反馈输入。将反馈电阻分压器的中点连接到此引脚。将反馈分压器的上部电阻器 (R _{FBT}) 连接到所需调节点的 V _{OUT} 。将反馈分压器的下部电阻器 (R _{FBB}) 连接至 AGND。请勿保持悬空或接地。

表 6-1. 引脚功能 (续)

引脚		类型 ⁽¹⁾	说明
编号	名称		
9、10	VOUT1、 VOUT2	P	输出电压。这些引脚连接到内部降压电感器。将这些引脚连接到输出负载，并在这些引脚和 PGND 之间连接外部输出电容器。
12	RT	I	频率设置引脚，用于通过在 RT 至 AGND 之间放置一个外部电阻器来在 200kHz 和 2.2MHz 之间设置开关频率。对于 400kHz，应连接到 VCC。对于 2.2MHz，应接地。请勿保持悬空。
13	PG	O	开漏电源正常状态监控器输出，如果 FB 电压不在指定窗口阈值范围内，该输出将置为低电平。需要一个 10kΩ 至 100kΩ 的上拉电阻来上拉至合适的电压。如不使用，则 PG 既可以保持悬空状态，也可以连接到 GND。
14	SPSP	I	连接至 VCC 或通过电阻器接地以启用展频。连接至 GND 以禁用展频。如果使用展频，VCC 连接会关闭展频频率校正，而接地电阻器 (10kΩ - 30kΩ) 会调整频率校正以降低输出电压纹波。请勿将该引脚悬空。
15	SYNC/ MODE	I	该引脚控制器件的运行模式。模式包括自动模式 (自动 PFM/PWM 运行)、强制脉宽调制 (FPWM) 以及与外部时钟的同步。时钟在所应用外部时钟的上升沿触发。在 FPWM 模式下拉至低电平可启用 PFM 运行，拉至高电平可启用 FPWM，或连接到时钟以与外部频率同步。请勿将该引脚悬空。与外部时钟同步时，使用 RT 引脚将内部频率设置为接近同步频率，以避免外部时钟开启和关闭时产生干扰
16	NC	—	无连接。连接到 GND 或保持悬空。
17	EN	I	稳压器的精密使能输入。高电平 = 开启，低电平 = 关闭。可连接至 VIN。精密使能允许将该引脚用作可调节 UVLO。不能悬空
19、20	PGND	G	电源接地。这是此器件功率级的电流回流路径。将这些焊盘连接到输入电源回路、负载回路以及与 VIN 和 VOUT 引脚关联的电容器。有关建议的布局，请参阅 节 9.4.2 布局示例 。

(1) P = 电源，G = 接地，I = 输入，O = 输出

7 规格

7.1 绝对最大额定值

在建议的工作结温范围内⁽¹⁾

参数		最小值	最大值	单位
电压	瞬态 VIN 至 AGND、PGND ⁽²⁾	-0.3	42	V
电压	持续 VIN 至 AGND、PGND ⁽²⁾	-0.3	36	V
电压	SW 至 AGND、PGND	-0.3	$V_{IN} + 0.3$	V
电压	RBOOT、CBOOT 至 SW	-0.3	5.5	V
电压	瞬态 EN 或 SYNC/MODE 至 AGND、PGND ⁽²⁾	-0.3	42	V
电压	瞬态 EN 或 SYNC/MODE 至 AGND、PGND ⁽²⁾	-0.3	36	V
电压	BIAS 至 AGND、PGND	-0.3	16	V
电压	FB 至 AGND、PGND：可调版本	-0.3	5.5	V
电压	复位至 AGND、PGND	0	20	V
电流	复位灌电流 ⁽⁴⁾	0	10	mA
电压	RT 至 AGND、PGND	-0.3	5.5	V
电压	VCC 至 AGND、PGND	-0.3	5.5	V
电压	PGND 至 AGND ⁽³⁾	-1	2	V
峰值回流焊外壳温度			250	°C
允许的最大回流焊数			3	
机械振动	Mil-STD-883D，方法 2007.2，20 Hz 至 2kHz		20	G
机械冲击	MIL-STD-883D，方法 2002.3，1ms，1/2 正弦，已安装		1500	G
T _J	结温	-55	150	°C
T _{stg}	贮存温度	-65	150	°C

- (1) 超出绝对最大额定值运行可能会对器件造成损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- (2) 在 $\leq 0.01\%$ 的占空比下，此引脚可维持最大 42V 的持续时间 $\leq 100\text{ms}$ 。在该器件的整个寿命内可以维持 36V。
- (3) 此规格适用于 100ns 或更短的电压持续时间。最大直流电压不得超过 $\pm 0.3\text{V}$ 。
- (4) 不要超过引脚的额定电压。

7.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	± 2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	± 750	V

- (1) JEDEC 文档 JEP155 指出：500V HBM 能够在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

7.3 建议运行条件

在建议的 -55°C 到 125°C 工作结温范围内测得 (除非另外说明)⁽¹⁾

		最小值	最大值	单位
输入电压	输入电压范围 ⁽¹⁾	3	36	V
输出电压	可调输出版本的输出调节范围 ⁽²⁾	1	20	V
频率	频率调节范围	200	2200	kHz

在建议的 -55°C 到 125°C 工作结温范围内测得 (除非另外说明) ⁽¹⁾

		最小值	最大值	单位
同步频率	同步频率范围	200	2200	kHz
输出电流	I _{OUT}	0	8	A
温度	工作环境温度, T _A	-55	105	°C
温度	工作结温, T _J	-55	125	°C

- (1) 启动时 VIN 需要 3.7V, 启动后可将输入电压范围扩展至 3.0V; 有关启动条件, 请参阅[最小输入电压](#)。
(2) 在任何情况下, 输出电压都不得降至零伏以下。

7.4 热性能信息

热指标 ⁽¹⁾		TPSM636XX		单位
		RDF		
		22 引脚		
R _{θJA}	结至环境热阻 (TPSM63610EVM) ⁽³⁾	18		°C/W
R _{θJA}	结至环境热阻 (JESD 51-7) ⁽²⁾	25		°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	12.8		°C/W
R _{θJB}	结至电路板热阻	7.4		°C/W
Ψ _{JT}	结至顶部特性参数	0.7		°C/W
Ψ _{JB}	结至电路板特性参数	7.2		°C/W
R _{θJC(bot)}	结至外壳 (底部) 热阻	3.6		°C/W

- (1) 有关新旧热指标的更多信息, 请参阅[半导体和 IC 封装热指标](#) 应用报告。
(2) 此表中给出的 R_{θJA} 值仅用于与其他封装的比较, 不能用于设计目的。这些值是根据 JESD 51-7 计算的, 并在 4 层 JEDEC 板上进行了仿真。它们并不代表在实际应用中获得的性能。例如, EVM R_{θJA} = 21.6°C/W。有关设计信息, 请参阅[热设计和布局](#) 部分。
(3) 有关电路板布局布线和其他信息, 请参阅[EVM 用户指南](#)。有关热设计信息, 请参阅[热设计和布局](#) 部分。

7.5 电气特性

除非另有说明, 否则限制值适用于推荐的 -55°C 至 +125°C 工作结温范围。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 T_J = 25°C 条件下最有可能达到的参数标准, 仅供参考。除非另有说明, 以下条件适用: V_{IN} = 12。VIN1 短接至 VIN2 = V_{IN}。V_{OUT} 是输出设定点。

参数		测试条件	最小值	典型值	最大值	单位
电源电压 (VIN 引脚)						
V _{IN}	最小工作输入电压	启动需要			3.7	V
		运行后			3	V
V _{IN_OP_H}	最小电压迟滞			1		V
I _Q	非开关输入电流; 在 VIN 引脚处测得 ⁽³⁾	V _{FB} = +5%, V _{BIAS} = 5V		0.5	10	μA
I _{SD}	关断静态电流; 在 VIN 引脚处测得	V _{EN} = 0V, V _{IN} = 12V		0.57	7.5	μA
I _B	流入 BIAS 引脚的电流 (未切换)	V _{FB} = +5%, V _{BIAS} = 5V, 启用了自动模式		18.5	26	μA
使能 (EN 引脚)						
V _{EN}	使能输入阈值电压 - 上升	V _{EN} 上升	1.0	1.263	1.365	V
V _{EN_HYST}	使能阈值迟滞		0.1	0.35	0.5	V
V _{EN_WAKE}	使能唤醒阈值		0.4			V
I _{EN}	使能引脚输入电流	V _{IN} = V _{EN} = 12V		1.5	50	nA
内部 LDO (VCC 引脚)						
V _{CC}	内部 VCC 电压	V _{BIAS} = 0V		3.4		V
		V _{BIAS} = 3.3V, 20mA		3.2		

除非另有说明，否则限制值适用于推荐的 -55°C 至 $+125^{\circ}\text{C}$ 工作结温范围。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 $T_J = 25^{\circ}\text{C}$ 条件下最有可能达到的参数标准，仅供参考。除非另有说明，以下条件适用： $V_{IN} = 12$ 。VIN1 短接至 $V_{IN2} = V_{IN}$ 。 V_{OUT} 是输出设定点。

参数		测试条件	最小值	典型值	最大值	单位
V_{CC_UVLO}	释放内部 VCC 欠压锁定时的 V_{IN} 电压	$I_{VCC} = 0\text{A}$			3.75	V
$V_{CC_UVLO_HYST}$	内部 VCC 欠压锁定迟滞	迟滞低于 V_{CC_UVLO}		1.2		V
电压基准 (FB 引脚)						
V_{FB}	可调节 (1V FB) 版本的初始基准电压精度	$V_{IN} = 3.0\text{V}$ 至 36V , FPWM 模式	0.985	1	1.015	V
I_{FB}	从 FB 到 AGND 的输入电流	仅限可调节版本, $V_{FB} = 1\text{V}$			50	nA
电流限值						
I_{SC_8}	短路高侧电流限值	8 A 型号, 占空比接近 0%	11.5	13.8	15.7	A
$I_{LS_LIMIT_8}$	低侧电流限值		8	9.2	10.5	A
$I_{PEAK_MIN_8}$	最小峰值电感器电流			1.9		A
$I_{L_NEG_8}$	负电流限值		-6.4	-5.3	-3.9	A
I_{L_ZC}	过零电流限值。流出 SW 引脚的电流方向为正。	自动模式, 静态测量		70		mA
V_{HICCUP}	FB 引脚上的断续阈值		0.36	0.4	0.44	V
电源正常 (/RESET 引脚)						
$V_{\overline{\text{复位}}_OV}$	复位上限阈值 - 上升	FB 电压 %	109.5	112	114.5	%
$V_{\overline{\text{复位}}_UV}$	复位下限阈值 - 下降	FB 电压 %	93	95	97.5	%
$V_{\overline{\text{复位}}_GUARD}$	复位输出电压与 UV 阈值下降时, UV 阈值占稳态输出电压的百分比, 在相同的 T_J 和 V_{IN} 下读取。	下降			97	%
$V_{\overline{\text{复位}}_HYS_FALLING}$	复位下降阈值迟滞	FB 电压 %		1.3		%
$V_{\overline{\text{复位}}_HYS_RISING}$	复位上升阈值迟滞	FB 电压 %		1.3		%
$V_{\overline{\text{复位}}_VALID}$	正常的最小输入电压复位函数	在 $V_{\overline{\text{复位}}}$ 时测得 $\overline{\text{复位}} < 0.4\text{V}$ 、 $10\text{k}\Omega$ 上拉至外部 5V			1.2	V
V_{OL}	复位低电平功能输出电压	$46.0\mu\text{A}$ 上拉至 $\overline{\text{复位}}$ 引脚, $V_{IN} = 1.0\text{V}$ 、 $V_{EN} = 0\text{V}$			0.4	V
		1mA 上拉至 $\overline{\text{复位}}$ 引脚, $V_{IN} = 12\text{V}$ 、 $V_{EN} = 0\text{V}$			0.4	
		2mA 上拉至 $\overline{\text{复位}}$ 引脚, $V_{IN} = 12\text{V}$ 、 $V_{EN} = 3.3\text{V}$			0.4	
$R_{\overline{\text{复位}}}$	复位导通电阻,	$V_{EN} = 5\text{V}$, 1mA 上拉电流		44	125	Ω
$R_{\overline{\text{复位}}}$	复位导通电阻,	$V_{EN} = 0\text{V}$, 1mA 上拉电流		18	40	Ω
$t_{\text{RESET_FILTER}}$	复位边沿抗尖峰脉冲延迟		10	26	45	μs
$t_{\text{RESET_ACT}}$	复位激活时间	FB 时间在复位释放前必须有效。	1.2	2.1	3.75	ms
振荡器 (RT 和 SYNC 引脚)						
f_{OSC}	内部振荡器频率	RT = GND	1.90	2.2	2.42	MHz
f_{OSC}	内部振荡器频率	RT = VCC	320	400	450	kHz
$f_{\text{FIXED_2.2MHz}}$	使用 RT 电阻器的最大值选择 2.2MHz 测得的振荡器频率	RT = 6.81k Ω	1.95	2.2	2.42	MHz
$f_{\text{FIXED_0.4MHz}}$	使用 RT 电阻器的最小值选择 0.4MHz 测得的振荡器频率	RT = 40.2k Ω	352	400	448	kHz
f_{ADJ}	中心微调振荡器频率	RT = 22.6k Ω	630	700	770	kHz
V_{SYNCDL}	SYNC/MODE 输入电压低		0.4			V

除非另有说明，否则限制值适用于推荐的 -55°C 至 $+125^{\circ}\text{C}$ 工作结温范围。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 $T_J = 25^{\circ}\text{C}$ 条件下最有可能达到的参数标准，仅供参考。除非另有说明，以下条件适用： $V_{IN} = 12$ 。VIN1 短接至 $V_{IN2} = V_{IN}$ 。 V_{OUT} 是输出设定点。

参数		测试条件	最小值	典型值	最大值	单位
$V_{\text{SYNC DH}}$	SYNC/MODE 输入电压高				1.7	V
$V_{\text{SYNCD_HYST}}$	SYNC/MODE 输入电压迟滞		0.185		1	V
R_{SYNC}	内部下拉电阻，确保 SYNC/MODE 不会悬空			100		k Ω
$t_{\text{SYNC_EDGE}}$	在 SYNC/MODE 引脚上识别同步时钟所需的高电平和低电平持续时间		100			ns
t_{MSYNC}	在一个电平上指示 FPWM 或自动模式所需的时间		7		20	μs
t_{LOCK}	时钟锁定到有效同步信号所需的时间	RT = 39.2k Ω		4.3		ms
展频						
$\Delta F_{\text{C+}}$	内部振荡器因展频而实现频率增大		1	4	7.5	%
$\Delta F_{\text{C-}}$	内部振荡器因展频而实现频率减小		-8	-4	-1	%
高侧驱动 (CBOOT 引脚)						
$V_{\text{CBOOT_UVLO}}$	与 SW 相比 CBOOT 引脚上的电压，将关闭高侧开关			1.9		V
MOSFET						
$R_{\text{DS-ON-HS}}$	高边 MOSFET 导通电阻	负载 = 1A, $C_{\text{BOOT-SW}} = 3.2\text{V}$		21	39	m Ω
$R_{\text{DS-ON-LS}}$	低边 MOSFET 导通电阻	负载 = 1A, $C_{\text{BOOT-SW}} = 3.2\text{V}$		13	25	m Ω
PWM 限制 (SW 引脚)						
$t_{\text{ON-MIN}}$	最短高侧开关导通时间	$V_{\text{IN}} = 18\text{V}$, $V_{\text{SYNC/MODE}} = 5\text{V}$, $I_{\text{OUT}} = 2\text{A}$, $R_{\text{BOOT}} = 0\Omega$		62	81	ns
$t_{\text{OFF-MIN}}$	最短高侧开关关断时间	$V_{\text{IN}} = 5\text{V}$		70	103	ns
$t_{\text{ON-MAX}}$	最大开关导通时间	压降中的 HS 超时	6.9	8.9	11	μs
D_{MAX}	最大开关占空比	在频率折返期间	98			%
		fsw = 1.85MHz	87			
启动						
t_{EN}	导通延迟	$V_{\text{IN}} = 12\text{V}$ 、 $C_{\text{VCC}} = 1\mu\text{F}$ 时从 EN 高电平到第一个 SW 脉冲的时间 (如果输出从 0V 开始)		0.82	1.2	ms
t_{SS}	从设定点的第一个 SW 脉冲到 90% V_{REF} 的时间。		1.6	2.2	2.7	ms
t_{W}	短路等待时间 (“断续”时间)			40		ms

7.6 系统特性

以下规格仅适用于具有标称元件值的典型应用电路。典型值列中的规格仅适用于 $T_J = 25^\circ\text{C}$ 的情况。量产测试无法保证这些规格。

参数		测试条件	最小值	典型值	最大值	单位
电源						
I_{IN}	稳压时的输入电源电流	$V_{IN} = V_{EN/SYNC} = 24\text{V}$, $V_{OUT} = V_{VLDOIN} = 3.3\text{V}$, $V_{MODE} = 0\text{V}$, $F_{SW} = 1\text{MHz}$, $I_{OUT} = 0\text{A}$		8		μA
输出电压						
ΔV_{OUT1}	负载调整率	$V_{OUT} = 3.3\text{V}$, $V_{IN} = 24\text{V}$, $I_{OUT} = 0.1\text{A}$ 至 8A		4		mV
ΔV_{OUT2}	线性调整率	$V_{OUT} = 3.3\text{V}$, $V_{IN} = 4\text{V}$ 至 36V , $I_{OUT} = 8\text{A}$		1		mV
ΔV_{OUT3}	负载瞬态	$V_{OUT} = 5\text{V}$, $V_{IN} = 24\text{V}$, 在 $1\text{A}/\mu\text{s}$ 下 $I_{OUT} = 0\text{A}$ 至 4A , $C_{OUT(\text{derated})} = 100\ \mu\text{F}$		150		mV
效率						
η	效率	$V_{IN} = 12\text{V}$, $V_{OUT} = V_{VLDOIN} = 3.3\text{V}$, $I_{OUT} = 4\text{A}$, $F_{SW} = 1\text{MHz}$		92.1		%
η	效率	$V_{IN} = 24\text{V}$, $V_{OUT} = V_{VLDOIN} = 3.3\text{V}$, $I_{OUT} = 4\text{A}$, $F_{SW} = 1\text{MHz}$		91		%
η	效率	$V_{IN} = 12\text{V}$, $V_{OUT} = V_{VLDOIN} = 5\text{V}$, $I_{OUT} = 4\text{A}$, $F_{SW} = 1\text{MHz}$		94.3		%
η	效率	$V_{IN} = 24\text{V}$, $V_{OUT} = V_{VLDOIN} = 5\text{V}$, $I_{OUT} = 4\text{A}$, $F_{SW} = 1\text{MHz}$		93		%

7.7 典型特性

除非另有说明，否则 $V_{IN} = 12V$ 。

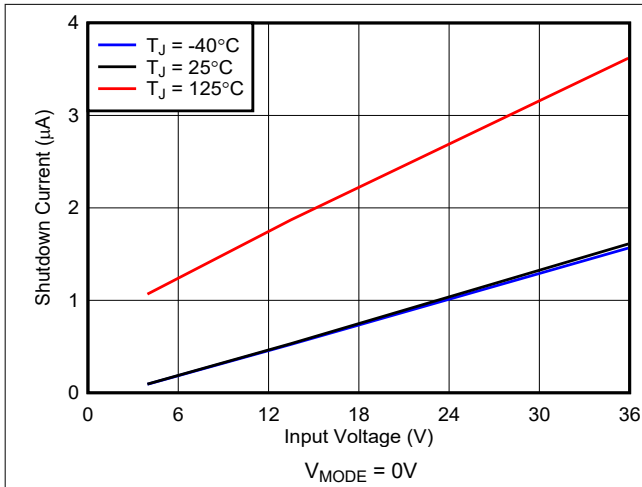


图 7-1. 关断电源电流

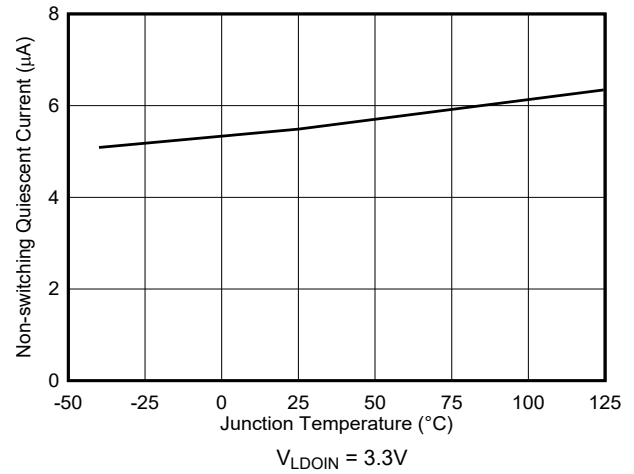


图 7-2. 非开关输入电源电流

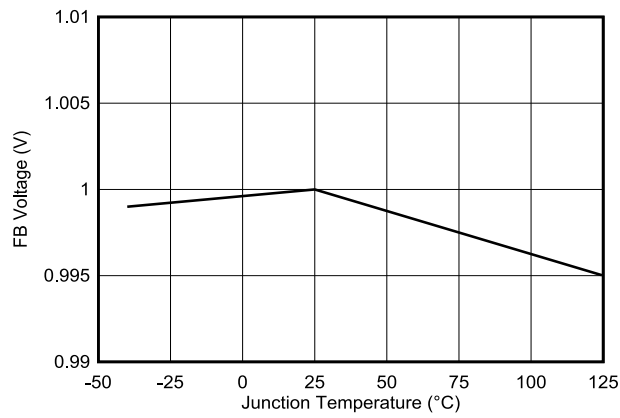


图 7-3. 反馈电压

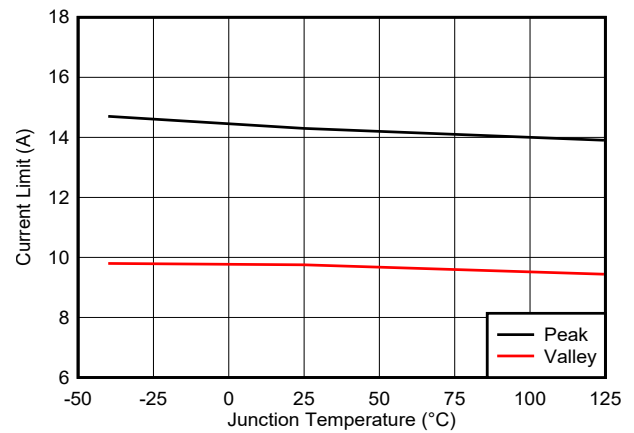


图 7-4. 高侧（峰值）和低侧（谷值）电流限制
TPSM63610

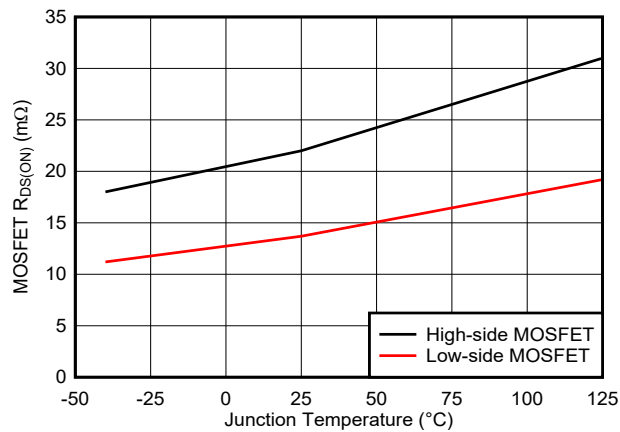


图 7-5. 高侧与低侧 MOSFET $R_{DS(on)}$

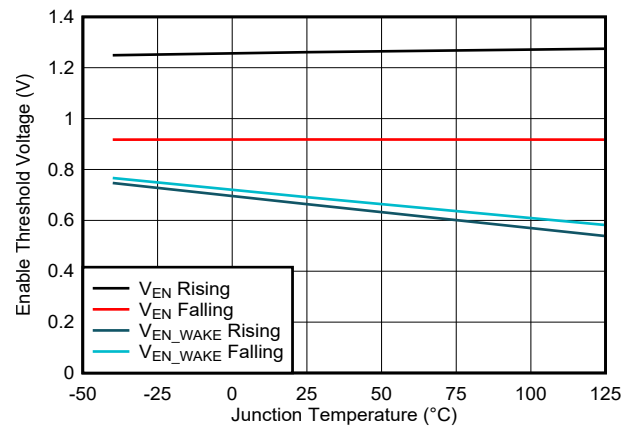


图 7-6. 使能阈值

7.7 典型特性 (续)

除非另有说明, 否则 $V_{IN} = 12V$ 。

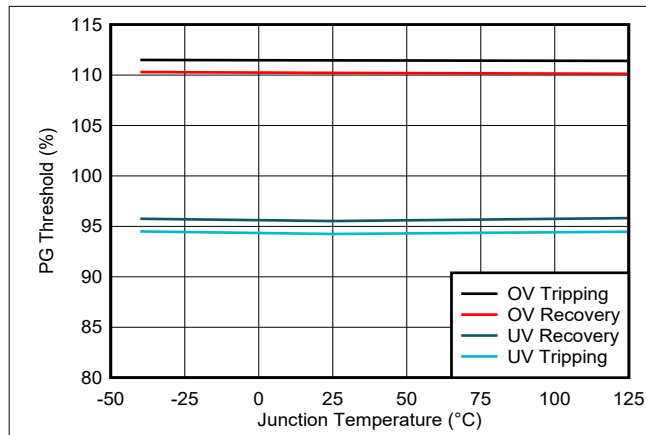


图 7-7. 电源正常 (PG) 阈值

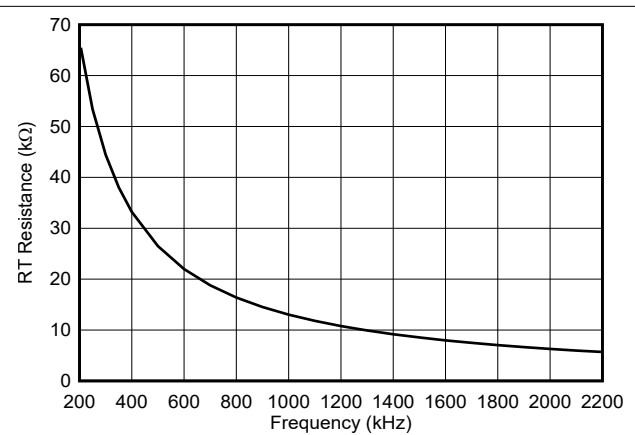


图 7-8. 通过 RT 电阻设置的开关频率

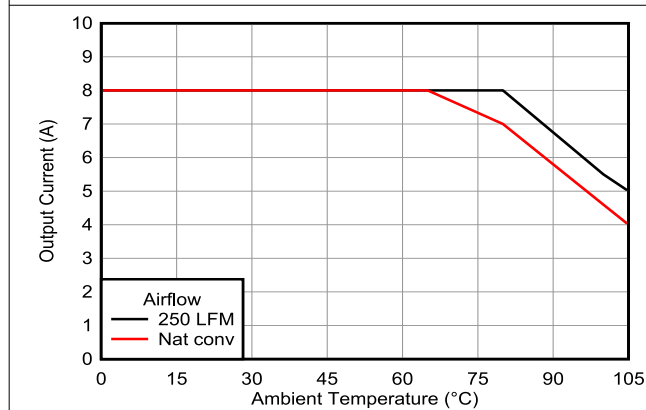


图 7-9. EVM 热性能
($V_{IN} = 12V$, $V_{OUT} = 5V$, $F_{SW} = 1MHz$)

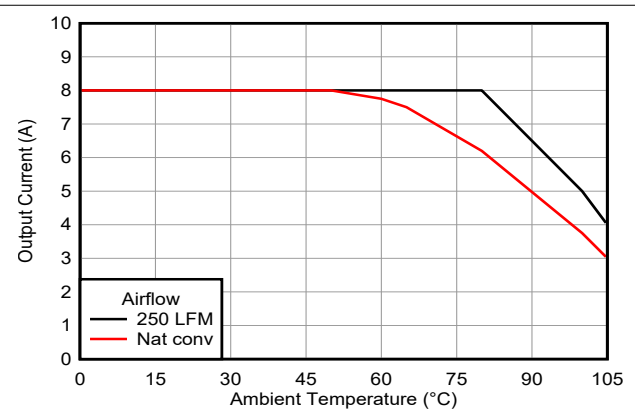


图 7-10. EVM 热性能
($V_{IN} = 24V$, $V_{OUT} = 5V$, $F_{SW} = 1MHz$)

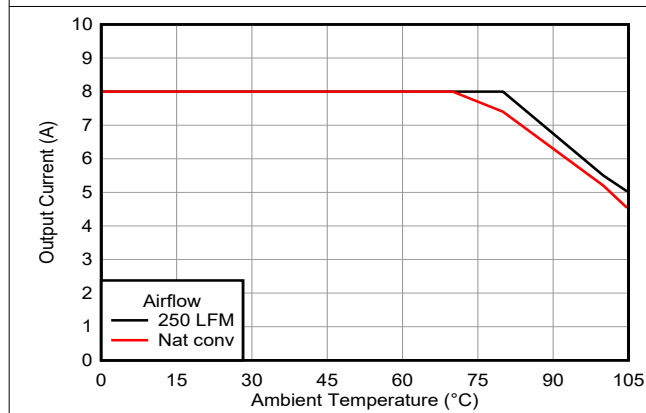


图 7-11. EVM 热性能
($V_{IN} = 12V$, $V_{OUT} = 3.3V$, $F_{SW} = 700kHz$)

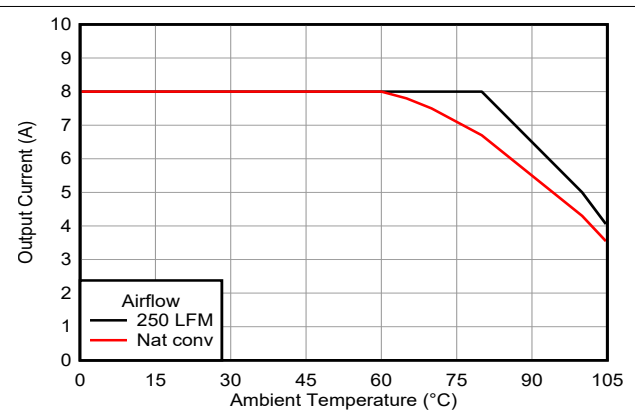


图 7-12. EVM 热性能
($V_{IN} = 24V$, $V_{OUT} = 3.3V$, $F_{SW} = 700kHz$)

8 详细说明

8.1 概述

TPSM63610E 是一款易于使用的同步降压直流/直流电源模块，专为注重可靠性、小解决方案尺寸和低 EMI 特性的各种应用而设计。TPSM63610E 具有集成功率 MOSFET、降压电感器和 PWM 控制器，可在 3V 至 36V 的输入电压范围内工作，瞬态电压高达 42V。该模块以较小的解决方案尺寸提供高达 8A (峰值 10A) 的直流负载电流，并具有高转换效率和超低输入静态电流。该模块不需要控制环路补偿，可缩短设计时间并减少外部元件数量。

TPSM63610E 可以使用其 RT 引脚或外部时钟信号实现 200kHz 至 2.2MHz 的可编程开关频率范围，并整合了多项特定功能，可提高噪声敏感型应用中的 EMI 性能：

- 经过优化的封装和引脚排列设计可实现屏蔽式开关节点布局，可降低辐射 EMI
- 具有对称电容器布局的并行输入和输出路径可更大限度地减少寄生电感、开关电压振铃和辐射场耦合
- 双随机展频 (DRSS) 调制可降低峰值发射
- 电阻器可编程开关节点压摆率
- 时钟同步和 FPWM 模式可在整个负载电流范围内提供恒定的开关频率
- 具有增强型栅极驱动控制的集成功率 MOSFET 可实现低噪声 PWM 开关

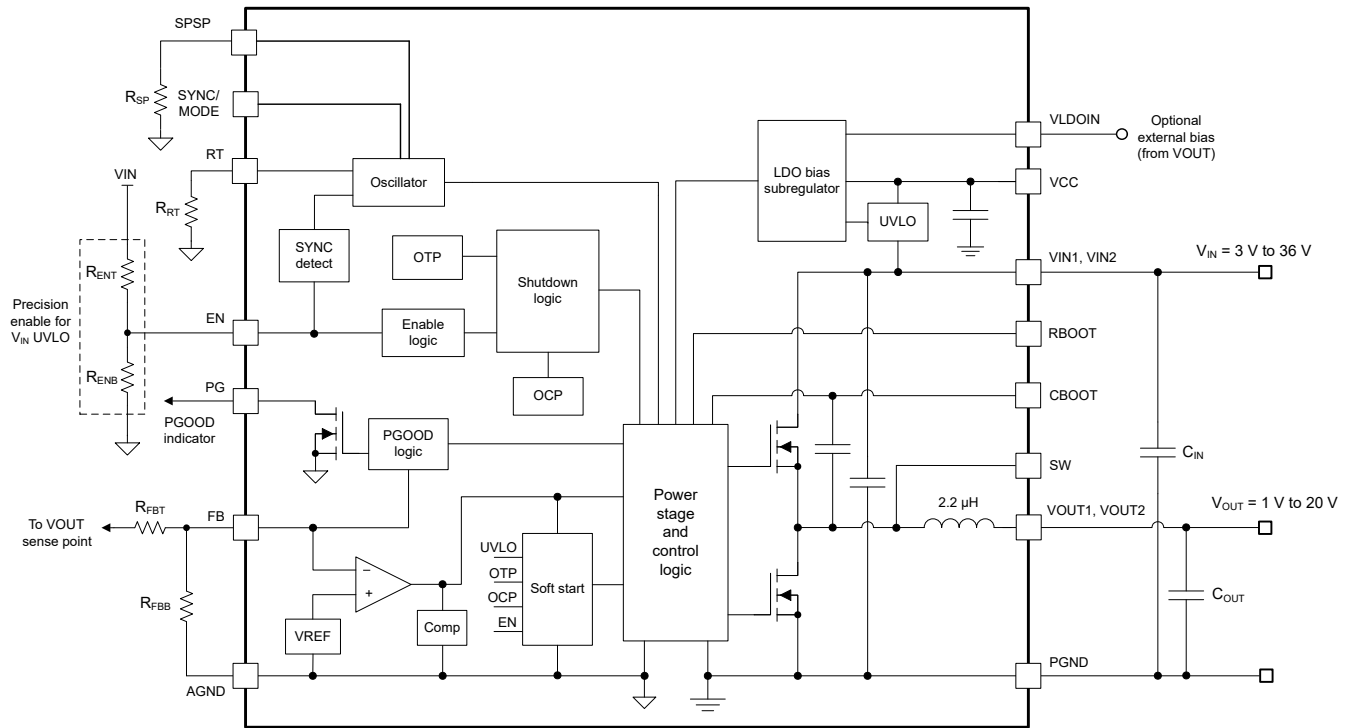
这些特性共同显著降低了 EMI 滤波要求，同时有助于满足传导和辐射发射的 CISPR 11 和 CISPR 32 B 类 EMI 限制。

TPSM63610E 模块还包括固有保护功能，可满足稳健的系统要求：

- 用于电源轨时序控制和故障报告的开漏 PGOOD 指示器
- 具有迟滞功能的精密使能输入，可提供
 - 可编程线路欠压锁定 (UVLO)
 - 远程开关功能
- 内部固定输出电压软启动，可单调启动至预偏置负载
- 具有逐周期峰值和谷值电流限制的断续过流保护
- 具有自动恢复功能的热关断。

TPSM63610E 采用专为简单布局而设计的引脚排列，仅需很少的外部元件，最高结温为 125°C。请参阅[典型性能曲线](#)以估算在给定环境中的适用情况。

8.2 功能方框图



8.3 特性说明

8.3.1 输入电压范围 (VIN1、VIN2)

TPSM63610E 模块的稳态输入电压范围为 3V 至 36V，适用于典型 12V、24V 和 28V 输入电源轨中的降压转换。

图 8-1 中的原理图电路展示了实现基于 TPSM63610E 且采用单输入电源的降压稳压器所需的所有元件。

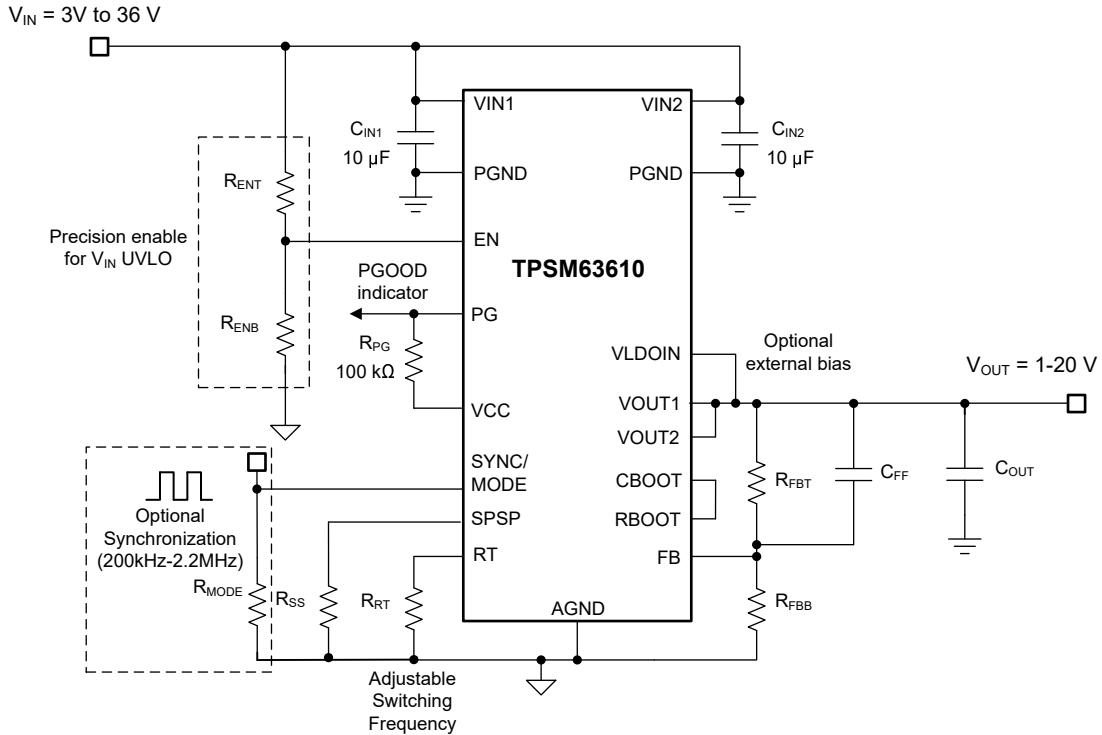


图 8-1. 输入工作电压范围为 3V 至 36V 的 TPSM63610E 原理图

启动所需的最小输入电压为 3.7V。请格外小心，确保模块 VIN 引脚 (VIN1 和 VIN2) 上的电压在线路或负载瞬态事件期间不超过 42V 的绝对最大额定电压。如果 VIN 引脚上的电压振铃超过绝对最大额定值，则可能会损坏 IC。

8.3.2 可调输出电压 (FB)

TPSM63610E 的可调输出电压范围为 1V 至最高 20V 或略低于 V_{IN} (以较低者为准)。设置输出电压需要两个反馈电阻器，在图 8-1 中被指定为 R_{FBT} 和 R_{FBB} 。FB 引脚上的基准电压设置为 1V，整个结温范围内的反馈系统精度为 $\pm 1\%$ 。该器件的结温范围为 -55°C 至 125°C 。

可以使用下面的方程式 1，根据 R_{FBT} 的建议值 $100\text{k}\Omega$ 来计算 R_{FBB} 的阻值。

$$R_{FBB}(\text{k}\Omega) = \frac{R_{FBT}(\text{k}\Omega)}{\frac{V_{OUT}}{1} - 1} \quad (1)$$

表 8-1 列出了多个输出电压的标准电阻器值，以及保持合理峰峰值电感器纹波电流的建议开关频率范围。该表还包括每个输出电压设置保持稳定所需的最小输出电容。列出的电容代表直流偏置电压和温度下陶瓷电容降额的有效值。此外，当输出电容接近最小建议值时，应将前馈电容 C_{FF} 与 R_{FBT} 并联，以增加相位裕度。

表 8-1. 标准 R_{FBT} 值、建议的 F_{SW} 范围和最小 C_{OUT}

V_{OUT} (V)	R_{FBT} (k Ω) ⁽¹⁾	建议的 F_{SW} 范 围 (kHz)	$C_{OUT(min)}$ (μ F) (有效)	BOM ⁽²⁾	C_{FF} (pF)	V_{OUT} (V)	R_{FBT} (k Ω) ⁽¹⁾	建议的 F_{SW} 范 围 (MHz)	$C_{OUT(min)}$ (μ F) (有效)	BOM ⁽²⁾	C_{FF} (pF)
1	开路	200 至 750	400	4 × 100 μ F (6.3V)	—	9	12.5	0.75 至 1.5	66	4 × 47 μ F (16V)	—
1.8	125	300 至 900	350	4 × 100 μ F (6.3V)	100	12	9.09	1 至 1.7	30	3 × 22 μ F (25V)	—
3.3	43.4	400 至 1100	100	4 × 47 μ F (10V)	47	15	7.14	1 至 1.9	20	3 × 22 μ F (25V)	—
5	25	500 至 1400	75	3 × 47 μ F (10V)	22	20	5.26	1.2 至 2.2	15	3 × 22 μ F (25V)	—

(1) $R_{FBT} = 100k\Omega$ 。

(2) 有关输出电容器列表, 请参阅表 8-3。

请注意, 反馈电阻越高, 消耗的直流电流越小。但是, 如果上 R_{FBT} 电阻值大于 $1M\Omega$, 则反馈路径更容易受到噪声的影响。反馈电阻越大, 通常需要更仔细地考虑反馈路径布局。确保将反馈电阻器放置在靠近 FB 和 AGND 引脚的位置, 使反馈走线尽可能短 (并远离 PCB 的噪声区域)。有关更多详细信息, 请参阅 [布局示例](#) 指南。

8.3.3 输入电容器

需要输入电容器来限制该模块中因开关频率交流电流而导致的输入纹波电压。TI 推荐使用陶瓷电容器来在宽温度范围内提供低阻抗和高 RMS 电流等级。方程式 2 给出了输入电容器 RMS 电流。最大输入电容器 RMS 电流会出现在 $D = 0.5$ 时, 这时电容器的 RMS 电流等级必须大于输出电流的一半。

$$I_{CIN,rms} = \sqrt{D \times \left(I_{OUT}^2 \times (1 - D) + \frac{\Delta i_L^2}{12} \right)} \quad (2)$$

其中

- $D = V_{OUT}/V_{IN}$ 是模块占空比。

理想情况下, 降压级输入电流的直流和交流分量分别由输入电压源和输入电容器提供。在忽略电感器纹波电流的情况下, 输入电容器会在 D 间隔期间拉出幅值为 $(I_{OUT} - I_{IN})$ 的电流, 并在 $1 - D$ 期间灌入幅值为 I_{IN} 的电流。因此, 输入电容器会传导峰-峰值幅度等于输出电流的方波电流。因此, 交流纹波电压的相应容性分量为三角波形。通过与 ESR 相关纹波分量相结合, 方程式 3 可以给出峰峰值纹波电压幅值:

$$\Delta V_{IN} = \left(\frac{I_{OUT} \times D \times (1 - D)}{F_{SW} \times C_{IN}} + I_{OUT} \times R_{ESR} \right) \quad (3)$$

方程式 4 给出了特定负载电流所需的输入电容:

$$C_{IN} \geq \left(\frac{I_{OUT} \times D \times (1 - D)}{F_{SW} \times (\Delta V_{IN} - I_{OUT} \times R_{ESR})} \right) \quad (4)$$

其中

- ΔV_{IN} 是输入纹波电压规格。

TPSM63610E 需要至少两个 10μ F 陶瓷输入电容器, 最好使用 X7R 或 X7S 电介质并采用 1206 或 1210 尺寸。为了满足传导 EMI 规格, 例如 CISPR 11 或 CISPR 32, 应用可能需要额外的电容。

表 8-2 包含按供应商分类的偏好电容器列表。为了更大限度地减小开关环路中的寄生电感, 请将陶瓷输入电容器放置在靠近 VIN1 和 VIN2 引脚的对称布局中, 并使用模块下方的铜接地平面将电容器返回端子连接到 PGND 引脚。

表 8-2. 推荐的陶瓷输入电容器

供应商 ⁽¹⁾	电介质	器件型号	外壳尺寸	电容 (μF) ⁽²⁾	额定电压 (V)
TDK	X7R	C3216X7R1H106K160AC	1206	10	50
Murata	X7S	GCM32EC71H106KA03K	1210	10	50
AVX	X7R	12105C106MAT2A	1210	10	50
Murata	X7R	GRM32ER71H106KA12L	1210	10	50

- (1) 有关供应情况、材料成分、RoHS 和无铅状态以及本表中所列电容器的制造工艺要求，请咨询电容器供应商。请参阅 [第三方产品免责声明](#)。
- (2) 铭牌电容值（根据施加的直流电压和温度，有效值较小）。

如 [电源建议](#) 中所述，大容量电解电容（68μF 至 100μF）提供低频滤波和并联阻尼，以减轻与低 ESR、高 Q 陶瓷输入电容器共振的输入寄生电感影响。

8.3.4 输出电容器

表 8-1 列出了 TPSM63610E 所需的最小输出电容值。使用陶瓷电容时，必须考虑直流偏置和温度变化的影响。特别是对于陶瓷电容器，封装尺寸、额定电压和电介质材料会导致标准额定值与电容的实际有效值之间存在差异。

当包含高于 $C_{OUT(min)}$ 的附加电容时，电容可以是陶瓷型、低 ESR 聚合物型或两者的组合。有关按供应商分类的优选输出电容器列表，请参阅 [表 8-3](#)。

表 8-3. 推荐的陶瓷输出电容器

供应商 ⁽¹⁾	电介质	器件型号	外壳尺寸	电容 (μF) ⁽²⁾	电压 (V)
Murata	X7R	GRM31CZ71C226ME15L	1206	22	16
TDK	X7R	C3225X7R1C226M250AC	1210	22	16
Murata	X7R	GRM32ER71C226KEA8K	1210	22	16
TDK	X6S	C3216X6S1E226M160AC	1206	22	25
AVX	X7R	12103C226KAT4A	1210	22	25
Murata	X7R	GRM32ER71E226ME15L	1210	22	25
AVX	X7R	1210ZC476MAT2A	1210	47	10
Murata	X7R	GRM32ER71A476ME15L	1210	47	10
Murata	X6S	GRM32EC81C476ME15L	1210	47	16
TDK	X6S	C3216X6S0G107M160AC	1206	100	4
Murata	X6T	GRM31CD80J107MEA8L	1206	100	6.3
Murata	X7S	GRM32EC70J107ME15L	1210	100	6.3

- (1) 有关表中所列任何电容器的供应情况、材料成分、RoHS 和无铅状态以及制造工艺要求，请咨询电容器供应商。请参阅 [第三方产品免责声明](#)。
- (2) 铭牌电容值（根据施加的直流电压和温度，有效值较小）。

8.3.5 开关频率 (RT)

在 RT 和 AGND 之间连接一个指定为 R_{RT} 的电阻器（如 [图 8-1](#) 所示），以在 200kHz 至 2.2MHz 之间设置开关频率。请参阅 [方程式 5](#) 来计算所需频率对应的 R_{RT} 。

$$R_{RT}(k\Omega) = \frac{16.4}{F_{SW} [MHz]} - 0.633 \quad (5)$$

请参阅 [表 8-1](#) 或使用 [方程式 5](#) 中的简化表达式，以查找在标称输入电压下将电感器纹波电流设置为 8A 模块电流额定值的 25% 至 40% 的开关频率：如果需要时钟同步，请参阅 [频率同步 \(SYNC/MODE\)](#)。

8.3.6 精密使能和输入电压 UVLO (EN)

EN 引脚为 TPSM63610E 提供精密开关控制功能。EN 引脚电压超过上升阈值，并且 V_{IN} 高于其最小导通阈值后，器件开始运行。使能 TPSM63610E 的最简单方式是将 EN 引脚直接连接至 V_{IN} 。此操作允许 TPSM63610E 在 V_{IN} 处于其有效工作范围内时启动。但是，许多应用都受益于 [图 8-1](#) 中所示的使能分压器网络，该网络可建立

精密输入欠压锁定 (UVLO)。这可用于时序控制，防止与长输入电缆配合使用时重新触发器件，或减少电池电源深度放电的发生。也可以使用外部逻辑信号来驱动使能输入，从而开启和关闭输出，以及实现系统时序控制或保护。

可以使用 [方程式 6](#) 来计算 R_{ENB} ：

$$R_{ENB}[\text{k}\Omega] = R_{ENT}[\text{k}\Omega] \times \left(\frac{V_{EN_RISE}[\text{V}]}{V_{IN(\text{on})}[\text{V}] - V_{EN_RISE}[\text{V}]} \right) \quad (6)$$

其中

- R_{ENT} 的典型值为 $100\text{k}\Omega$ 。
- V_{EN_RISE} 是使能上升阈值电压，为 1.263V (典型值)。
- $V_{IN(\text{on})}$ 是所需的启动输入电压。

8.3.7 频率同步 (SYNC/MODE)

通过将正向时钟沿调至 SYNC/MODE 来同步 TPSM63610E 的内部振荡器，如 [图 8-1](#) 所示。同步频率范围为 200kHz 至 2.2MHz 。

TI 建议在 SYNC/MODE 与 VCC 或接地之间连接一个电阻器，以便在启动时同步信号丢失或关闭时保持引脚悬空。 $100\text{k}\Omega$ 范围内的值。在应用有效同步信号 2048 个周期后，时钟频率会变为所应用信号的频率。

参考 [图 8-2](#)，SYNC/MODE 引脚上的电压边沿必须超过 1.8V 的 SYNC 振幅阈值 V_{SYNCDH} ，才能触发内部同步脉冲检测器。此外，SYNC/MODE 上升脉冲和下降脉冲的最小持续时间必须长于 SYNC 信号保持时间 $t_{\text{SYNC_EDGE}}$ ，即 100ns 。

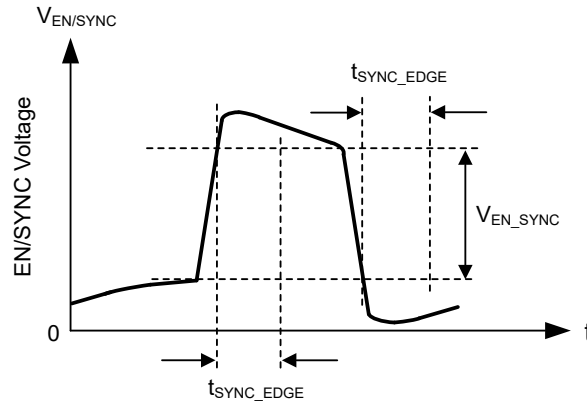


图 8-2. 典型 SYNC 波形

8.3.8 展频

可使用 SPSP 引脚配置展频。展频旨在通过在比具有固定频率运行的器件更宽的频率范围内分散特定频率下的峰值发射来消除这些峰值发射。TPSM63610E 实现了一种调制模式，旨在减少开关频率前几个谐波的低频传导发射。这种模式还有助于减少更难滤除且可能落在 FM 频带中的更高谐波。这些谐波通常通过开关节点和电感器周围的电场耦合到环境中。TPSM63610E 使用 $\pm 4\%$ (典型值) 的频率展频，该展频在 FM 和 TV 频带中平滑传播能量。该器件实现了双随机展频 (DRSS)。DRSS 是三角展频模式与假随机跳频的组合。这种组合可使展频非常有效地在以下位置传播能量：

- 具有慢三角模式的基波开关谐波
- 在开关频率下具有额外伪随机跳变的高频谐波

DRSS 的优势在于其在高频下的等效谐波衰减具有较小的基频偏差。这一优势可减少在调制频率下引入的输入电流和输出电压纹波量。此外，TPSM63610E 还允许进一步降低由展频调制模式引起的输出电压纹波。SPSP 引脚接地时，禁用展频。SPSP 引脚连接到 VCC 时，开启展频。通过一个电阻器将 SPSP 引脚接地时，开启展频。此

外，对开关应用调制频率校正，以降低由频率调制引起的输出电压纹波。电阻器通常为 20kΩ 左右，可以使用方程式 7 更精确地计算。其中，对于 TPSM63610E， $I_{RATED} = 8A$ ， $L = 2.2\mu H$ 。

$$R_{SPSP}[k\Omega] = \frac{14.17 \times \frac{V_{IN}}{V_{OUT}}}{\frac{V_{IN} - V_{OUT}}{I_{RATED} \times L \times F_{SW}} + 1.22} \quad (7)$$

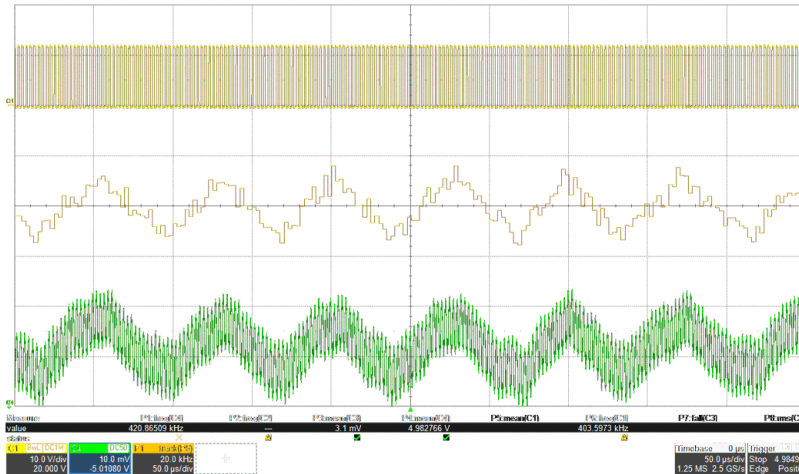


图 8-3. 没有纹波消除功能的输出纹波显示 V_{sw} (顶部)、 F_{sw} (中间)、 V_{out} (底部)

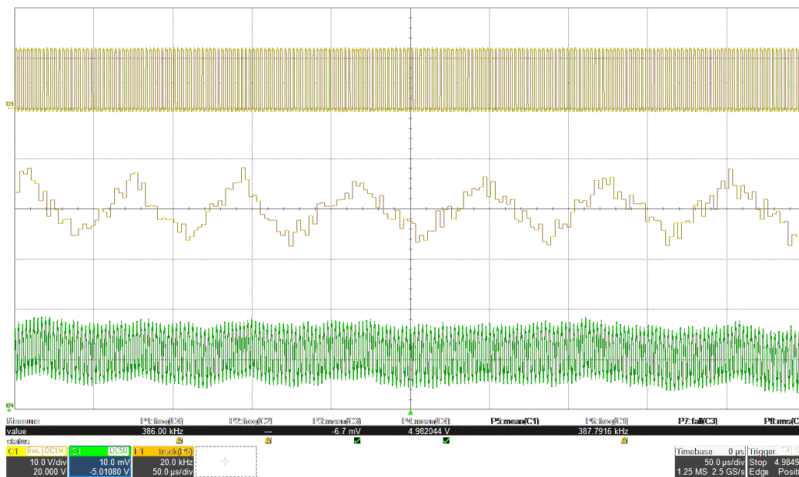


图 8-4. 具有纹波消除功能的输出纹波显示 V_{sw} (顶部)、 F_{sw} (中间)、 V_{out} (底部)

展频仅在 TPSM63610E 时钟以其固有频率自由运行时才可用。以下任一条件都会覆盖展频，从而将其关闭：

- 由于输入电压较低，时钟速度变慢。这是压降运行。
- 在自动模式下，时钟在轻负载时变慢。对于 ，负载通常不超过 750mA。请注意，如果器件在 FPWM 模式下运行，即使没有负载，展频也可以激活。
- 由于输入与输出电压比很高，时钟速度变慢。如果导通时间达到最短导通时间，则应该会出现这种运行模式。

8.3.9 电源正常监视器 (PG)

TPSM63610E 提供电源正常状态信号，以指示输出电压何时处于 94% 至 112% 的调节窗口内。当反馈 (FB) 电压超出指定的 PGOOD 阈值时，PG 电压变为低电平 (请参阅图 7-7)。此操作可能发生在电流限制和热关断期间，以及处于禁用状态和正常启动期间。

PG 是一个开漏输出，需要一个外部上拉电阻器连接到直流电源，如 VCC 或 V_{OUT}。为限制 VCC 提供的电流，上拉电阻的推荐范围为 20kΩ 至 100kΩ。26μs 抗尖峰脉冲滤波器可防止在输出电压的短时偏移（例如在线路和负载瞬态期间）时出现错误标志。当 EN 被拉低时，PG 被强制为低电平，并且只要输入电压高于 1V（典型值），PG 就保持有效。使用 PG 信号对下游稳压器进行启动时序控制（如图 8-5 所示）或进行故障保护和输出监控。

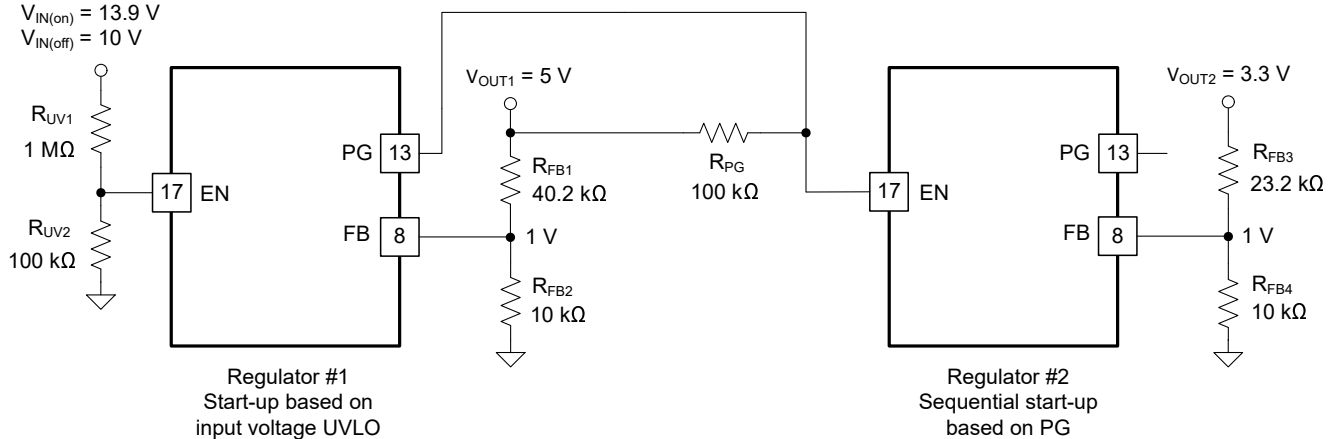


图 8-5. 使用 PG 和 EN 的 TPSM63610E 时序控制实现

8.3.10 可调开关节点电压摆率 (RBOOT、CBOOT)

调节 TPSM63610E 的开关节点电压摆率，用于缩短开关节点电压上升时间并改善高频下的 EMI 性能。但是，延长上升时间会降低效率。必须注意在改善 EMI 性能与降低效率之间取得平衡。

在 RBOOT 和 CBOOT 之间放置一个电阻器，以便调节内部电阻，从而平衡 EMI 和效率性能。如果不需要改善 EMI，则将 RBOOT 连接到 CBOOT，以短接内部电阻器，从而实现最高效率。如果需要较低的 EMI，请连接一个 100Ω 至 500Ω 的电阻器。将 R_{BOOT} 引脚悬空会导致 20ns 的上升时间，由于较高的负载电流会增加功率损耗，因此不推荐这样做。

8.3.11 辅助电源稳压器 (VCC、VLDOIN)

VCC 是内部 LDO 子稳压器的输出，用于为 TPSM63610E 的控制电路供电。标称 VCC 电压为 3.3V。VLDOIN 引脚是内部 LDO 的输入端。该输入端可连接到 V_{OUT} 以提供尽可能低的输入电源电流。如果 VLDOIN 电压低于 3.1V，则 VIN1 和 VIN2 直接为内部 LDO 供电。

为了防止不安全运行，VCC 具有 UVLO 保护，可在内部电压过低时防止进行开关操作。请参阅 [电气特性](#) 中的 V_{CC_UVLO} 和 V_{CC_UVLO_HYS}。

VCC 不得用于为外部电路供电。请勿加载 VCC 或将其短接至地。VLDOIN 是内部 LDO 的可选输入。将一个可选的优质 0.1μF 至 1μF 电容器从 VLDOIN 连接到 AGND，以提高抗噪性。

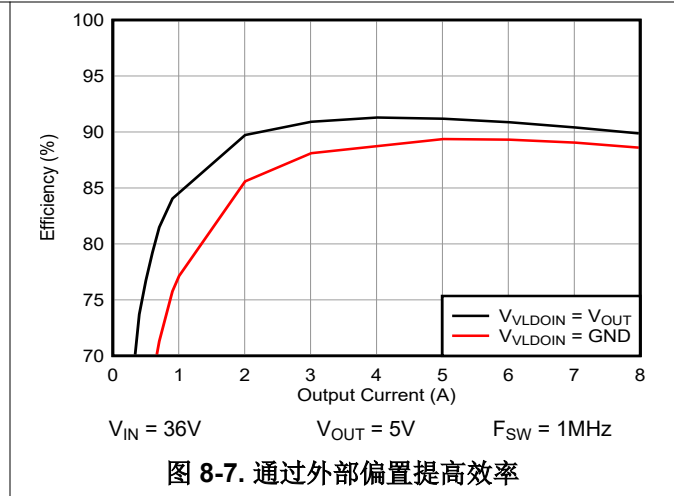
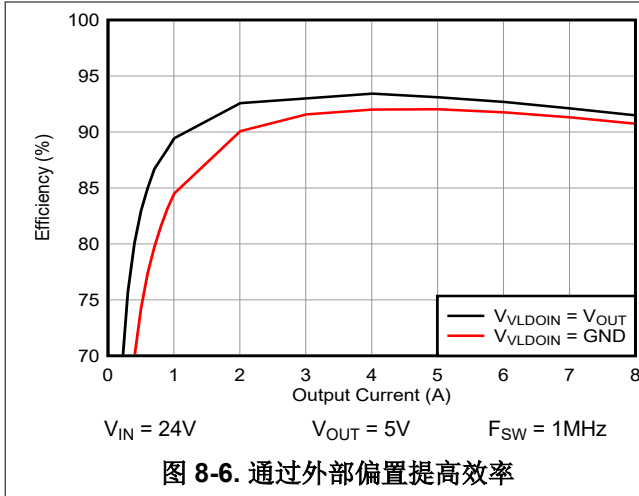
LDO 通过以下两个输入之一提供 VCC 电压：V_{IN} 或 VLDOIN。当 VLDOIN 接地或低于 3.1V 时，LDO 从 V_{IN} 获取电源。当 VLDOIN 连接到高于 3.1V 的电压时，LDO 输入变为 VLDOIN。VLDOIN 电压不得超过 V_{IN} 和 12V。

方程式 8 将 LDO 降低的功率损耗指定为：

$$P_{\text{LDO-LOSS}} = I_{\text{LDO}} \times (V_{\text{IN-LDO}} - V_{\text{VCC}}) \quad (8)$$

VLDOIN 输入提供了一个选项，可为 LDO 提供低于 V_{IN} 的电压，从而更大程度地降低 LDO 输入电压（相对于 VCC）并降低功率损耗。例如，如果 LDO 电流在 1MHz、V_{IN} = 24V 且 V_{OUT} = 5V 时为 10mA，则 VLDOIN 接地时的 LDO 功率损耗为 10mA × (24V - 3.3V) = 207mW，而当 VLDOIN 连接至 V_{OUT} 时，功率损耗等于 10mA × (5V - 3.3V) = 17mW，减少了 190mW。

图 8-6 和图 8-7 展示了 VLDOIN 连接到 V_{OUT} 时和未连接 V_{OUT} 时的典型效率图。



8.3.12 过流保护 (OCP)

TPSM63610E 使用峰值电感电流的逐周期电流限制保护来防止出现过流情况。每个开关周期都会将电流与电流限制阈值进行比较。在过流情况下，输出电压会降低。

TPSM63610E 会在发生极端过载时采用断续过流保护。在断续模式下，TPSM63610E 模块会关断并保持关断 40ms (典型值)，然后会尝试重新启动。如果过流或短路故障情况仍然存在，则断续模式会重复，直到故障情况消失。断续模式会降低严重过流条件下的功耗，从而防止器件过热和受到潜在的损害。故障排除后，该模块会自动恢复正常运行。

8.3.13 热关断

热关断是一种集成式自保护功能，用于限制结温并防止因过热而造成损坏。当结温超过 168°C (典型值) 时，热关断功能会关断器件，以防止进一步的功率耗散和温升。关断后，结温会降低，当结温降至 159°C (典型值) 时，TPSM63610E 会尝试重新启动。

8.4 器件功能模式

8.4.1 关断模式

EN 引脚为 TPSM63610E 提供开关控制功能。当 V_{EN} 低于约 0.4V 时，该器件处于关断模式。内部 LDO 和开关稳压器均关闭。关断模式下的静态电流降至 0.6 μA (典型值)。TPSM63610E 还采用内部欠压保护。如果输入电压低于其 UV 阈值，则稳压器将保持关闭状态。

8.4.2 待机模式

VCC 辅助电源的内部 LDO 具有比稳压器本身更低的使能阈值。当 V_{EN} 高于 1.1V (最大值) 并且低于 1.263V (典型值) 的精密使能阈值时，内部 LDO 将导通并进行调节。内部 VCC 高于其 UVLO 阈值后，精密使能电路会导通。在 V_{EN} 升至精密使能阈值以上之前，不会启用开关操作和电压调节。

8.4.3 运行模式

当 V_{VCC} 和 V_{EN} 高于相关阈值且不存在故障条件时，TPSM63610E 处于运行模式。使之运行的最简单方法是将 EN 连接到 V_{IN} ，这样可以在施加的输入电压超过最小启动电压时实现自启动。

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

TPSM63610E 同步降压模块只需几个外部元件，即可在高达 8A 的输出电流下将宽范围电源电压转换为输出电压。为了加快并简化基于 TPSM63610E 的稳压器的设计过程，TI 提供了一个全面的 TPSM63610E 快速入门计算器工具，下载后可协助系统设计人员为给定应用选择元件。

9.2 典型应用

有关 TPSM63610E 相关实现的电路原理图、物料清单、PCB 布局文件和测试结果，请参阅 TPSM63610EVM。

9.2.1 设计 1 - 用于工业应用的高效 8A (峰值 10A) 同步降压稳压器

下图显示了开关频率为 1MHz 的 5V、8A 降压稳压器的原理图。在本例中，根据 9V 至 36V 范围内的 24V 标称输入电压，半负载和满负载时的目标效率分别为 93.4% 和 91.5%。15.8kΩ 的电阻器 R_{RT} 将自由运行开关频率设定为 1MHz。一个可选的 SYNC 输入信号支持针对这个特定应用在 500kHz 至 1.4MHz 范围内调整开关频率。

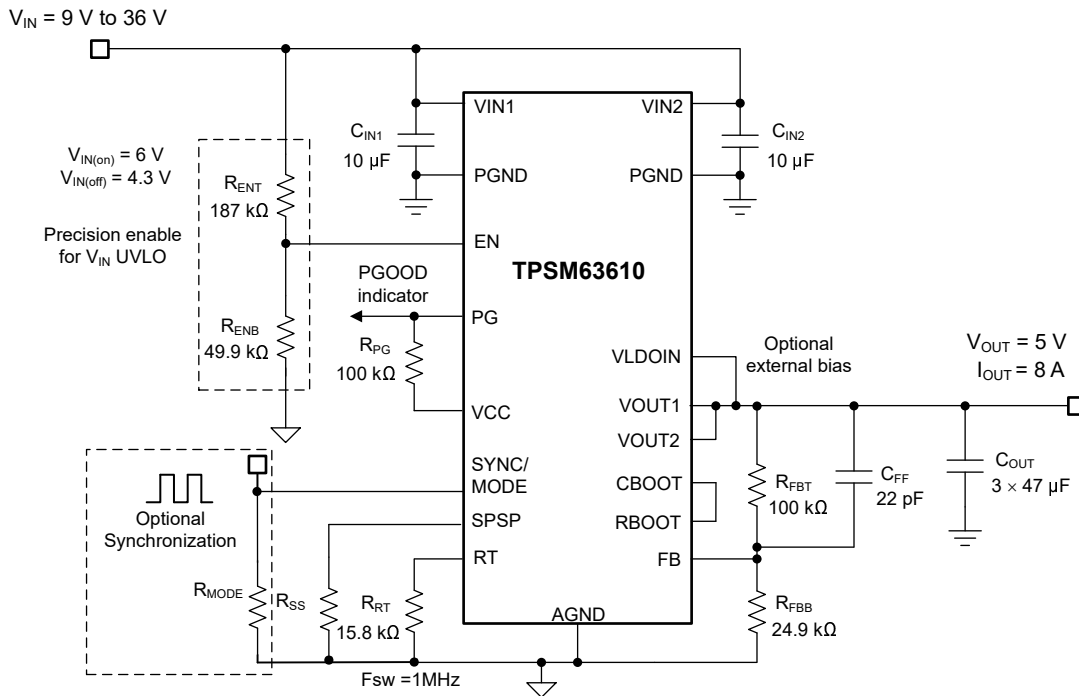


图 9-1. 电路原理图

9.2.1.1 设计要求

表 9-1 展示了此应用示例的预期输入、输出和性能参数。请注意，如果输入电压降至低于大约 6V，则稳压器会在压降下运行且输出电压低于其 5V 设定点。

表 9-1. 设计参数

设计参数	值
输入电压范围	9V 至 36V
输入电压 UVLO 导通/关断	6V/4.3V

表 9-1. 设计参数 (续)

设计参数	值
输出电压	5V
最大输出电流	8A
开关频率	1MHz
输出电压调节	±1%
模块关断电流	< 1μA

表 9-2 提供了所选降压模块功率级元件以及多个供应商的提供情况。此设计使用全陶瓷输出电容器实现。

表 9-2. 应用电路 1 的物料清单

参考标识符	数量	规格	制造商 ⁽¹⁾	器件型号
C _{IN1} 、C _{IN2}	2	10μF, 50V, X7R, 1210, 陶瓷	Taiyo Yuden	UMJ325KB7106KMHT
			TDK	CNA6P1X7R1H106K
		10μF, 50V, X7S, 1210, 陶瓷	Murata	GCM32EC71H106KA03
			TDK	CGA6P3X7S1H106M
C _{OUT1} 、 C _{OUT2} 、C _{OUT3}	3	47μF, 6.3V, X7R, 1210, 陶瓷	Murata	GRM32ER70J476ME20K
			AVX	12106C476MAT2A
		47μF, 10 V, X7R, 1210, 陶瓷	Murata	GRM32ER71A476ME15L
			AVX	1210ZC476MAT2A
100μF, 6.3V, X7R, 1210, 陶瓷	Murata	GRM32EC70J107ME15L		
U ₁	1	TPSM63610E 36V、8A 同步降压模块	德州仪器 (TI)	TPSM63610ERDLR

(1) 请参阅 [第三方产品免责声明](#)。

更笼统地说，TPSM63610E 模块旨在于各种外部元件和系统参数下正常运行。但是，集成环路补偿针对一定范围的输出电容进行了优化。

9.2.1.2 详细设计过程

9.2.1.2.1 使用 WEBENCH® 工具创建定制设计方案

[点击此处](#)来通过 WEBENCH® Power Designer 使用 TPSM63610E 器件创建定制设计。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能。
- 运行热性能仿真，了解电路板热性能。
- 将定制原理图和布局方案以常用 CAD 格式导出。
- 打印设计方案的 PDF 报告并与同事共享。

有关 WEBENCH 工具的详细信息，请访问 www.ti.com/WEBENCH。

9.2.1.2.2 输出电压设定

TPSM63610E 模块的输出电压可以通过一个电阻分压器从外部调节。R_{FBT} 的建议值为 100kΩ，与 1MΩ 相比可提高抗噪性能，与较低电阻值相比可降低电流消耗。使用以下公式计算 R_{FBB}：

$$R_{FBB} = \frac{R_{FBT} \times V_{REF}}{V_{OUT} - V_{REF}} \quad (9)$$

为 R_{FBB} 选择最接近的标准值 $24.9k\ \Omega$ 。

9.2.1.2.3 开关频率选择

将一个 $15.8k\ \Omega$ 电阻器从 RT 连接到 AGND，以设置 1MHz 的开关频率，该开关频率专为 5V 输出而设计，因为它可以在 24V 的标称输入电压下将电感器峰峰值纹波电流建立到 8A 额定输出电流的 20% 至 40% 范围内。

9.2.1.2.4 输入电容器选择

TPSM63610E 需要至少 2 个 $10\mu\text{F}$ 陶瓷输入电容，最好使用 X7R 电介质。输入电容器的电压等级必须大于最大输入电压。对于此设计，请选择两个 $10\mu\text{F}$ 、X7R、50V、1210 外壳尺寸陶瓷电容器，从 VIN1 和 VIN2 连接到 PGND 并尽可能靠近模块。有关推荐的布局放置，请参阅图 9-18。

9.2.1.2.5 输出电容器选型

从表 8-1 可以看到，TPSM63610E 需要低至 $33\mu\text{F}$ 的有效输出电容，才能在 2.2MHz、5V 输出电压条件下正常运行。使用具有足够额定电压和温度的高品质陶瓷型电容器。如果需要，连接额外的输出电容以降低纹波电压或用于具有特定负载瞬态要求的应用。

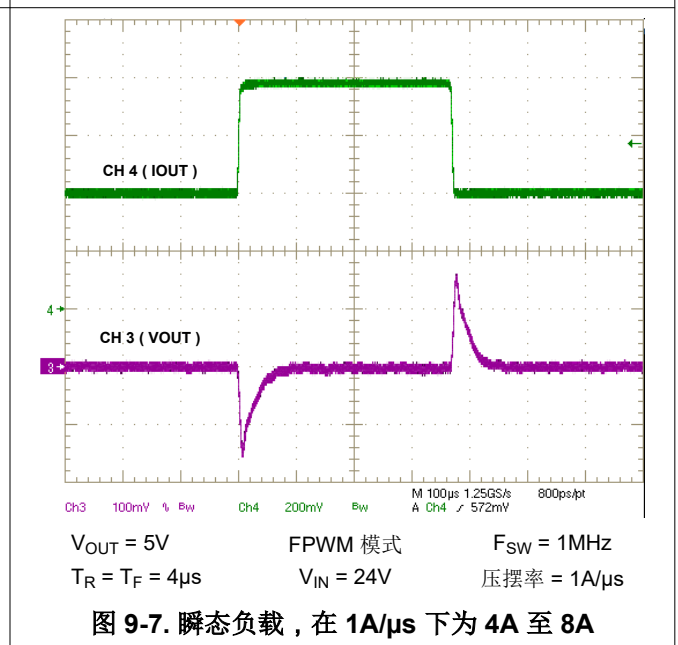
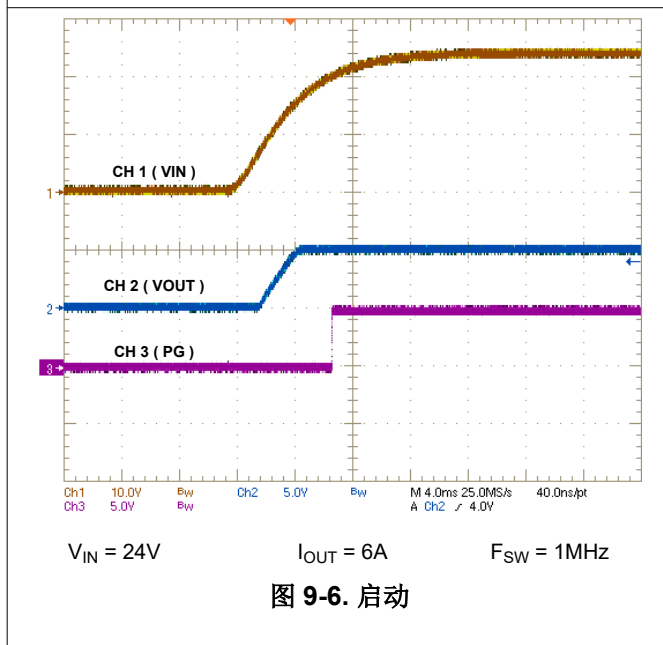
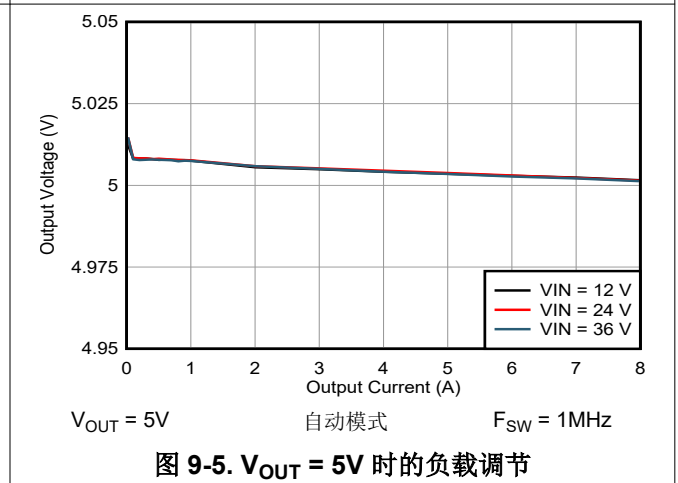
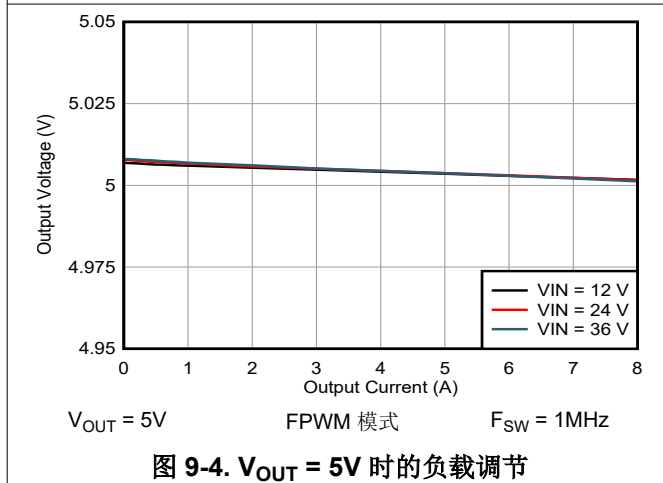
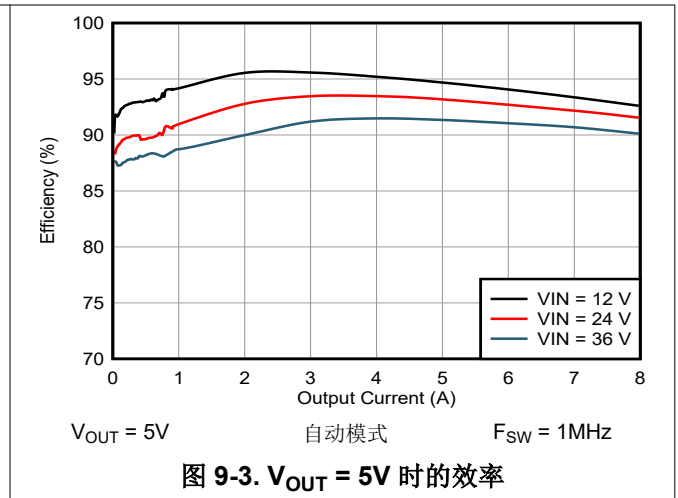
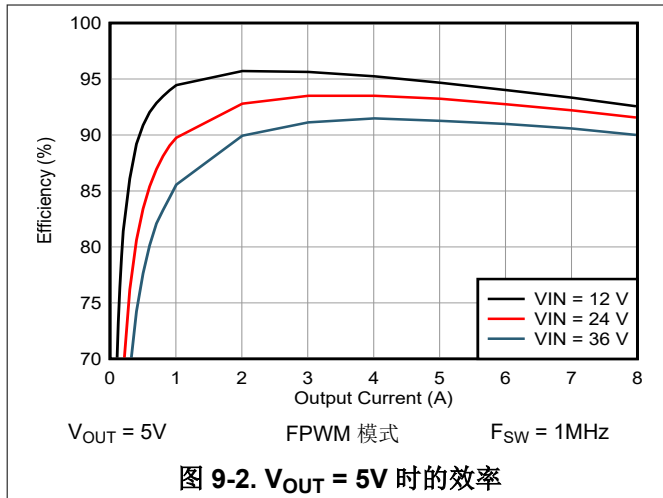
对于此设计示例，请在靠近模块位置使用三个 $47\mu\text{F}$ 、6.3V 或 10V、X7R、1210 陶瓷电容器从 VOUT1 和 VOUT2 引脚连接到 PGND。在 25°C 和 -40°C 时，5V 时的总有效电容分别约为 $78\mu\text{F}$ 和 $57\mu\text{F}$ 。

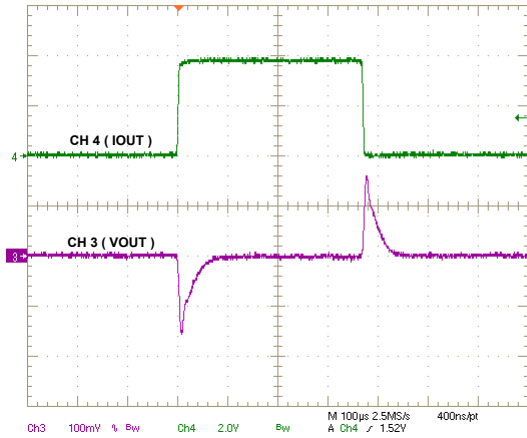
9.2.1.2.6 其他连接

将 RBOOT 短接至 CBOOT 并将 VLDOIN 连接至 5V 输出，以实现最佳效率。当使用的输出电容接近表 8-1 中建议的最小值时，要增加相位裕度，可以在上部反馈电阻器上放置一个指定为 C_{FF} 的前馈电容器。将 C_{FF} 和 R_{FBT} 创建的零点置于开关值的五分之一以上，以便它可以提升相位，但不会显著增加交叉频率。由于此 C_{FF} 电容器可以将电路输出端的噪声直接传导至 IC 的 FB 节点，因此必须将一个 $4.99k\ \Omega$ 电阻器 R_{FF} 与 C_{FF} 串联。如果输出电容器的 ESR 零值低于 200kHz，则不要使用 C_{FF} 。

9.2.1.3 应用曲线

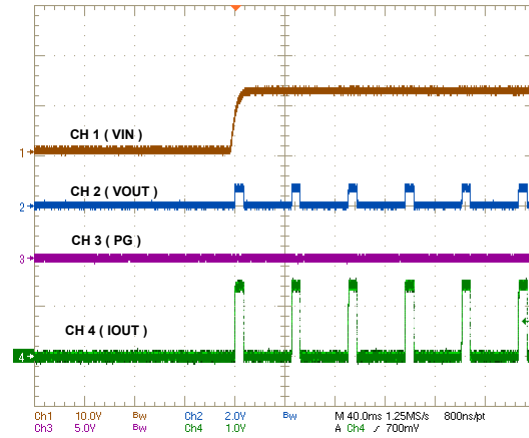
除非另有指明，否则 $V_{IN} = 24V$ 、 $V_{OUT} = 5V$ 、 $I_{OUT} = 8A$ 且 $F_{SW} = 1MHz$





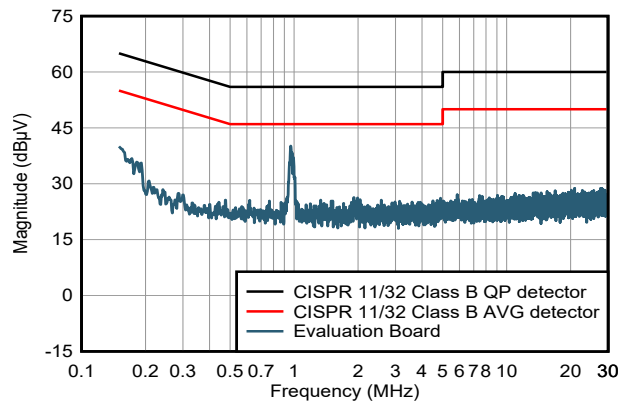
$V_{OUT} = 5V$ FPWM 模式 $F_{SW} = 1MHz$
 $T_R = T_F = 4\mu s$ $V_{IN} = 24V$ 压摆率 = $1A/\mu s$

图 9-8. 瞬态负载，在 $1A/\mu s$ 下为 0A 至 4A



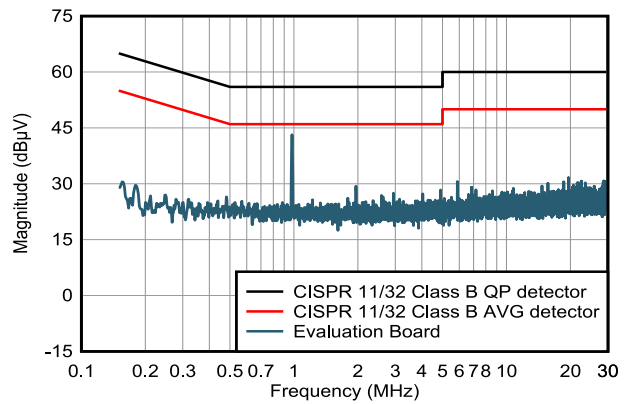
$V_{OUT} = 5V$ $F_{SW} = 1MHz$

图 9-9. 启动至短路



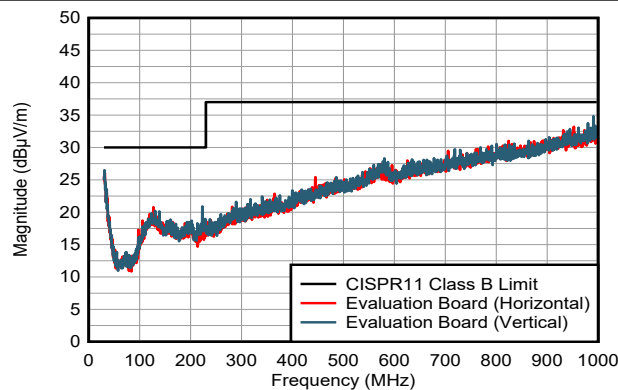
默认 EVM $V_{OUT} = 5V$ $F_{SW} = 1MHz$

图 9-10. CISPR 11/32 B 类传导发射： $V_{IN} = 24V$ ，SPSP 开启



默认 EVM $V_{OUT} = 5V$ $F_{SW} = 1MHz$

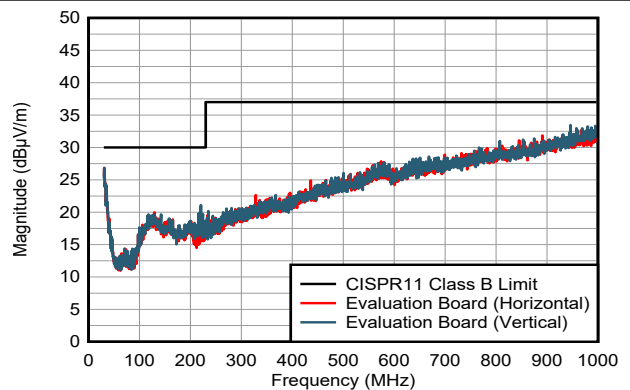
图 9-11. CISPR 11/32 B 类传导发射： $V_{IN} = 24V$ ，SPSP 关闭



在移除 EMI 滤波器
的情况下增加了
2 个 $10pF C_{IN}$

$V_{OUT} = 5V$ $F_{SW} = 1MHz$

图 9-12. 符合 CISPR 11 B 类辐射发射限制： $V_{IN} = 24V$ ，SPSP 开启



在移除 EMI 滤波器
的情况下增加了
2 个 $10pF C_{IN}$

$V_{OUT} = 5V$ $F_{SW} = 1MHz$

图 9-13. 符合 CISPR 11 B 类辐射发射限制： $V_{IN} = 24V$ ，SPSP 关闭

9.2.2 设计 2 - 具有负输出电压的反相降压/升压稳压器

图 9-14 显示了反相降压/升压 (IBB) 稳压器的原理图，输出为 -12V ，开关频率为 1MHz ，标称输入电压为 12V ，范围为 9V 至 24V 。

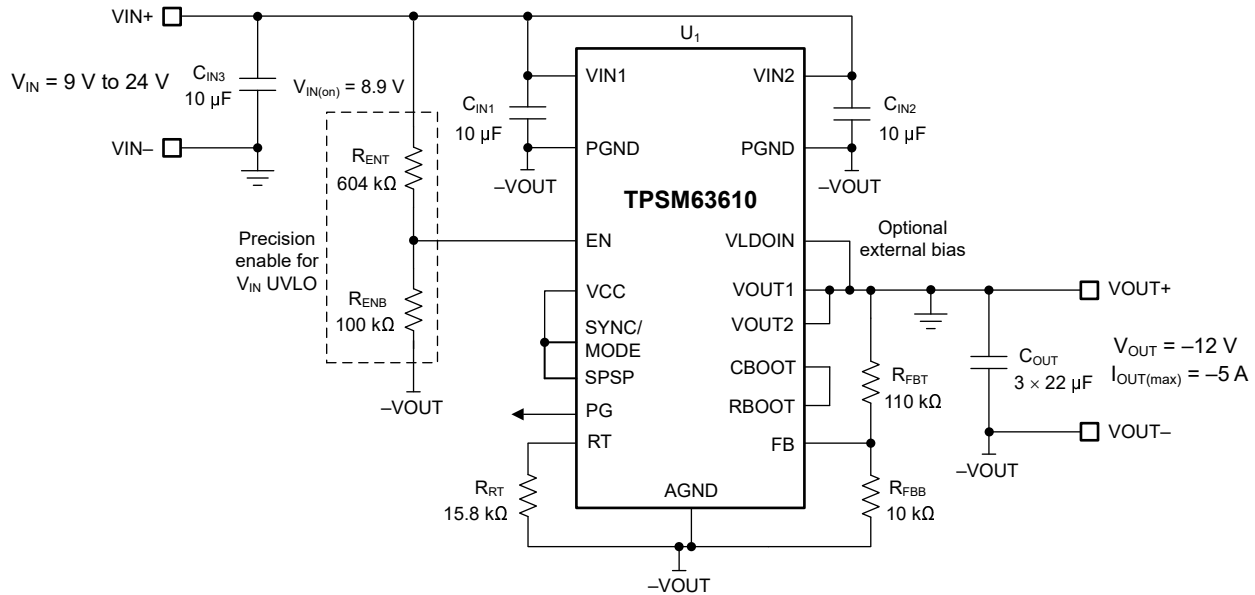


图 9-14. 电路原理图

9.2.2.1 设计要求

表 9-3 展示了此应用示例的预期输入、输出和性能参数。采用 IBB 拓扑时，模块的总电流为 $I_{IN} + |-I_{OUT}|$ ，并在最小输入电压时最高。

表 9-3. 设计参数

设计参数	值
输入电压范围	9V 至 24V
输入电压 UVLO 导通	8.9V
输出电压	-12V
满负载电流	-5A
开关频率	1MHz
输出电压调节	±1%

表 9-4 提供了所选降压模块功率级元件以及多个供应商的提供情况。此设计使用全陶瓷输出电容器实现。

表 9-4. 应用电路 2 的物料清单

参考设计	数量	规格	制造商 ⁽¹⁾	器件型号
C_{IN1} 、 C_{IN2} 、 C_{IN3}	3	10µF, 50V, X7R, 1210, 陶瓷	Kemet	C1210C106K5RACTU
			TDK	CNA6P1X7R1H106K
C_{OUT1} 、 C_{OUT2} 、 C_{OUT3}	3	22µF, 16V, X7R, 1206, 陶瓷	Murata	GRM31CZ71C226ME15L
		22µF, 25V, X7R, 1210, 陶瓷	Murata	GRM32ER71E226ME15L
		47µF, 16V, X6S, 1210, 陶瓷	AVX	12103C226KAT4A
U_1	1	TPSM63610E 36V、8A 同步降压模块	德州仪器 (TI)	TPSM63610ERDLR

(1) 请参阅 [第三方产品免责声明](#)。

9.2.2.2 详细设计过程

9.2.2.2.1 输出电压设定点

对于 -12V 的输出电压，根据 [可调节输出电压公式](#)，应选择的上部反馈电阻和下部反馈电阻分别为 110k Ω 和 10k Ω 。

9.2.2.2.2 IBB 最大输出电流

使用 TPSM63610E 并采用 [IBB 拓扑](#) 时，可实现的输出电流为 $I_{OUT(max)} = I_{LDC(max)} \times (1 - D)$ ，其中 $I_{LDC(max)} = 8A$ 是该模块的额定电流，而 $D = |V_{OUT}| / (V_{IN} + |V_{OUT}|)$ 是 IBB 占空比。[图 9-15](#) 提供了在 -3.3V、-5V 和 -12V 的输出电压设定点条件下，最大输出电流能力与输入电压之间的函数关系。

9.2.2.2.3 开关频率选择

在 RT 与 AGND 之间连接一个 15.8k Ω 电阻，以设置 1MHz 的开关频率，该开关频率设计用于 -12V 的输出。

9.2.2.2.4 输入电容器选择

使用两个外壳尺寸为 1210 的 10 μ F、50V、X7R 电介质陶瓷电容器，从 VIN1 和 VIN2 引脚对称连接到 PGND 并尽可能靠近模块。更具体地说，这些电容器从内部高侧 MOSFET 的漏极连接到低侧 MOSFET 的源极，从而有效地从正输入电压端子连接到负输出电压端子。

输入电压和输出电压之和 ($V_{IN} + |-V_{OUT}|$) 是在电容器上施加的有效电压。在 25 $^{\circ}$ C 且输入电压为 12V 和 24V (对应的施加电压为 24V 和 36V) 时，总有效电容分别约为 12 μ F 和 8 μ F。查看电容器数据表中的电容与电压降额关系曲线。

在输入端上直接连接一个额外的 10 μ F、50V 电容器。此电容器被指定为 C_{IN3}，并连接在 VIN+ 和 VIN-端子上，如[图 9-14](#) 所示。

9.2.2.2.5 输出电容器选型

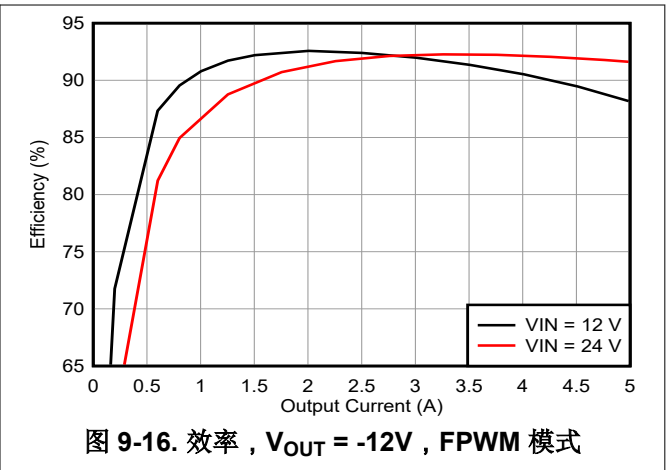
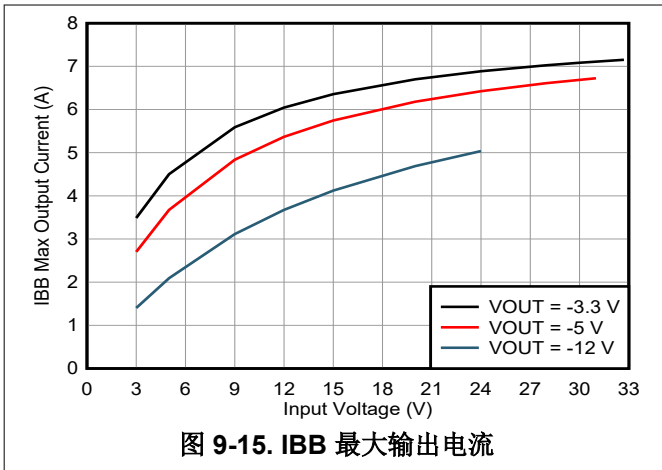
此 IBB 设计示例使用三个外壳尺寸为 1210 的 22 μ F、25V、X7R 电介质陶瓷电容器，从 VOUT 引脚 (引脚 9 和引脚 10) 对称连接到 PGND 并尽可能靠近模块。总有效电容约为 25 μ F，直流偏置为 12V。

9.2.2.2.6 其他注意事项

将 RBOOT 短接至 CBOOT 并将 VLDOIN 连接到功率级 GND 端子 (对应于模块的 VOUT 引脚 (引脚 9 和引脚 10))，以实现出色效率。

9.2.2.3 应用曲线

除非另有说明，否则 $V_{IN} = 12V$ 、 $V_{OUT} = -12V$ 且 $F_{SW} = 1MHz$ 。



9.3 电源相关建议

TPSM63610E 降压模块设计为可在 3V 至 36V 的宽输入电压范围内工作。输入电源的特性必须符合本数据表中的 [绝对最大额定值](#) 和 [建议运行条件](#)。此外，输入电源必须能够向负载稳压器电路提供所需的输入电流。可以使用 [方程式 10](#) 来估算平均输入电流。

$$I_{IN} = \left(\frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \right) \quad (10)$$

其中

- η 是效率。

如果该模块通过长导线或具有大阻抗的 PCB 布线连接到输入电源，则需要特别谨慎才能实现稳定的性能。输入电缆的寄生电感和电阻可能会对该模块的运行造成不良影响。更具体地说，寄生电感与低 ESR 陶瓷输入电容器组合形成一个欠阻尼谐振电路，这有可能在每次输入电源打开和关闭时导致不稳定或电压瞬变。寄生电阻会在负载瞬变期间导致输入电压下降。如果该模块的工作电压接近最小输入电压，此下降可能导致错误的 UVLO 故障触发和系统复位。

若要解决此类问题，最佳做法是缩短输入电源与该模块之间的距离，并将电解输入电容器与陶瓷电容器并联使用。电解电容器的中等 ESR 有助于抑制输入谐振电路，并减少输入端的任何过冲或下冲。47 μ F 至 100 μ F 范围内的电容通常足以提供输入并联抑制，并有助于在大负载瞬变期间保持输入电压稳定。0.1 Ω 至 0.4 Ω 的典型 ESR 可为大多数输入电路配置提供足够的阻尼。

9.4 布局

在高电流、快速开关模块电路（具有高内部电压和电流压摆率）中，为了实现可靠的器件运行和设计稳健性，正确的 PCB 设计和布局非常重要。此外，模块的 EMI 性能在很大程度上取决于 PCB 布局。

9.4.1 布局指南

以下列表总结了用于优化直流/直流模块性能（包括热特性和 EMI 特性）的 PCB 布局和元件放置基本指南。[图 9-17](#) [图 9-18](#) 展示了 TPSM63610E 的推荐 PCB 布局，并优化了功率级和小信号元件的布局和布线。

- 将输入电容器尽可能靠近 VIN 引脚放置。请注意，输入电容器基于模块封装每一侧的 VIN1 和 VIN2 引脚的对称排列。高频电流分为两个部分并有效地反向流动，使相关磁场相互抵消，从而提高 EMI 性能。
 - 使用具有 X7R 或 X7S 电介质的低 ESR 1206 或 1210 陶瓷电容器。该模块集成了两个 0402 输入电容器，用于高频旁路。
 - 输入电容器的接地返回路径必须包含连接到模块下方 PGND 焊盘的局部顶层平面。
 - 即使 VIN 引脚在内部连接，也要在较低的 PCB 层上使用宽多边形平面将这些引脚连接在一起并连接到输入电源。
- 将输出电容器尽可能靠近 VOUT 引脚放置。输出电容器采用类似的双路对称布置，可消除磁场并降低 EMI。
 - 输出电容器的接地返回路径必须包含连接到模块下方 PGND 焊盘的局部顶层平面。
 - 即使 VOUT 引脚在内部连接，也要在较低的 PCB 层上使用宽多边形平面将这些引脚连接在一起并连接到负载，从而减少传导损耗和热应力。
- 通过将反馈电阻器靠近 FB 引脚放置，使 FB 走线尽可能短。通过将电阻分压器靠近 FB 引脚而不是靠近负载放置，降低输出电压反馈路径的噪声敏感度。FB 是电压环路误差放大器的输入，并代表对噪声敏感的高阻抗节点。将上部反馈电阻器布线到所需的输出电压调节点。
- 在模块顶层正下方的 PCB 层上使用实心接地层。该平面可以充当噪声屏蔽层，尽可能地减小与开关环路中的电流相关的磁场。将 AGND 引脚 6 和 11 直接连接到模块下方的 PGND 引脚 19。
- 提供足够大的 PCB 面积，以实现适当的散热。使用足够的覆铜区实现与最大负载电流和环境温度条件相称的低热阻抗。为 TPSM63610E 提供足够的散热，以将结温保持在 150°C 以下。对于满额定负载运行，顶部接地层是一个重要的散热区域。使用矩阵式散热过孔将封装的外露焊盘 (PGND) 连接到 PCB 接地层。如果 PCB 具有多个铜层，请将这些散热过孔连接到内层接地平面。最好使用 2 盎司（不少于 1 盎司）的铜制作 PCB 顶层和底层。

9.4.1.1 热设计和布局

为了使直流/直流模块在特定的温度范围内发挥作用，封装必须允许有效地散发所产生的热量，同时使结温保持在额定限值以内。TPSM63610E 模块采用小型 6.5mm × 7.55mm 22 引脚 QFN (RDL) 封装，可满足一系列应用要求。[热性能信息](#) 表总结了此封装的热指标，其中相关详情可在[半导体和 IC 封装热指标应用报告](#) 中找到。

22 引脚 QFN 封装提供了一种通过封装底部外露散热焊盘实现散热的方式。这可以显著改善散热，并且 PCB 设计必须采用导热焊盘、散热通孔和一个或多个接地平面，以构成完整的散热子系统。TPSM63610E 的外露焊盘焊接在器件封装正下方 PCB 的接地铜层上，从而将热阻降到一个很小的值。

最好所有层都使用 2oz 铜厚的四层电路板，以提供低阻抗、适当的屏蔽和更低的热阻。导热焊盘与内部和焊接面接地平面之间连接着多个直径为 0.3mm 的过孔，这些过孔有助于热传递非常重要。在多层 PCB 堆叠中，通常会在功率级元件下方的 PCB 层上放置一个实心接地平面。这不仅为功率级电流提供了一个平面，而且还为发热器件提供了一个热传导路径。

9.4.2 布局示例

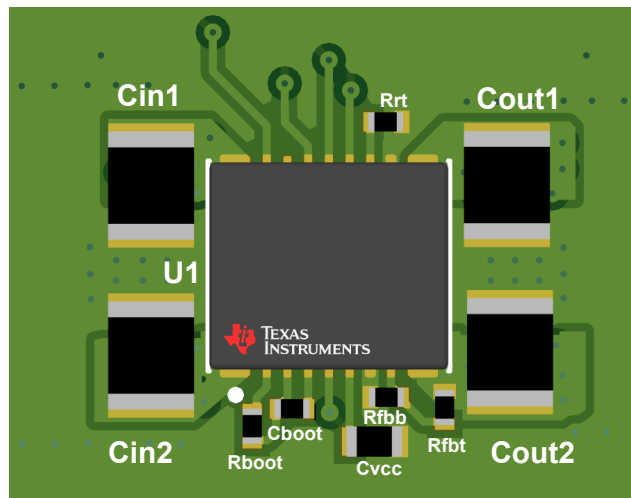


图 9-17. 典型布局

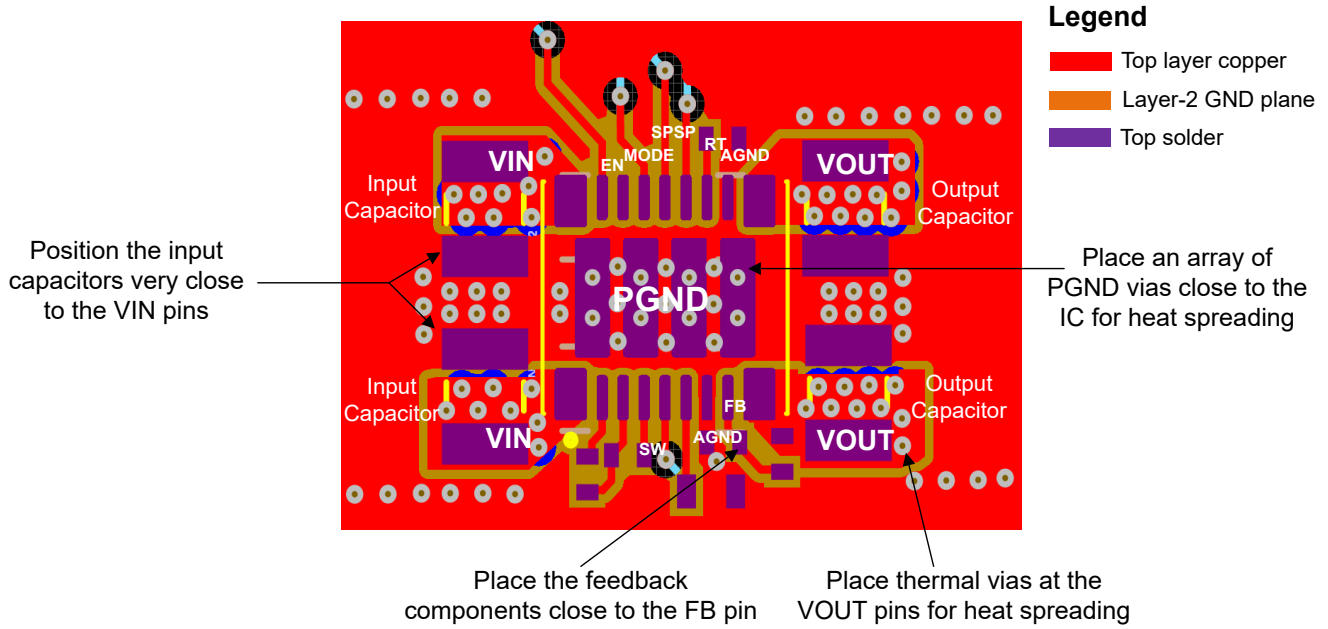


图 9-18. 典型顶层设计

10 器件和文档支持

10.1 器件支持

10.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

10.1.2 开发支持

TPSM63610E 同步降压电源模块系列具有 3V 至 36V 的输入工作电压范围和高达 10A 的额定输出电流，可为各种应用提供灵活性、可扩展性和优化的解决方案尺寸。这些模块可实现具有高密度、低 EMI 和更高灵活性的直流/直流解决方案。可用的 EMI 缓解功能包括双随机展频 (DRSS)、RBOOT 配置的开关节点压摆率控制和集成输入旁路电容器。

表 10-1. 同步降压直流/直流电源模块系列

直流/直流模块	额定值 I _{OUT}	封装	尺寸	特性	降低 EMI
TPSM63610	8 A	B3QFN (22)	6.5 mm × 7.5 mm × 4 mm	RT 可调 F _{SW} ，外部同步，模式可调 (PFM/FPWM)	DRSS、RBOOT、集成输入、VCC 和 BOOT 电容器
TPSM63608	6 A				

相关开发支持请参阅以下资源：

- 有关 TI 的参考设计库，请访问 [TI 参考设计库](#)。
- 有关 TI WEBENCH 设计环境，请访问 [WEBENCH® 设计中心](#)。
- 要设计低 EMI 电源，请查看 TI 全面的 [EMI 培训系列](#)。
- 要设计反相降压/升压 (IBB) 稳压器，请访问 [直流/直流反相降压/升压模块](#)。
- TI 参考设计：
 - [适用于 Kintex 7 应用的多输出电源解决方案](#)
 - [Arria V 电源参考设计](#)
 - [Altera Cyclone V SoC 电源参考设计](#)
 - [具有超低 BOM 数量的空间优化型直流/直流反相电源模块参考设计](#)
 - [适用于小型低噪声系统的 3V 至 11.5V_{IN}、-5V_{OUT}、1.5A 反相电源模块参考设计](#)
- 技术文章：
 - [使用直流/直流降压转换器为医学成像应用供电](#)
 - [如何构建可编程输出反相降压/升压稳压器](#)
- 要查看本产品的相关器件，请参阅 [LM61495 36V、10A 同步降压转换器](#)。

10.1.2.1 使用 WEBENCH® 工具创建定制设计方案

[点击此处](#)来通过 WEBENCH® Power Designer 使用 TPSM63610E 器件创建定制设计。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能。
- 运行热性能仿真，了解电路板热性能。
- 将定制原理图和布局方案以常用 CAD 格式导出。
- 打印设计方案的 PDF 报告并与同事共享。

有关 WEBENCH 工具的详细信息，请访问 www.ti.com/WEBENCH。

10.2 文档支持

10.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI), [TI 降压开关直流/直流快速参考指南应用手册](#) 应用手册汇编
- 德州仪器 (TI), [创新型直流/直流电源模块](#) 选择指南
- 德州仪器 (TI), [使用增强型 HotRod™ QFN 封装技术实现具有出色热性能的小型低噪电源模块](#) 白皮书
- 德州仪器 (TI), [各种电源模块封装选项的优缺点](#) 白皮书
- 德州仪器 (TI), [借助电源模块简化低 EMI 设计](#) 白皮书
- 德州仪器 (TI), [适用于实验室仪表的电源模块](#) 白皮书
- 德州仪器 (TI), [有关直流/直流稳压器 EMI 的工程师指南](#) 电子书
- 德州仪器 (TI), [电源模块的焊接注意事项](#) 应用报告
- 德州仪器 (TI), [采用直流/直流电源模块的实用性热设计](#) 应用报告
- 德州仪器 (TI), [使用新的热指标](#) 应用报告
- 德州仪器 (TI), [AN-2020 热设计：学会洞察先机，不做事后诸葛](#) 应用报告
- 德州仪器 (TI), [采用 TPSM53602/3/4 实现负输出反相降压/升压应用](#) 应用报告

10.3 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

10.5 商标

HotRod™ and TI E2E™ are trademarks of Texas Instruments.

WEBENCH® is a registered trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

10.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.7 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TPSM63610EXTRDFR	ACTIVE	B3QFN	RDF	22	1000	RoHS & Green	NIPDAU	Level-3-250C-168 HR	-55 to 125	63610EXT	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSELETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

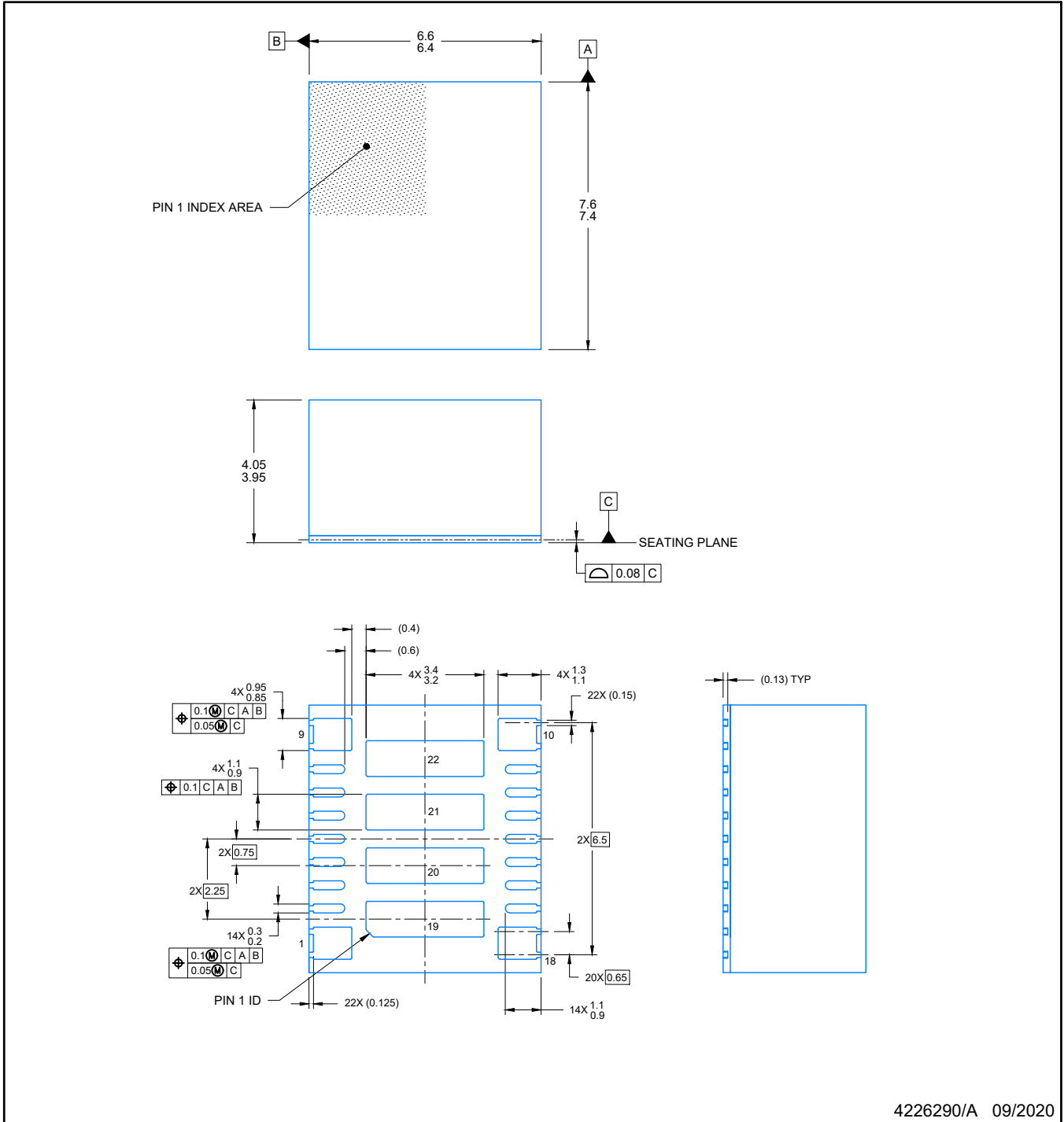

*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPSM63610EXTRDFR	B3QFN	RDF	22	1000	330.0	16.4	6.9	7.9	4.3	12.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS

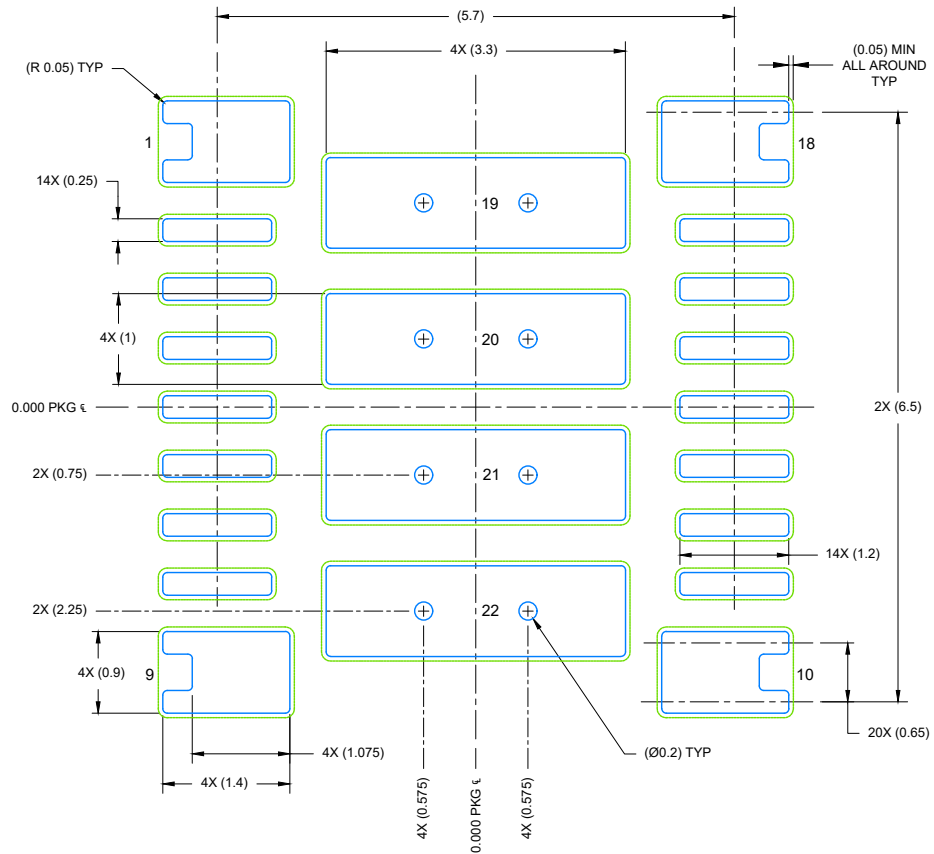

*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPSM63610EXTRDFR	B3QFN	RDF	22	1000	336.0	336.0	48.0

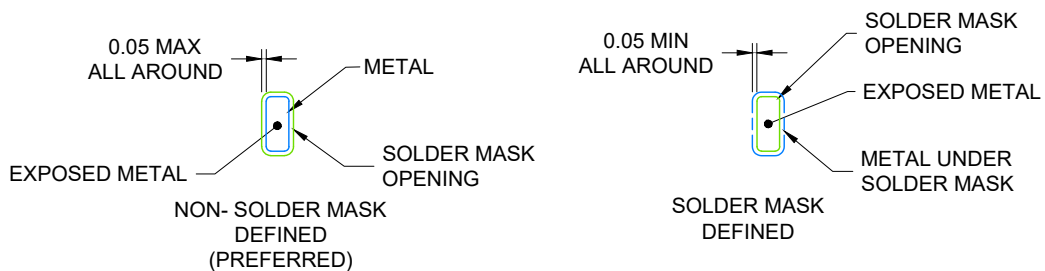


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 12X

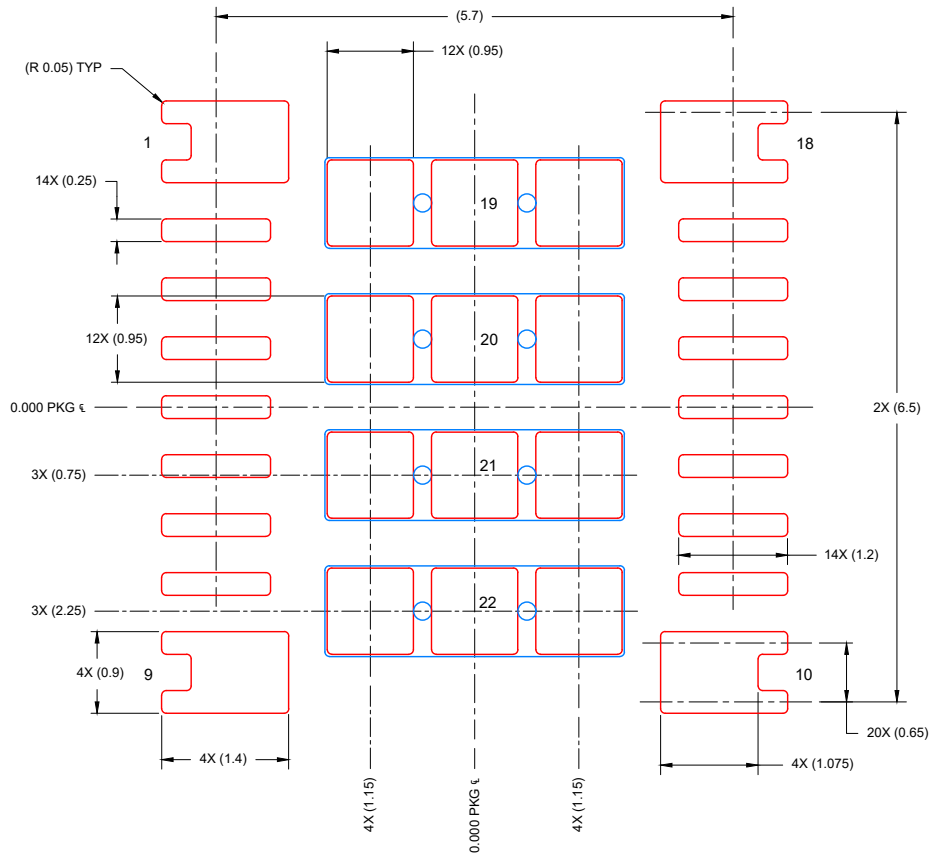


SOLDER MASK DETAILS

4226290/A 09/2020

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL

SOLDER COVERAGE:
PIN 19 TO 22 : 82%

SCALE: 12X

4226290/A 09/2020

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司