

使用 TPS6521825 和 LP873347 PMIC 为 NXP i.MX 8M Mini 和 Nano 供电

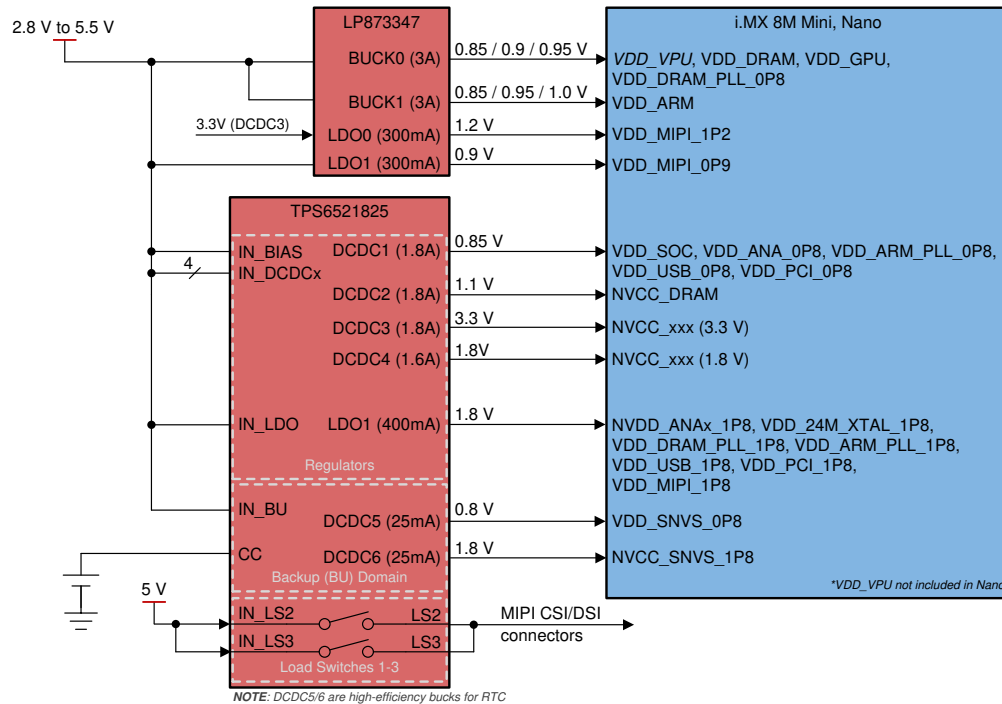


图 1. 系统电源方框图

可以更改 PMIC 吗？

将多轨电源管理 IC (PMIC) 用于应用处理器是很常见的，但通常来说，供应商会对每种处理器必须使用的 PMIC 给出建议。即使建议的 PMIC 对于处理器的需求而言并不是理想的选择，但通常出于复杂性的考虑，很难将 PMIC 换成其他解决方案。此技术手册旨在说明 TPS6521825 和 LP873347 PMIC 可为 i.MX 8M Mini 和 i.MX 8M Nano 处理器供电。

为什么选择使用 TPS6521825 和 LP873347？

TPS6521825 和 LP873347 器件的输入范围为 2.8V 至 5.5V，使该解决方案非常适合用于由 3.3V 或 5V 直流电源或锂离子电池供电的应用。LP873347 器件具有两个降压转换器，可提供 ARM® 和 VPU/GPU/DRAM 内核所需的动态 (0.85V 至 1.0V) 电源轨，而两个 300mA LDO 可以为 MIPI 供电。TPS6521825 器件具有四个降

压转换器，这些转换器可以生成 SoC 内核所需的另一个 0.85V 电源轨、DDR4 (或 DDR3L) 存储器所需的 1.2V (或 1.35V) 电源轨、I/O 所需的 3.3V 电源轨和额外 I/O 所需的 1.8V 电源轨。低压降 (LDO) 稳压器能够以高达 400mA 的电流为处理器模拟域提供 1.8V 的电压。TPS6521825 会按照 i.MX 8M Mini 和 Nano 处理器的正确加电顺序自动对这些电源轨进行排序。

设计人员如何进行切换？

TPS6521825 输出电压和加电顺序由 EEPROM 支持的寄存器映射确定，该寄存器映射可以进行预编程以便与 LP873347 协同工作，从而为 i.MX 8M Mini 和 Nano 处理器供电。要订购与该技术手册相匹配且适用于 NXP i.MX 8M Mini 和 Nano 处理器的 TPS6521825RSLR 和 LP873347RHDR 预编程样片，请访问 [TPS6521825 产品文件夹](#) 和 [LP8733 产品文件夹](#)。

表 1. i.MX 8M Mini、Nano 电源要求

TPS6521825 和 LP873347 PMIC				i.MX 8M Mini、Nano 处理器		
加电序列	电源 (输出)	输出电流 [mA]	输出电压 [V]	电源 (输入)	额定电压 [V]	最大电流 [mA]
4	LP873347 Buck0	3000	0.85/0.9 ⁽¹⁾ /0.95	VDD_VPU ⁽²⁾ 、VDD_GPU、VDD_DRAM、VDD_DRAM_PLL_0P8	0.805 (最小值)、0.9 (最大值) / 0.855 (最小值)、0.95 (最大值) / 0.9 (最小值)、1.0 (最大值)	2500
5	LP873347 Buck1	3000	0.85/0.95 ⁽¹⁾ /1.0	VDD_ARM	0.805 (最小值)、0.95 (最大值) / 0.9 (最小值)、1.0 (最大值) / 0.95 (最小值)、1.05 (最大值)	2200
10	LP873347 LDO0	300	1.2	VDD_MIPI_1P2	最小值: 1.14 最大值: 1.26	4
4	LP873347 LDO1	300	0.9	VDD_MIPI_0P9	最小值: 0.855 最大值: 1.0	256
3	TPS6521825 DCDC1	1800	0.85	VDD_SOC、VDD_ANA_0P8、Misc_0P8	最小值: 0.805 最大值: 0.9	1050
8	TPS6521825 DCDC2	1800	1.1 ⁽¹⁾	NVCC_DRAM	最小值: 1.14 最大值: 1.26	≈1500 ⁽³⁾
9	TPS6521825 DCDC3	1800	3.3	NVCC_xxx (3.3V)	最小值: 3.0 最大值: 3.6	IO 电流
7	TPS6521825 DCDC4	1600	1.8	NVCC_xxx (1.8V)	最小值: 1.71 最大值: 1.89	IO 电流
6	TPS6521825 LDO1	400	1.8	VDD_ANAx_1P8、Misc_1P8	最小值: 0.78 最大值: 0.9	366
2	TPS6521825 DCDC5	25	0.8 ⁽⁴⁾	VDD_SNVS_0P8	最小值: 0.76 最大值: 0.9	10
1	TPS6521825 DCDC6	25	1.8	NVCC_SNVS_1P8	最小值: 1.62 最大值: 1.98	3
不适用	TPS6521825 LS2/LS3	1820	5	MIPI CSI、MIPI DSI、其他 5V 外设	不适用	≈900 ⁽³⁾

⁽¹⁾ 这是该设计在加电时的建议默认值。VDD_VPU_GPU_DRAM 和 VDD_ARM 需要 DVFS。NVCC_DRAM 还支持 DDR4 (1.2V) 和 DDR3L (1.35V)，对于 DCDC2，这需要对 TPS6521825 器件的 EEPROM 进行重新编程。

⁽²⁾ i.MX 8M Nano 中不包含 VDD_VPU。所有其他电源轨仍然存在。

⁽³⁾ i.MX 8M Mini 数据表中未列出该电源轨的最大电流。

⁽⁴⁾ 使用了电阻分压器来降低 DCDC5 的输出电压，以便为 VDD_SNVS 生成 0.8V 的电压。

表 2. 相关技术手册

处理器	标题
i.MX 6Solo 和 6DualLite	使用 TPS6521815 PMIC 为 NXP i.MX 6Solo、6DualLite 供电
i.MX 7Solo 和 7Dual	使用 TPS6521815 PMIC 为 NXP i.MX 7 处理器供电

参考文献

德州仪器 (TI), [《适用于 NXP i.MX 8M Mini 的 TPS6521825 电源管理 IC \(PMIC\)》数据表](#)

德州仪器 (TI), [《LP8733xx 双路高电流降压转换器和双路线性稳压器》数据表](#)

德州仪器 (TI), [《适用于 NXP i.MX 8M Mini 处理器的集成电源参考设计》设计指南](#)

恩智浦半导体, [《适用于工业产品的 i.MX 8M Mini 应用 处理器数据表》\(IMX8MMIEC\)](#), 版本 0.2, 2019 年 4 月

恩智浦半导体, [《适用于工业产品的 i.MX 8M Nano 应用 处理器数据表》\(IMX8MNIEC\)](#), 版本 0, 2019 年 10 月

0.1 商标

ARM is a registered trademark of Arm Limited.

All other trademarks are the property of their respective owners.

修订历史记录

注：之前版本的页码可能与当前版本有所不同。

Changes from Original (April 2019) to A Revision Page

- 将器件型号从 LP8733D 更新为 LP873347 1
-

Changes from A Revision (October 2019) to B Revision Page

- 将器件型号从 TPS65218D0 更新为 TPS6521825 1
 - 基于已完成的设计更新了方框图 1
 - 根据已完成的设计更新了 i.MX 8M Mini 电源要求表 2
-

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司