

TPS56121 应用注意事项

Given Ding/Binbin Wang

Sales & Applications/ Huawei

ABSTRACT

TPS56121是一款通用的定频DC/DC变换器。本文结合其设计原理，对于上电过程中丢波的现象进行了分析。同时，结合实际中误触发过流保护的问题，提出了layout的优化建议。并且，对于外加时序控制电路在下电中可能碰到的问题进行了分析，并给出了相应的解决方案。

Contents

1. TPS56121 简介	2
2. TPS56121 上电波形分析	2
3. TPS56121 误触发过流保护问题	3
4. TPS56121 时序控制问题	6
5. 结论	8
参考文献	8

Figures

Figure 1a. 上电时 ILIM 波形	Error! Bookmark not defined.
Figure 1b. 上电时 PH 的波形	Error! Bookmark not defined.
Figure 1c. 典型的电压控制环路缓启动时序图	Error! Bookmark not defined.
Figure 2. TPS56121 典型应用 (Vin=5.5V Vout=1.5V)	Error! Bookmark not defined.
Figure 3a. 正常过流启动波形(EVM)	Error! Bookmark not defined.
Figure 3b. 异常过流启动波形(实际板子)	Error! Bookmark not defined.
Figure 4. 无法触发过流保护 (CH1=EN/SS, CH2=VDD, CH3=IL)	3
Figure 5a. 实际板子的 layout	4
Figure 5b. EVM 的 layout	4
Figure 6a. 实际板子地间压差 (A 和 B, load=18A)	5
Figure 6b. EVM 上地间压差 (A 和 B, load=18A)	5
Figure 7a. 实际板子 BP 管脚噪声 (A 和 C, load=18A)	5
Figure 7b. EVM 板 BP 管脚噪声 (A 和 C, load=18A)	5
Figure 8. 优化后的实际板子 layout	5
Figure 9. 起机的时序	6
Figure 10. 典型外接时序控制电路	6
Figure 11a. 下电存在负向电流波形	7
Figure 11b. EN/SS 管脚拉低时状态图	7

1. TPS56121 简介

TPS56121是一款非常通用的定频电压型控制的DCDC变换器，最大可支持15A的负载，具有输出范围宽，效率高的特点。在设计时与基本的降压型电路一样，需要考虑输入电压，输出电压，负载电流，纹波，动态指标等等。具体的设计步骤可以参考数据手册中第8章节(SLUSC40B)。因为该芯片应用非常广泛，所以本文针对实际应用中碰到的问题进行分析总结。

2. TPS56121 上电波形分析

TPS56121在正常开关工作时，ILIM的波形为下管的驱动波形，PH为下管漏源极的电压波形。在上电启动过程中，有时会存在ILIM和PH引脚在启动最初有半高电平和丢波的情况，如Figure1所示。从1a可以看到ILIM的第一个波就是半高电平，而第三个波丢失。从1b可以看到PH在启动过程中越来越稀疏，放大后可以发现存在没有PWM的情况。最开始的几个脉冲非常窄属于正常现象。为了支持预偏置起机，下管开通时间在128个周期内缓慢增加。由于软启动的原因，占空比从最小值开始逐渐慢慢增加，ILIM和PH的脉宽都很窄。由于MOS管的开通和关断都需要一定的时间，因此存在MOS管还没有完全导通就要关断的情况，此时脉冲波形为半高电平。软启动时，占空比是由控制信号和锯齿波比较产生的，当占空比很小时，控制信号处于锯齿波最底部，若控制信号由于环路的调整而略微减小就可能产生占空比为零的情况，这反映出来就是丢波，如Figure1c所示，其中PWM RAMP是指锯齿波，COMP是指控制信号。这属于环路调整的正常现象，只会发生在电路刚开始启动，输出电压刚开始建立，占空比还处于最小的情况。所以这种情况下的丢波不存在风险。

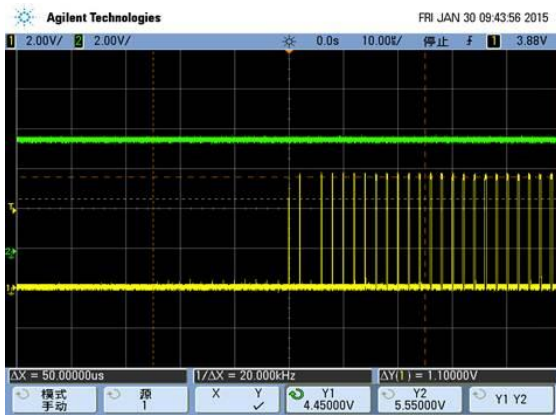


Figure 1a. 上电时ILIM波形(ch1=ILIM pin)

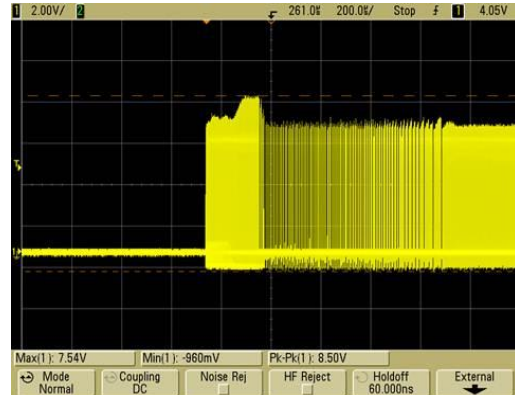


Figure1b. 上电时PH的波形(ch1=PH)

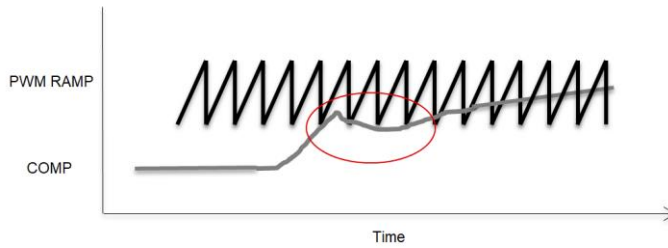


Fig 1c. 典型的电压控制环路缓启动时序图

3. TPS56121 误触发过流保护问题

Figure 2 是 TPS56121 的典型应用，与 EVM 的原理图相近，只是有些参数根据实际应用要求进行了调整。同时输入端会有一个 LC 滤波电路，对输入电源进行滤波，再作为供电电源。当以超过过流点的负载电流（以 24A 为例）启动时，会看到如下三种现象：

- a. 输出电压进入打嗝，但打嗝时间异常。Fig3a 是正常的过流保护响应，打嗝周期为 5 个缓启动时间。Fig3b, 是异常的过流保护响应，打嗝时间比正常的过流保护要小很多。图中 CH1=EN/SS, CH2=Vout, CH2=Vin。

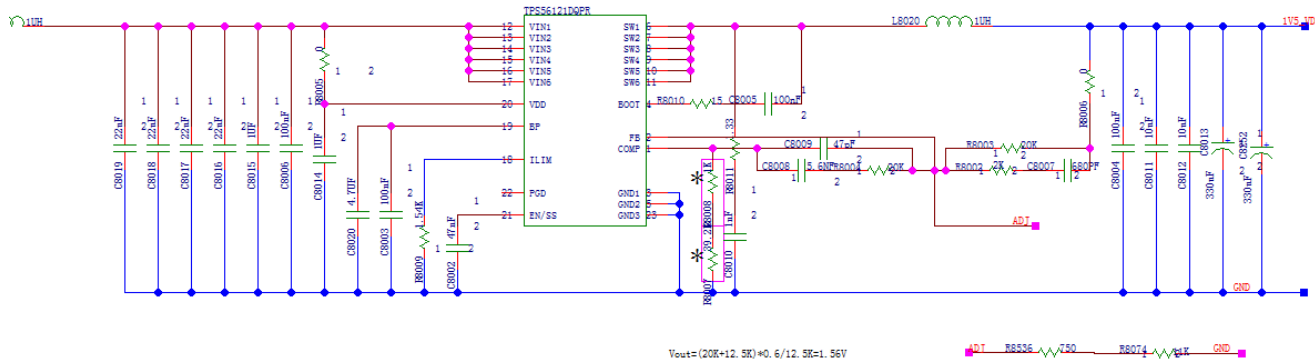


Figure 2 TPS56121 典型应用 (Vin=5.5V Vout=1.5V)

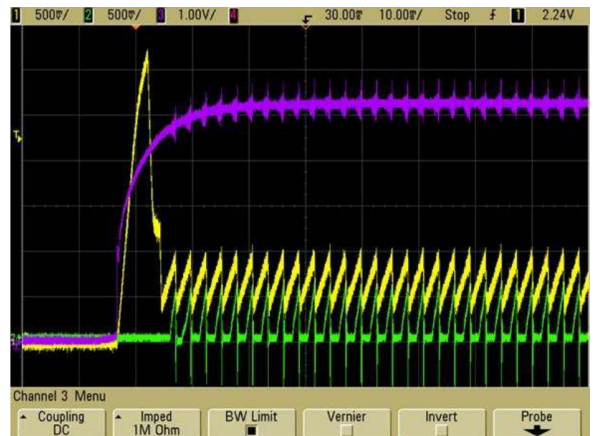


Fig 3a. 正常过流启动波形(EVM)

Fig 3b. 异常过流启动波形(实际板子)

b. 如图 4 所示，没有进入过流保护，增加电流一直到 30A 以上都无法进入保护状态。

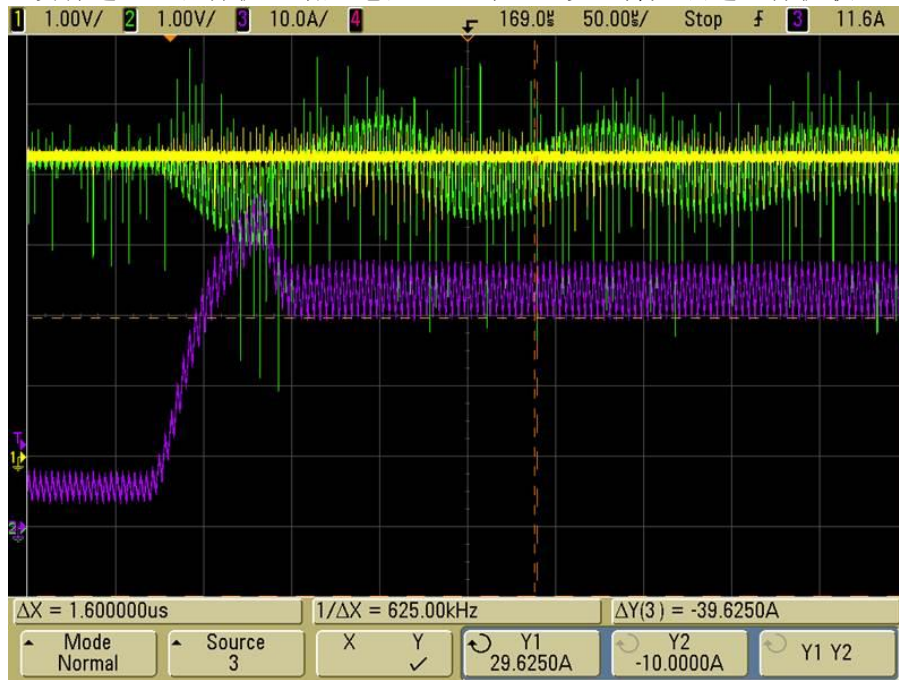


Fig 4. 无法触发过流保护 (CH1=EN/SS, CH2=VDD, CH3=IL)

c. 如前所述，在输入端口有一个 1uH 的电感，在电感后面输入电容约为 90uF，电感和电容的谐振频率大概是 17KHz，比开关频率低很多。每个开关周期内，电感电流大部分从输入电容获得，由于 LC 谐振频率较低，输入电容电压会呈现一个以 LC 谐振频率为主的低频纹波电压，如果输入电压的最低值低于芯片的 UVLO，那么芯片就会停止工作。

该问题的原因是 PCB 走线引入了干扰，下面来看一下具体的分析。

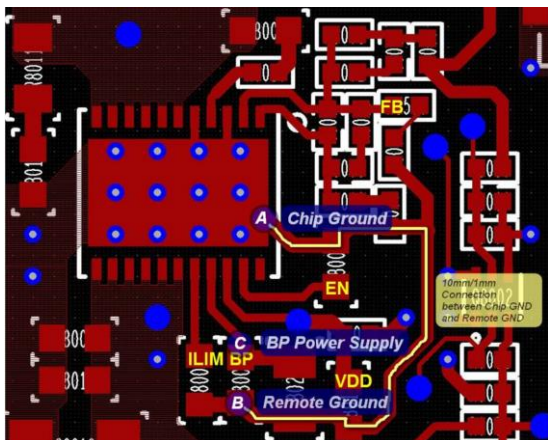


Fig 5a. 实际板子的 layout

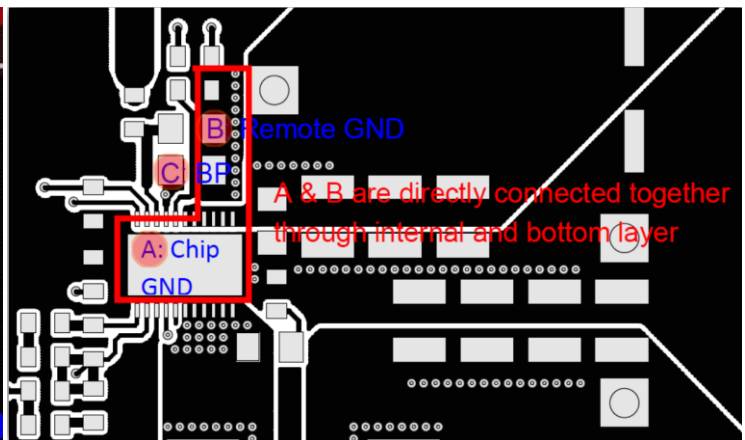


Fig 5b. EVM 的 layout

Fig 5a 是实际板子的 layout，其中 A 点是芯片的地，也是芯片工作的参考点；B 点是远端的地，ILIM/BP/Vdd 的电阻和电容是接到这个地上，而 Vdd 和 BP 给芯片内部电路供电，其中包括电流检测电路。A 点和 B 点之间走线约有 10mil，等效电感为 5nH，这样就会导致芯片内部容易受到噪声等干扰的影响。给芯片内部控制部分供电的电源，由于 5nH 的存在会使得 A，B 点之间存在压差。

1. BP/Vdd 的电流尖峰通过感抗传导时会在 A，B 间产生电压差；
2. 对于芯片的参考地 A 来说，上面会有开关动作产生噪声，但 5nH 的感抗会阻拦噪声的传导，使得 B 点和 A 点间存在电压差。

Fig 5b 是 EVM 的 layout，芯片的参考点 A 和远端的地 B 是距离短，同时通过铺铜连在一起，两点间的阻抗是比较低的，所以即使有之前存在的问题，A 和 B 点之间的电压差也是很小的。

从下面的实验波形可以发现，在实际的板子上芯片的参考地和远端的地之间会有较大的噪声。BP 管脚的 bypass 电容能够将 BP 管脚和远端的地之间的电压维持在 5.2V，但是实际芯片上的电压是 BP 管脚和芯片地之间的电压，而由于两个地之间不同的压差，使得芯片实际的 BP 电压会降低。BP 电压会有个内部的门限，考虑到噪声，那么 BP 电压已经低于门限，从而使得 OCP/EN_SS（过流保护/软启动）功能失效，工作异常。

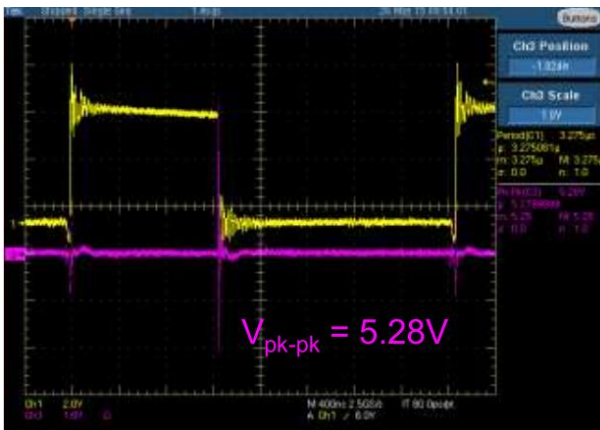


Fig 6a 实际板子地间压差 (A 和 B, load=18A)

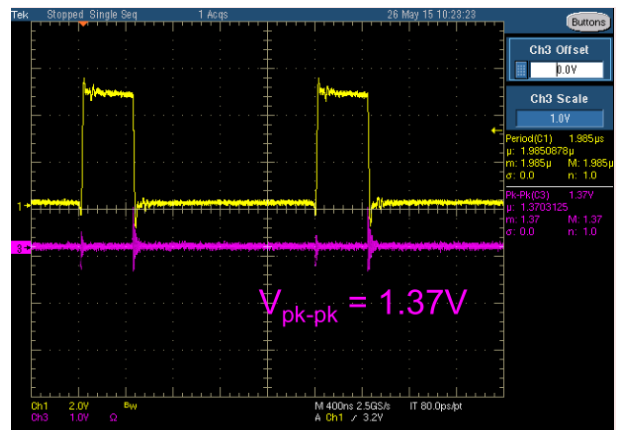


Fig 6b EVM 地间压差 (A 和 B, load=18A)

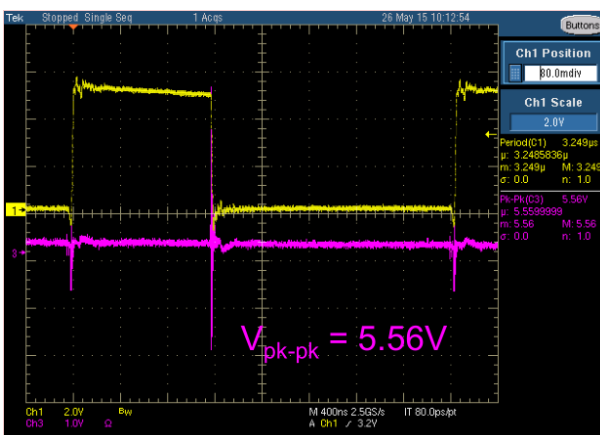


Fig 7a 实际板子 BP 管脚噪声 (A, C, load=18A)

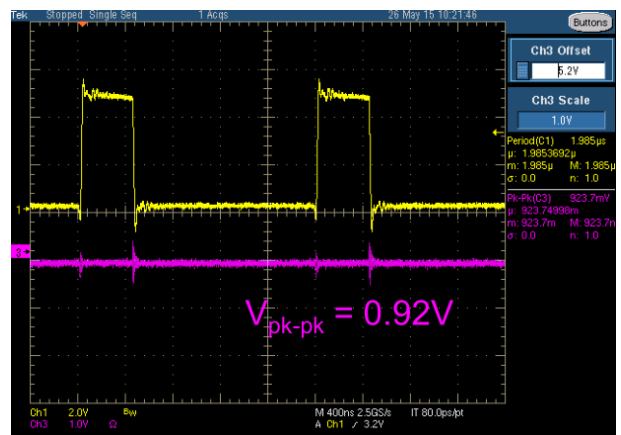


Fig 7b EVM BP 管脚噪声 (A, C, load=18A)

因此，在客户实际应用中，采取如下两种措施可以减小噪声，从而避免过流保护异常的问题：在 ILIM 引脚的对地电阻上并联一个 1nF 电容或者将 Vdd 引脚外的 RC 滤波电路中的电阻 R 由 0Ω 增加到 2.2Ω 来增强滤波。经实验验证，该方法有效。

而如果要从根本上解决这个问题，需要在实际 layout 中注意走线，尤其是保证 BP 的滤波电容的 GND 和芯片的 GND 之间阻抗低，如果由于实际布板的限制，则可以通过增加铺铜面积并增加过孔数量等方式来减小阻抗。Fig 8 是修改后的 layout，可以看到 B 点处的铜变多，增加了过孔，通过中间的地平面层返回到芯片的地，误触发过流保护问题也得以解决。

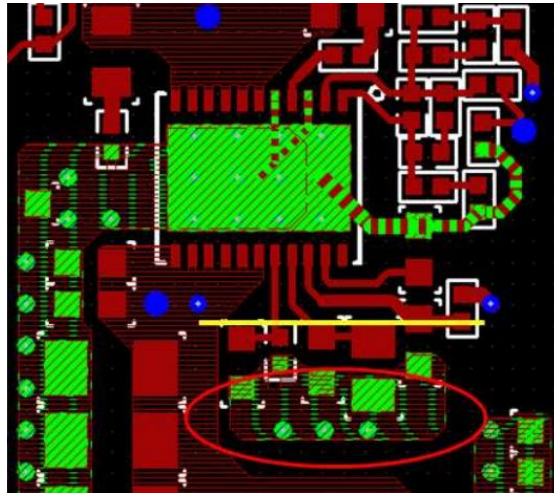


Fig 8 优化后的实际板子 layout

4. TPS56121 时序控制问题

TPS56121 的使能是通过 EN/SS 管脚来控制的，如果该引脚悬空，芯片仍然可以正常使能。如果将该管脚电压拉低到 300mV 以下，芯片就停止工作。同时，该管脚也实现缓启动功能，通过接电容到地可以设置缓启时间。

在数据手册中 7.3.1 中提到，最开始上电时有一个校准的过程，然后才会进入缓启动阶段。在缓启动阶段，芯片内部会有一个 10uA 的电流源对 SS 管脚上的外部电容进行充电。此时电容电压是整个控制环路的基准电压，输出电压跟随 SS 管脚的电压缓慢上升。由于 EN/SS 管脚有 800mV 的偏置电压，基准电压稳定值是 600mV，所以 SS 管脚电压从 800mV 上升到 1.4V 的过程是缓启动的过程。SS 管脚电压大于 1.4V 以后，内部的 600mV 的基准源就会接管，作为正常工作以后的基准电压，具体过程如图 9 所示。

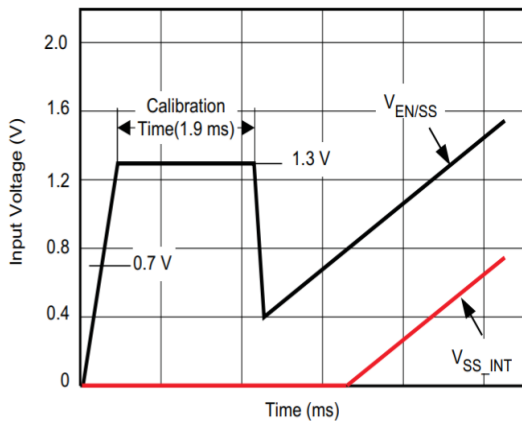


Fig 9 起机的时序

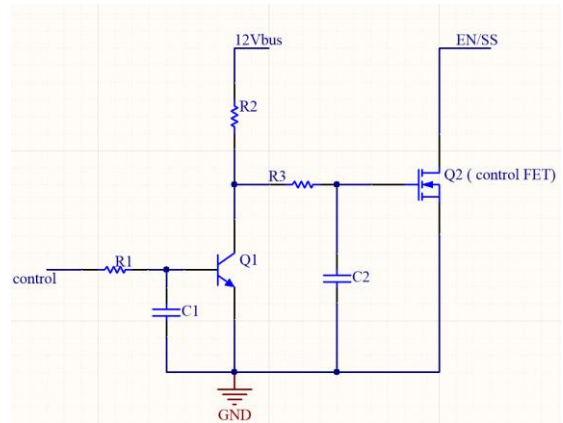


Fig10 典型外接时序控制电路

图10中是实际应用中常用的外接时序控制电路，把它接到TPS56121上进行下电时序控制。当control FET导通的时候，使能管脚被拉低。control FET的控制信号来源于母线电压。当控制芯片下电时，如果母线电压不稳，control FET是逐渐开通的，那么C_{SS}上面的电压就缓慢降低，直到低于EN的使能门限0.3V。而在这个过程中，如前所述，由于SS/EN是复用的，当其管脚电压处于0.8V到1.4V的范围时也作为缓启动时候的基准电压，在这一阶段基准电压也在缓慢下降。因为输出电压高于基准电压，控制环路就会让下管开通进行放电。如果输出端此时没有负载或者处于轻载情况，输出电容上的大量电荷就会通过下管释放，存在反向电流。如果反向电流很大，甚至达到电感饱和电流点，那么下管可能会损坏，实测波形如图Fig 11a所示。



Fig 11a 下电存在负向电流波形

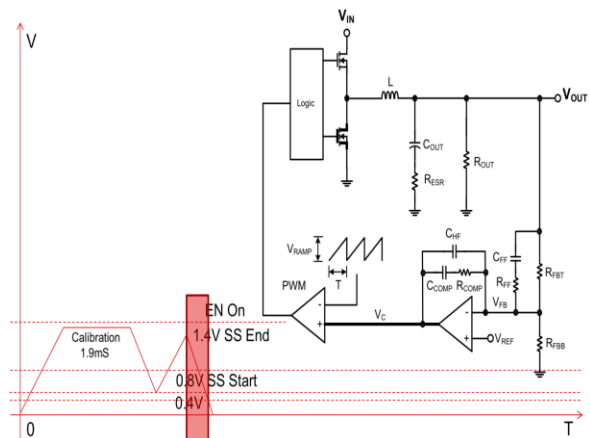


Fig 11b EN/SS管脚拉低时状态图

所以为了避免出现这样的问题，在一定需要控制下电时序的场景，建议关断时采用如下两种方案：

- a. 快速关断，将EN/SS管脚快速拉到关断门限以下。这样可以使倒灌电流不会超过电感饱和值或是开关管的最大通流值。这个可以通过更改图中的control FET门极的驱动参数来实现，即Fig 10中的R1,R2,R3和C1,C2。

- b. 受控关断。对control FET的关断速度进行限制，从而实现对倒灌电流的控制，使其不要超过电感电流饱和值或是开关管的最大通流值。简单的实现方法是在EN/SS管脚和control FET间串联电阻。原因如下：

由于环路控制的原因，参考电压下降，环路将会使输出电压跟随参考电压的变化而变化。假设EN/SS电压下降斜率为线性，同时斜率较慢，环路有足够能力响应，那么输出电压下降斜率与参考电压下降斜率几乎是相等的，

$$dv_{ss}/dt=dv_o/dt, \quad (1)$$

即单位时间内EN/SS的变化率与输出电压的变化率是相等的。根据

$$V=I*T/C \quad (2)$$

可得到

$$dv_{ss}=I_s*dt/C_{ss} \quad (3)$$

$$dvo=I_r*dt/C_o \quad (4)$$

由于

$$dv_{ss}/dt=dv_o/dt \quad (5)$$

那么

$$I_s/C_{ss}=I_r/C_o \quad (6)$$

因此控制下拉电流的最大值就可以控制下管反灌电流的最大值，将电感饱和电流或是MOS管的通流能力代入这个公式就得到 I_s 电流值。所以可以通过串联电阻来控制 I_s 的最大值。考虑到实际MOS自身的阻抗，实际的斜率会比计算的要慢，倒灌电流会更小，所以在选择电阻时可以留有一定裕量，取略大一些的值。如果采用这种方法还需要考虑实际负载对于上下电斜率的要求。

5. 结论

本文结合实际案例，针对TPS56121实际应用中的问题进行了分析，其中，上电过程中看到的丢波现象是由于芯片本身要实现预偏置起机的设计造成，属于正常现象。而误触发过流是由于layout时候各个地之间存在压差导致，本文给出了相应的优化方案。同时，本文还针对下电时可能导致负向大电流的问题进行了阐述，给出了优化外部下电时序电路进行规避的解决方案。

参考文献

[1] TPS56121 Datasheet, [SLUSAH4D](#), Texas Instruments.

[2] 4.5-V to 14-V Input High-Current Synchronous Buck Converter, [SLVU445B](#), Texas Instruments.

重要声明和免责声明

TI 均以“原样”提供技术性 & 可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用 TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的 TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及 TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它 TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对 TI 及其代表造成的损害。

TI 所提供产品均受 TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及 [ti.com.cn](http://www.ti.com.cn) 上或随附 TI 产品提供的其他可适用条款的约束。TI 提供所述资源并不扩展或以其他方式更改 TI 针对 TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122

Copyright © 2020 德州仪器半导体技术（上海）有限公司