



Jake Pulliam

**摘要**

为了能够在车辆周围最大范围的区域内使用，投影仪系统必须外形紧凑且成本低廉。在许多应用中，投影仪通过 HDMI 或 FPD-Link 接受标准视频信号。但是，在需要放置投影仪的车辆许多区域中，无法通过访问高速总线来中继视频信息。在某些情况下，甚至可能没有 CAN 和 LIN 可用于与远程投影仪进行通信。由于这些局限性，已经开发了可以解决这些问题的新系统架构。得益于无需使用微控制器和 GPU 向投影系统提供内容，投影仪可以放置在车辆周围任何所需的位置，并且唯一的布线就只有电源线和地线。这为车辆的定制和通信提供了新的机会，而这些机会以前是没有的，或者仅限于静态的单图像投影。本应用报告介绍了动态地面投影 (DGP) 系统的架构，并将说明该架构与抬头显示或前照灯中使用的传统投影系统之间的主要电气差异。

**内容**

1 典型汽车系统架构.....	2
2 动态地面投影.....	3
3 LED 驱动器.....	5
4 闪存存储空间要求.....	6
5 总结.....	8
6 参考文献.....	9

**商标**

E2E™ is a trademark of Texas Instruments.

DLP® is a registered trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

## 1 典型汽车系统架构

在类似于抬头显示 (HUD) 或高分辨率前照灯的应用中，典型的 DLP® 汽车投影仪系统 (如图 1-1 所示) 使用固态照明和 DMD 控制器 (例如 DLPC120 或 DLPC230)。该控制器具有用于视频数据的输入，以及用于 DMD 数据、DMD 控制信号和照明控制信号的输出。该控制器读取视频的每一帧，对帧进行处理，然后将这些帧转换为一组 DMD 本机格式的位平面。这些位平面会设置 DMD 微镜的状态，并使光朝着投影光学元件或远离投影光学元件的方向反射。每个位平面与一种照明颜色关联。每次加载位平面并显示来自 DMD 控制器的控制信号时，都会启用正确的照明器。在加载每个位平面时，观看者的视觉系统会将位平面组合成单个全彩色视频帧。

尽管此方法为系统设计提供了最大的灵活性，但也会带来大量系统需求，而这些需求可能会增加系统成本和复杂性。这种类型的系统需要视频源 (例如 CPU/GPU 组合) 来生成视频内容或从存储器中加载视频内容。此外，还可能需主机微控制器来启动和配置 DMD 控制器。DMD 控制器本身还需要用于外部或内部帧缓冲区的 RAM，具体根据控制器的架构而定。如果空间不足，则主机处理器和 GPU 可能需要位于远程。这就要求向系统中添加高速视频总线，其中可能包括串行器/解串器以及专用线缆和连接器。在系统关键型显示中需要不断更新来自 ADAS 系统的信息时 (例如 HUD)，所有这些都是合适的，但对于仅需要在短时间内显示有限信息子集的动态地面投影显示，可能并不合适。

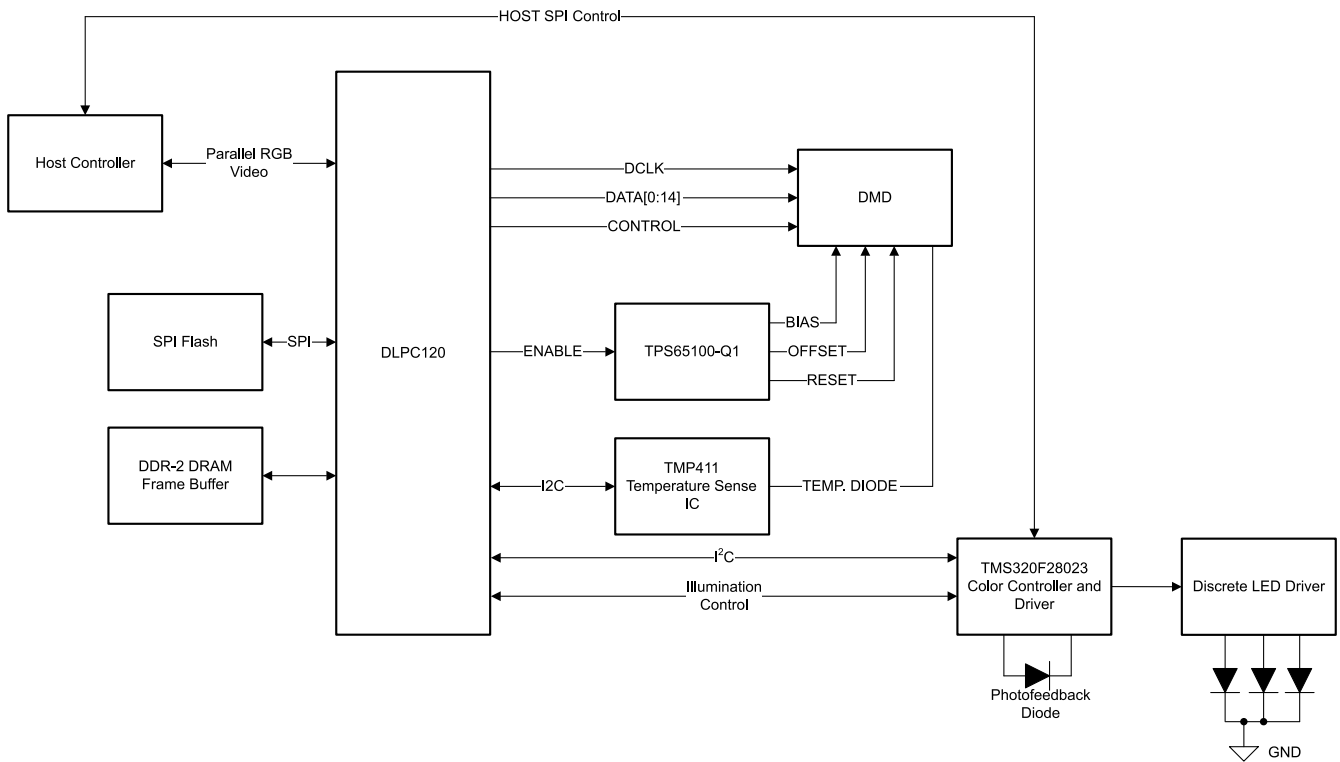


图 1-1. HUD 简化原理图

## 2 动态地面投影

图 2-1 显示了基于 DLP3021-Q1 的动态地面投影仪的简化框图。DLP3021-Q1 动态地面投影系统架构旨在减少对外部元件的需求，同时仍支持高质量的全彩色图像和动画。为了无需使用 GPU 生成内容，DLPC120-Q1 DMD 控制器已被汽车级 Xilinx Spartan®-7 FPGA 取代。Xilinx Spartan®-7 FPGA 可将内容从 SPI 闪存直接传输到 DMD。

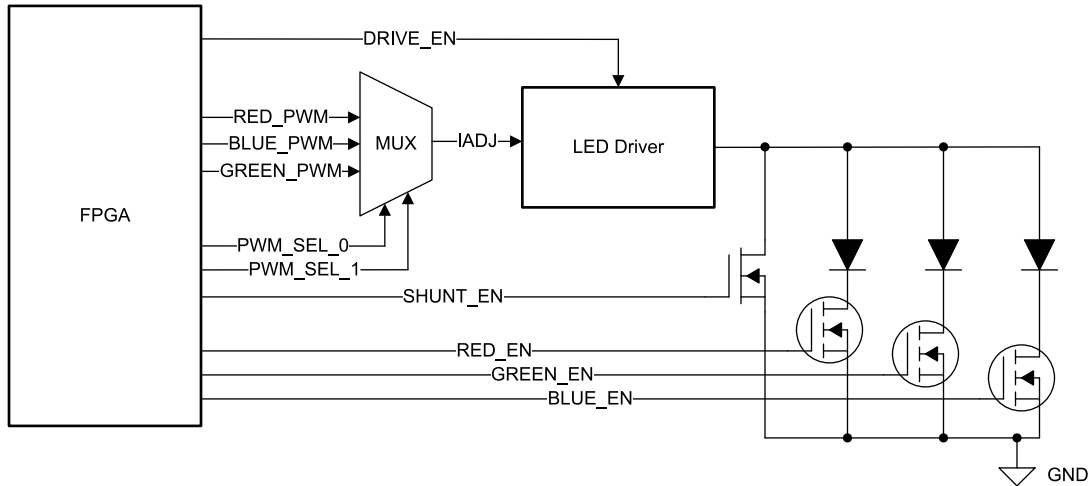


图 2-1. 动态地面投影简化原理图

FPGA 不处理来自 GPU 的任意视频流，而是直接将预处理后的内容从闪存设备加载到 DMD 阵列。为了以足够快的速度加载高分辨率 DMD，该器件使用具有八进制接口的 SPI 闪存部件来支持所需的带宽。上电时，FPGA 自动开始加载视频内容，断电时，FPGA 自动执行 DMD 断电序列。图 2-2 中显示了总体设计与运行过程。

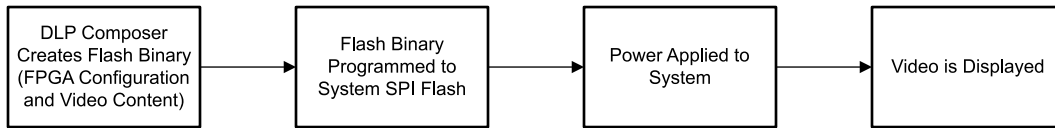


图 2-2. 系统编程流程

可将视频加载到 DLP Composer 工具中，该工具会获取视频内容的每一帧，然后以 DMD 本征格式将这些帧预先渲染到各个位平面中。然后，DLP Composer 将各个位平面、任何默认启动条件以及 FPGA 配置压缩并合并到单个闪存二进制文件中，如图 2-3 所示。

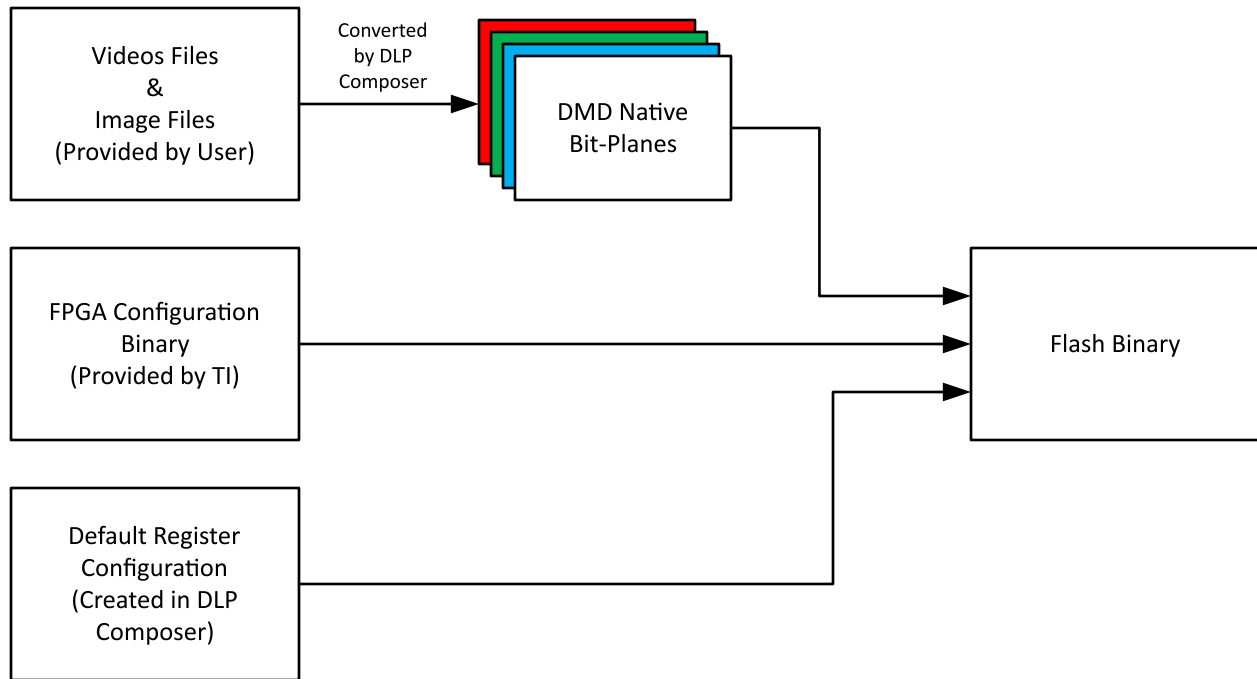


图 2-3. DLP Composer DGP 流程示例

给系统加电后，FPGA 配置将加载到 FPGA。根据默认配置，FPGA 开始将位平面加载到 DMD，然后针对每个加载的位平面，将 LED 使能进行排序。或者，可由微控制器通过 SPI 向 FPGA 发出命令，以启动视频播放、变化视频、通过 TMP411 读取 DMD 温度从而调整 LED 的电流电平。

### 3 LED 驱动器

为了获得高质量的图像，LED 照明必须与 DMD 上显示的图像在时间上精确同步。FPGA 生成信号以支持所需的时序，如图 3-1 所示。整个 LED 驱动器对应一个 LED 使能信号，每种 LED 颜色各对应一个单独的使能信号。该信号驱动每种颜色的低侧驱动器 MOSFET 以及用于快速关闭照明的并联 MOSFET。FPGA 还生成一个用于每种颜色的 PWM 信号以及两个 PWM 选择信号，并允许将这 3 个 PWM 信号多路复用到 LED 驱动器的电流控制引脚。这样就可以为每种颜色选择不同的电流限制，这对于颜色校准和调暗图像以降低温度非常重要。例如，如果投影仪长时间开机，您可能希望减小 LED 电流，但仍然允许显示图像。DGP 参考设计使用一个 LM3409 电流控制降压 LED 驱动器，并直接由车辆蓄电池电压供电。如果选择另一个 LED 驱动器，则该驱动器必须支持并联 FET 调光，这一点很重要；因此，此处无法使用升压稳压器。

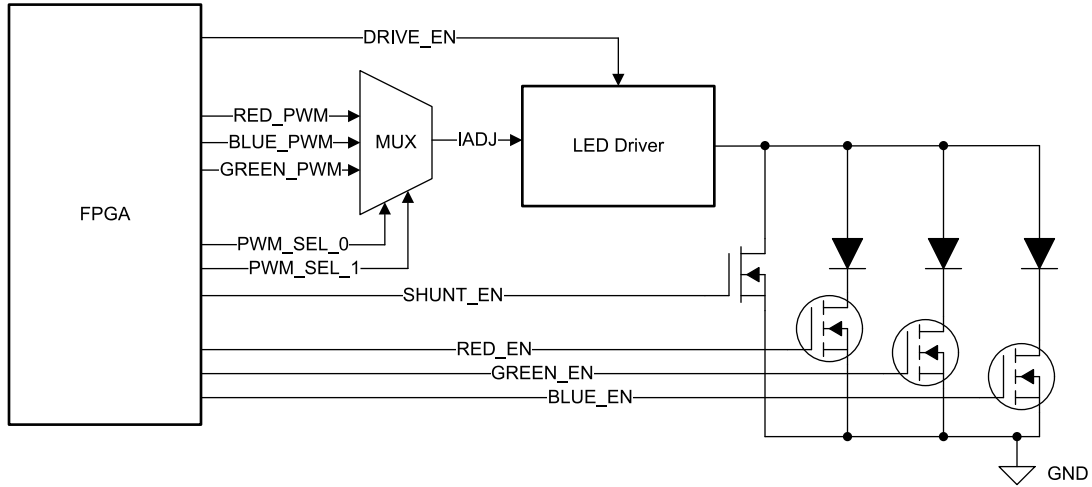


图 3-1. LED 驱动器简化原理图

## 4 闪存存储空间要求

DGP 系统中的 SPI 闪存设备必须足够快，才能支持将内容直接从闪存加载到 DMD。由于存在高带宽要求，此应用选用了与 JEDEC xSPI 协议兼容的八进制 SPI 闪存设备。在 DGP 应用中，动态地面投影系统的所有内容都将预处理为 DMD 原始格式，并在 PC 上使用 RLE (行程编码) 对内容进行压缩，然后加载到 SPI 闪存中。理想情况下会使用任意大的闪存部件，但是为了优化系统的物料清单成本，必须更大限度减少系统中的闪存存储容量。

要估算每个视频帧所需的存储空间量，所需参数为：

- DMD 阵列宽度，W
- DMD 阵列高度，H
- 位平面数，BP
- 压缩比，C

所需的存储空间 (以比特为单位) 可以通过以下公式计算：

$$\frac{W \times H \times BP}{C} \quad (1)$$

对于 TI.com 上 DLP3021-Q1 产品文件夹中的 DLP3021-Q1 DLP Composer 项目和 FPGA 配置，可以使用以下值

- W = 608
- H = 684
- BP = 20
- C = 2.1 (估算值，根据具体内容而定，请参阅表 4-1)

宽度和高度取决于 DMD 上的微镜数量。对于动态地面应用，每个微镜位置都必须加载数据。位平面的数量不是固定的，可以根据系统要求进行调整。例如，在单个光源且仅白光的模块中，可能总共只需要使用六到八个位平面。RLE 压缩比取决于内容。具有精细细节的图像 (例如实时视频) 的压缩效果可能不如具有大面积纯色的图像 (例如动画)。压缩比 2.1:1 用作对于各种内容的预期粗略估算值，不过最坏情况的压缩比始终略小于 1:1。表 4-1 显示了如何压缩不同图像内容的一些示例。“1x1 棋盘”图案是一种每个交替像素为黑色或白色的图像。这是一种最坏情况的图像，其中的内容不可压缩，并且仍然存在压缩算法的开销，导致生成的压缩帧比未压缩帧稍大。这只是一个示例，并非现实世界中的典型图像。

表 4-1. 压缩示例

图像	说明	大小 (字节)	压缩系数
	任何未压缩图像	1,070,080	1.0
	1 x 1 棋盘图案	1,102,000	0.97
	复杂图像	520,683	2.1
	动画	273,963	3.9
	简单黑白图像 (用 RGB 渲染)	162,897	6.6

确定视频每一帧的大致存储大小后，可以将该大小乘以典型的 25Hz 帧速率，从而估算出内容所需的存储空间量。根据上述参数，可以在 2Gb 闪存设备中存储大约二十秒钟的全彩内容。通过仔细选择内容类型并选择正确的照明 (RGB 或单色) 以匹配要显示的内容照明类型 (RGB 或单色)，可以显著增加存储的内容量。

## 5 总结

为了方便放在车内的任意位置，用于动态地面投影的投影仪必须为小尺寸、低成本，并且运行过程不依赖于视频输入。基于 DMD 和 FPGA 的 DLP3021-Q1 控制器解决方案提供了支持动态地面投影的简化架构。在设计这些系统时，必须了解此架构与其他传统投影系统架构之间的差异。通过仔细的规划和内容选择，可以优化物料清单并设计出元件更少的小型投影仪。有关动态地面投影或其他 DLP 汽车应用的更多问题，请访问 [TI E2E™ 支持论坛](#)。



## 6 参考文献

- 德州仪器 (TI), [DLP3021-Q1 产品文件夹](#)
- 德州仪器 (TI), [《DLP3021-Q1 0.3 英寸 WVGA DMD》数据表](#)
- 德州仪器 (TI), [《DLP3021-Q1 FPGA 用户指南》](#)
- 德州仪器 (TI), [DLP Composer for DGP 应用软件](#)
- 德州仪器 (TI), [《DLPC120-Q1 汽车 DMD 控制器》数据表](#)
- 德州仪器 (TI), [《适用于 DLP553x-Q1 芯片组的 DLPC230-Q1 汽车 DMD 控制器》数据表](#)

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司