



内容

1 概述.....	2
2 功能安全时基故障 (FIT) 率.....	3
2.1 SOIC (8) 封装.....	3
2.2 VSSOP (8) 封装.....	4
2.3 SOIC (14) 封装.....	4
2.4 TSSOP (14) 封装.....	5
3 故障模式分布 (FMD)	6
4 引脚故障模式分析 (引脚 FMA)	7
4.1 SOIC (8) 和 封装.....	7
4.2 TSSOP (14) 和 封装.....	9

商标

所有商标均为其各自所有者的财产。

1 概述

TLV9062-Q1 SOIC (8) VSSOP (8) 本文档包含有关 (TLV9064-Q1 TSSOP (14) 和 SOIC (14) 封装) 和 (和 封装) 的信息，为设计功能安全系统提供帮助。所提供的信息包括：

- 根据业内使用的可靠性标准估算的半导体元件功能安全时基故障 (FIT) 率
- 基于器件主要功能的元件故障模式及其分布 (FMD)
- 引脚故障模式分析 (引脚 FMA)

图 1-1 所示为可供参考的器件功能方框图。

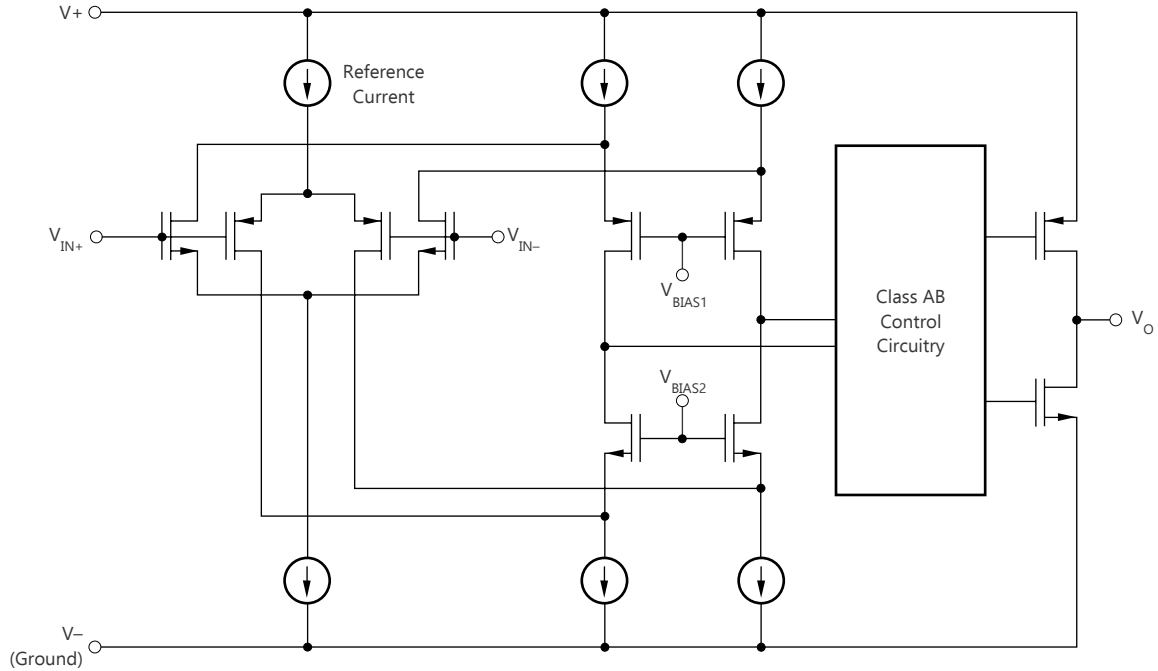


图 1-1. 功能模块图

TLV9062-Q1 TLV9064-Q1 且 是通过质量管理开发流程开发的，但未遵循 IEC 61508 或 ISO 26262 标准。

2 功能安全时基故障 (FIT) 率

2.1 SOIC (8) 封装

SOIC (8) TLV9062-Q1 本部分基于业内广泛使用的两种不同的可靠性标准，提供了封装的功能安全时基故障 (FIT) 率。

- [表 2-1](#) 根据 IEC TR 62380/ISO 26262 第 11 部分提供了时基故障率
- [表 2-2](#) 根据 Siemens Norm SN 29500-2 提供了时基故障率

表 2-1. 元件故障率符合 IEC TR 62380/ISO 26262 第 11 部分

时基故障 IEC TR 62380/ISO 26262	时基故障 (每 109 小时的故障次数)
元件的总时基故障率	9
裸片时基故障率	2
封装时基故障率	7

[表 2-1](#) 中的故障率和任务概要信息来自可靠性数据手册 IEC TR 62380/ISO 26262 第 11 部分：

- 任务概要：表 11 中的电机控制
- 功耗：25mW
- 气候类型：全球范围表 8
- 封装因素 (λ_3)：表 17b：
- 基板材料：FR4
- 假设的 EOS 时基故障率：0 时基故障

表 2-2. 元件故障率符合 Siemens Norm SN 29500-2

表	类别	基准时基故障率	基准虚拟 TJ
4	BICMOS 运算放大器、比较器	8 时基故障	45°C

[表 2-2](#) 中的基准时基故障率和基准虚拟 TJ (结温) 摘自 Siemens Norm SN 29500-2 表 1 至表 5。根据 SN 29500-2 第 4 节中的转换信息，利用基准故障率和虚拟结温计算出运行状态下的故障率。

2.2 VSSOP (8) 封装

VSSOP (8) TLV9062-Q1 本部分基于业内广泛使用的两种不同的可靠性标准，提供了封装的功能安全时基故障 (FIT) 率。

- [表 2-3](#) 根据 IEC TR 62380/ISO 26262 第 11 部分提供了时基故障率
- [表 2-4](#) 根据 Siemens Norm SN 29500-2 提供了时基故障率

表 2-3. 元件故障率符合 IEC TR 62380/ISO 26262 第 11 部分

时基故障 IEC TR 62380/ISO 26262	时基故障 (每 109 小时的故障次数)
元件的总时基故障率	6
裸片时基故障率	2
封装时基故障率	4

[表 2-3](#) 中的故障率和任务概要信息来自可靠性数据手册 IEC TR 62380/ISO 26262 第 11 部分：

- 任务概要：表 11 中的电机控制
- 功耗：25mW
- 气候类型：全球范围表 8
- 封装因素 (λ_3)：表 17b：
- 基板材料：FR4
- 假设的 EOS 时基故障率：0 时基故障

表 2-4. 元件故障率符合 Siemens Norm SN 29500-2

表	类别	基准时基故障率	基准虚拟 TJ
4	BICMOS 运算放大器、比较器	8 时基故障	45°C

[表 2-4](#) 中的基准时基故障率和基准虚拟 TJ (结温) 摘自 Siemens Norm SN 29500-2 表 1 至表 5。基于 SN 29500-2 第 4 节中的转换信息，利用基准故障率和虚拟结温计算出运行状态下的故障率。

2.3 SOIC (14) 封装

SOIC (14) TLV9064-Q1 本部分基于业内广泛使用的两种不同的可靠性标准，提供了封装的功能安全时基故障 (FIT) 率。

- [表 2-1](#) 根据 IEC TR 62380/ISO 26262 第 11 部分提供了时基故障率
- [表 2-2](#) 根据 Siemens Norm SN 29500-2 提供了时基故障率

表 2-5. 元件故障率符合 IEC TR 62380/ISO 26262 第 11 部分

时基故障 IEC TR 62380/ISO 26262	时基故障 (每 109 小时的故障次数)
元件的总时基故障率	17
裸片时基故障率	2
封装时基故障率	15

[表 2-1](#) 中的故障率和任务概要信息来自可靠性数据手册 IEC TR 62380/ISO 26262 第 11 部分：

- 任务概要：表 11 中的电机控制
- 功耗：50mW
- 气候类型：全球范围表 8
- 封装因素 (λ_3)：表 17b：
- 基板材料：FR4
- 假设的 EOS 时基故障率：0 时基故障

表 2-6. 元件故障率符合 Siemens Norm SN 29500-2

表	类别	基准时基故障率	基准虚拟 TJ
4	BICMOS 运算放大器、比较器	8 时基故障	45°C

表 2-2 中的基准时基故障率和基准虚拟 TJ (结温) 摘自 Siemens Norm SN 29500-2 表 1 至表 5。基于 SN 29500-2 第 4 节中的转换信息，利用基准故障率和虚拟结温计算出运行状态下的故障率。

2.4 TSSOP (14) 封装

TSSOP (14) TLV9064-Q1 本部分基于业内广泛使用的两种不同的可靠性标准，提供了封装的功能安全时基故障 (FIT) 率。

- 表 2-1 根据 IEC TR 62380/ISO 26262 第 11 部分提供了时基故障率
- 表 2-2 根据 Siemens Norm SN 29500-2 提供了时基故障率

表 2-7. 元件故障率符合 IEC TR 62380/ISO 26262 第 11 部分

时基故障 IEC TR 62380 / ISO 26262	时基故障 (每 109 小时的故障次数)
元件的总时基故障率	11
裸片时基故障率	3
封装时基故障率	8

表 2-1 中的故障率和任务概要信息来自可靠性数据手册 IEC TR 62380/ISO 26262 第 11 部分：

- 任务概要：表 11 中的电机控制
- 功耗：50mW
- 气候类型：全球范围表 8
- 封装因素 (λ_3)：表 17b：
- 基板材料：FR4
- 假设的 EOS 时基故障率：0 时基故障

表 2-8. 元件故障率符合 Siemens Norm SN 29500-2

表	类别	基准时基故障率	基准虚拟 TJ
4	BICMOS 运算放大器、比较器	8 时基故障	45°C

表 2-2 中的基准时基故障率和基准虚拟 TJ (结温) 摘自 Siemens Norm SN 29500-2 表 1 至表 5。根据 SN 29500-2 第 4 节中的转换信息，利用基准故障率和虚拟结温计算出运行状态下的故障率。

3 故障模式分布 (FMD)

TLV9062-Q1 TLV9064-Q1 中的 [表 3-1](#) 和 的故障模式分布估算摘自以下标准中列出的常见故障模式组合：IEC 61508 和 ISO 26262、子电路功能的大小和复杂性比率以及优秀工程设计评价。

本部分列出的故障模式为随机故障事件，且不包括因滥用或过压而导致的故障。

表 3-1. 裸片故障模式及分布

裸片故障模式	故障模式分布 (%)
外开 (HIZ)	15%
输出饱和高	25%
输出饱和低	25%
输出功率不在电压或时序规格范围内	30%
任意两个引脚短路	5%

4 引脚故障模式分析 (引脚 FMA)

TLV9062-Q1 SOIC (8) VSSOP (8) 本部分介绍了 (TLV9064-Q1 TSSOP (14) 和 SOIC (14) 封装) 和 (和 封装) 引脚的故障模式分析 (FMA)。本文档介绍的故障模式包括典型的逐针故障场景：

- 表 4-2 表 4-6 引脚短路至 (V-) (请参阅 和)
- 表 4-3 表 4-7 引脚开路 (请参阅 和)
- 表 4-4 表 4-9 引脚短路至邻近引脚 (请参阅 和)
- 表 4-5 引脚短路至 (V+) 表 4-8 (请参阅 和)

表 4-2 表 4-8 到 表 4-1 还会根据 中的故障影响类别说明这些引脚状况对器件有何影响。

表 4-1. TI 对故障影响的分类

类别	故障影响
A	器件可能会损坏，且功能受损
B	器件未损坏，但功能丧失
C	器件未损坏，但性能下降
D	器件未损坏，功能和性能也未受到影响

4.1 SOIC (8) 和 封装

图 4-1 TLV9062-Q1 所示为 SOIC (8) VSSOP (8) 和 封装的 引脚图。TLV9062-Q1 有关器件引脚的详细说明，请参阅 数据表中的“引脚配置和功能”部分。

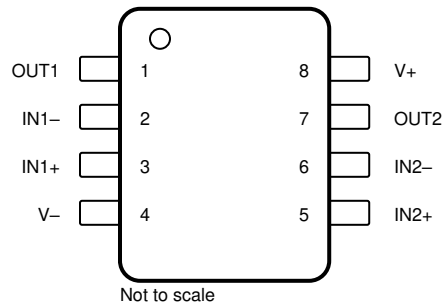


图 4-1. SOIC (8) VSSOP (8) 引脚图 (和 封装)

表 4-2. 适用于短路到 (V-) 的器件引脚的引脚 FMA

引脚名称	引脚编号	对潜在故障影响的说明	故障影响的类别
OUT1	1	会导致过热。	B
IN1-	2	V- 处的输入为有效输入，但不大可能达到预期的应用效果。	C
IN1+	3	V- 处的输入为有效输入，但不大可能达到预期的应用效果。	C
(V-)	4	正常运行。	D
IN2+	5	V- 处的输入为有效输入，但不大可能达到预期的应用效果。	C
IN2-	6	V- 处的输入为有效输入，但不大可能达到预期的应用效果。	C
OUT2	7	会因输出短路电流而导致过热。	B
(V+)	8	从输入端到 V+ 的二极管会因输入信号而接通，进而导致 EOS。	B

表 4-3. 适用于开路器件引脚的引脚 FMA

引脚名称	引脚编号	对潜在故障影响的说明	故障影响的类别
OUT1	1	应用无法使用输出。	C
IN1-	2	浮点输入，电路可能无法正常运行。	C

表 4-3. 适用于开路器件引脚的引脚 FMA (continued)

引脚名称	引脚编号	对潜在故障影响的说明	故障影响的类别
IN1+	3	浮点输入，电路可能无法正常运行。	C
(V-)	4	最低电压引脚将尝试通过 ESD 二极管接地为内部接地供电。	B
IN2+	5	浮点输入，电路可能无法正常运行。	C
IN2-	6	浮点输入，电路可能无法正常运行。	C
OUT2	7	应用无法使用输出。	C
(V+)	8	最高电压引脚将尝试通过 ESD 二极管连接到 VCC 为内部接地供电。	B

表 4-4. 适用于短路到邻近引脚的器件引脚的引脚 FMA

引脚名称	引脚编号	短接到	对潜在故障影响的说明	故障影响的类别
OUT1	1	IN1-	负反馈，创建单位增益缓冲器。	C
IN1-	2	IN1+	不会损坏器件，应用电路将无法运行。	C
IN1+	3	(V-)	V- 处的输入为有效输入，但不大可能达到预期的应用效果。	C
(V-)	4	IN2+	V- 处的输入为有效输入，但不大可能达到预期的应用效果。	C
IN2+	5	IN2-	不会损坏器件，应用电路将无法运行。	C
IN2-	6	OUT2	负反馈，创建单位增益缓冲器。	C
OUT2	7	(V+)	会导致过热。	B
(V+)	8	OUT1	会导致过热。	B

表 4-5. 适用于短路到 (V+) 的器件引脚的引脚 FMA

引脚名称	引脚编号	对潜在故障影响的说明	故障影响的类别
OUT1	1	会导致过热。	B
IN1-	2	V+ 处的输入为有效输入，但不大可能达到预期的应用效果。	C
IN1+	3	V+ 处的输入为有效输入，但不大可能达到预期的应用效果。	C
(V-)	4	从输入端到 V+ 的二极管会因输入信号而接通，进而导致 EOS。	B
IN2+	5	V+ 处的输入为有效输入，但不大可能达到预期的应用效果。	C
IN2-	6	V+ 处的输入为有效输入，但不大可能达到预期的应用效果。	C
OUT2	7	会导致过热。	B
(V+)	8	从输入端到 V+ 的二极管会因输入信号而接通，进而导致 EOS。	D

4.2 TSSOP (14) 和 封装

图 4-2 TLV9064-Q1 所示为 TSSOP (14) SOIC (14) 和 封装的 引脚图。TLV9064-Q1 有关器件引脚的详细说明，请参阅 数据表中的“引脚配置和功能”部分。

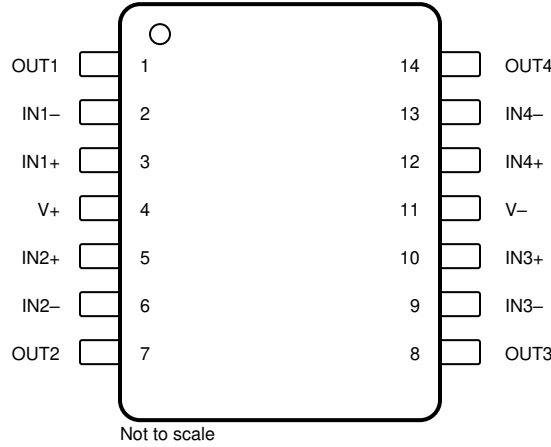


图 4-2. TSSOP (14) SOIC (14)引脚图 (和 封装)

表 4-6. 适用于短路到 (V-) 的器件引脚的引脚 FMA

引脚名称	引脚编号	对潜在故障影响的说明	故障影响的类别
OUT1	1	会导致过热。	B
IN1-	2	V- 处的输入为有效输入，但不大可能达到预期的应用效果。	C
IN1+	3	V- 处的输入为有效输入，但不大可能达到预期的应用效果。	C
(V+)	4	从输入端到 V+ 的二极管会因输入信号而接通，进而导致 EOS。	B
IN2+	5	V- 处的输入为有效输入，但不大可能达到预期的应用效果。	C
IN2-	6	V- 处的输入为有效输入，但不大可能达到预期的应用效果。	C
OUT2	7	会导致过热。	B
OUT3	8	会导致过热。	B
IN3-	9	V- 处的输入为有效输入，但不大可能达到预期的应用效果。	C
IN3+	10	V- 处的输入为有效输入，但不大可能达到预期的应用效果。	C
(V-)	11	正常运行。	D
IN4+	12	V- 处的输入为有效输入，但不大可能达到预期的应用效果。	C
IN4-	13	V- 处的输入为有效输入，但不大可能达到预期的应用效果。	C
OUT4	14	会导致过热。	B

表 4-7. 适用于开路器件引脚的引脚 FMA

引脚名称	引脚编号	对潜在故障影响的说明	故障影响的类别
OUT1	1	应用无法使用输出。	C
IN1-	2	浮点输入，电路可能无法正常运行。	C
IN1+	3	浮点输入，电路可能无法正常运行。	C
(V+)	4	最高电压引脚将尝试通过 ESD 二极管连接到 VCC 为内部接地供电。	B
IN2+	5	浮点输入，电路可能无法正常运行。	C
IN2-	6	浮点输入，电路可能无法正常运行。	C
OUT2	7	应用无法使用输出。	C
OUT3	8	应用无法使用输出。	C

表 4-7. 适用于开路器件引脚的引脚 FMA (continued)

引脚名称	引脚编号	对潜在故障影响的说明	故障影响的类别
IN3-	9	浮点输入，电路可能无法正常运行。	C
IN3+	10	浮点输入，电路可能无法正常运行。	C
(V-)	11	最低电压引脚将尝试通过 ESD 二极管接地为内部接地供电。	B
IN4+	12	浮点输入，电路可能无法正常运行。	C
IN4-	13	浮点输入，电路可能无法正常运行。	C
OUT4	14	应用无法使用输出。	C

表 4-8. 适用于短路到 (V+) 的器件引脚的引脚 FMA

引脚名称	引脚编号	对潜在故障影响的说明	故障影响的类别
OUT1	1	会导致过热。	B
IN1-	2	V+ 处的输入为有效输入，但不大可能达到预期的应用效果。	C
IN1+	3	V+ 处的输入为有效输入，但不大可能达到预期的应用效果。	C
(V+)	4	正常运行。	D
IN2+	5	V+ 处的输入为有效输入，但不大可能达到预期的应用效果。	C
IN2-	6	V+ 处的输入为有效输入，但不大可能达到预期的应用效果。	C
OUT2	7	会导致过热。	B
OUT3	8	会导致过热。	B
IN3-	9	V+ 处的输入为有效输入，但不大可能达到预期的应用效果。	C
IN3+	10	V+ 处的输入为有效输入，但不大可能达到预期的应用效果。	C
(V-)	11	从输入端到 V- 的二极管会因输入信号而接通，进而导致 EOS。	B
IN4+	12	V+ 处的输入为有效输入，但不大可能达到预期的应用效果。	C
IN4-	13	V+ 处的输入为有效输入，但不大可能达到预期的应用效果。	C
OUT4	14	会导致过热。	B

表 4-9. 适用于短路到邻近引脚的器件引脚的引脚 FMA

引脚名称	引脚编号	短路到	对潜在故障影响的说明	故障影响的类别
OUT1	1	IN1-	负反馈，创建单位增益缓冲器。	C
IN1-	2	IN1+	不会损坏器件，应用电路将无法运行。	C
IN1+	3	(V+)	V+ 处的输入为有效输入，但不大可能达到预期的应用效果。	C
(V+)	4	IN2+	V+ 处的输入为有效输入，但不大可能达到预期的应用效果。	C
IN2+	5	IN2-	不会损坏器件，应用电路将无法运行。	C
IN2-	6	OUT2	负反馈，创建单位增益缓冲器。	C
OUT2	7	OUT3	会导致过热 (引脚在相反的一侧，而非相邻的一侧)。	B
OUT3	8	IN3-	负反馈，创建单位增益缓冲器。	C
IN3-	9	IN3+	不会损坏器件，应用电路将无法运行。	C
IN3+	10	(V-)	接地处的输入为有效输入，但不大可能达到预期的应用效果。	C
(V-)	11	IN4+	如果其他输入为有效的共模范围，则 CH 4 输出高电平。	C
IN4+	12	IN4-	不会损坏器件，应用电路将无法运行。	C
IN4-	13	OUT4	负反馈，创建单位增益缓冲器。	C
OUT4	14	OUT1	会导致过热 (引脚在相反的一侧，而非相邻的一侧)。	B

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司