



Davor Glisic, Casey McCrea

摘要

越来越多的车载信息娱乐 (IVI) 系统使用多个显示屏向最终用户提供娱乐和信息内容，但使用多个应用处理器 (AP) 来驱动多个显示器或者开发可驱动多个显示屏的 AP 会需要很高的成本。借助 DS90Ux941AS-Q1 的功能可实现更经济的 IVI 系统设计，只需一个 AP 即可将内容传送到两个对称或非对称显示屏。在这些系统中，AP 接收两个视频帧并将其合并为一个超级帧，而 DS90Ux941AS-Q1 可分离超级帧，并将生成的帧转发到兼容的 FPD-Link III 解串器和所连接的显示屏。

DS90Ux941AS-Q1 与 FPD-Link III DS90Ux948-Q1、DS90Ux928Q-Q1 或 DS90Ux926Q-Q1 解串器兼容，可通过具有成本效益的 50 Ω 单端同轴电缆或 100 Ω 差分屏蔽双绞线 (STP) 和屏蔽四芯绞线 (STQ) 电缆提供单通道或双通道高速串行流。

本应用报告将讨论超级帧格式要求，为分离器应用配置 DS90Ux941AS-Q1 提供相关指导，并给出编程示例。

内容

1 引言.....	3
2 超级帧要求.....	4
2.1 左/右 3D 格式.....	4
2.2 交替行 3D 格式.....	5
2.3 交替像素 3D 格式.....	6
3 监视视频处理状态.....	7
3.1 VIDEO_3D_STS 寄存器 (地址 = 58h) [复位 = 0h].....	7
4 分离超级帧.....	8
5 帧裁剪.....	9
5.1 裁剪控制寄存器.....	11
5.2 裁剪选项.....	13
6 分离器模式像素时钟.....	14
6.1 SPLIT_CLK_CTL0_SPLIT_CLK_CTL0_P1 寄存器 (地址 = 3Eh) [复位 = 81h].....	15
6.2 SPLIT_CLK_CTL1_SPLIT_CLK_CTL1_P1 寄存器 (地址 = 3Fh) [复位 = 2h].....	15
7 编程示例.....	16
8 总结.....	16
9 参考文献.....	18
10 使用 DS90Ux941AS-Q1 处理中断.....	19
10.1 中断控制和状态 (INTB 和 REM_INTB 引脚).....	19
10.2 使用远程中断引脚 (REM_INTB) 在分离器模式下处理中断.....	19
10.3 REM_INTB_CTRL 寄存器 (地址 = 30h) [复位 = 0h].....	22
11 高速 GPIO 在分离器模式下运行.....	24
11.1 引言.....	24
11.2 高速控制配置.....	24
11.3 反向通道频率配置.....	25
11.4 分离器模式 GPIO.....	25
11.5 GPIO_0_Config 寄存器 (地址 = Dh) [复位 = 20h].....	27
11.6 GPIO_1_and_GPIO_2_Config 寄存器 (地址 = Eh) [复位 = 0h].....	27
11.7 GPIO_3_Config 寄存器 (地址 = Fh) [复位 = 0h].....	28
修订历史记录.....	28

插图清单

图 1-1. 超级帧创建和分离系统方框图.....	3
图 2-1. HDMI 1.4b 并排 (完整) 3D 格式.....	4
图 2-2. HDMI 1.4b 交替行 3D 格式.....	5
图 2-3. HDMI 1.4b 交替像素 3D 格式.....	6
图 4-1. 对称分离.....	8
图 5-1. 非对称分离与裁剪.....	9
图 5-2. 裁剪示例.....	10
图 8-1. 超级帧创建和分离流程图.....	17
图 10-1. 接收器中断传播方框图.....	19
图 10-2. 分离器模式中断传播方框图.....	20
图 10-3. 分离器中断模式下的 REM_INTB 逻辑.....	20
图 10-4. 分离器中断模式下的 INTB 逻辑.....	21
图 10-5. 使用标准 GPIO 信号的分离器模式中断信号路由示例.....	22
图 10-6. 使用标准 GPIO 直通模式的 GPIO 逻辑示例.....	22
图 11-1. 分离器模式 GPIO 方框图.....	26

表格清单

表 3-1. VIDEO_3D_STS 寄存器字段说明.....	7
表 5-1. CROP_START_X0_CROP_START_X0_P1 寄存器字段说明.....	11
表 5-2. CROP_START_X1_CROP_START_X1_P1 寄存器字段说明.....	11
表 5-3. CROP_STOP_X0_CROP_STOP_X0_P1 寄存器字段说明.....	11
表 5-4. CROP_STOP_X1_CROP_STOP_X1_P1 寄存器字段说明.....	11
表 5-5. CROP_START_Y0_CROP_START_Y0_P1 寄存器字段说明.....	12
表 5-6. CROP_START_Y1_CROP_START_Y1_P1 寄存器字段说明.....	12
表 5-7. CROP_STOP_Y0_CROP_STOP_Y0_P1 寄存器字段说明.....	12
表 5-8. CROP_STOP_Y1_CROP_STOP_Y1_P1 寄存器字段说明.....	12
表 6-1. SPLIT_CLK_CTL0_SPLIT_CLK_CTL0_P1 寄存器字段说明.....	15
表 6-2. SPLIT_CLK_CTL1_SPLIT_CLK_CTL1_P1 寄存器字段说明.....	15
表 10-1. REM_INTB_CTRL 寄存器字段说明.....	22
表 11-1. DES_CAP1 寄存器字段说明.....	24
表 11-2. DES_CAP2 寄存器字段说明.....	25
表 11-3. 反向通道频率设置.....	25
表 11-4. GPIO_0_Config 寄存器字段说明.....	27
表 11-5. GPIO_1_and_GPIO_2_Config 寄存器字段说明.....	27
表 11-6. GPIO_1_and_GPIO_2_Config 寄存器字段说明.....	28

商标

所有商标均为其各自所有者的财产。

1 引言

借助 DS90Ux941AS-Q1 分离器 and 裁剪功能，系统设计人员可使用具有成本效益的 IVI 系统，只需一个 AP 即可将内容传送到两个对称或非对称显示屏。一个应用处理器可接收两个视频帧并将它们合并为一个超级帧，还对视频数据进行必要的格式化，从而确保数据与 DS90Ux941AS-Q1 信号处理功能兼容（请参阅图 1-1）。

DS90Ux941AS-Q1 会执行进一步的视频格式化并将超级帧分离为两个对称帧，然后将生成的帧转发到兼容的 FPD-Link III 解串器和所连接的显示屏。如有必要，DS90Ux941AS-Q1 还可在将生成的帧转发到解串器和非对称显示屏之前，裁剪其中一个或全部两个帧以形成非对称帧。

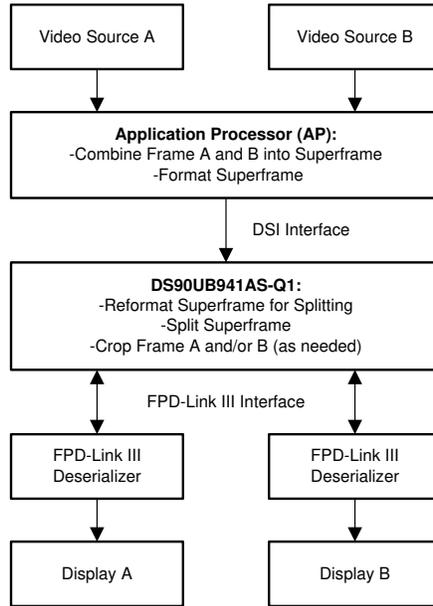


图 1-1. 超级帧创建和分离系统方框图

2 超级帧要求

DS90Ux941AS-Q1 支持以下格式的超级帧：

- 左/右 3D 格式
- 交替行 3D 格式
- 交替像素 3D 格式

在前两项中，DS90Ux941AS-Q1 将超级帧重组为交替像素格式，以便在 DS90Ux941AS-Q1 输出端轻松实现分离。对于交替像素选项，超级帧已经采用适合分离的格式。

为了在工作模式之间正确转换，仅当禁用 DSI 输入时才启用 3D 模式。

2.1 左/右 3D 格式

DS90Ux941AS-Q1 可将超级帧格式化为与 HDMI 1.4b 规范中规定的并排 3D 格式一致的双并排 (左/右) 图像。系统设计人员可对 DS90Ux941AS-Q1 进行重新编程，将左/右格式的视频重新格式化为具有交替像素的单图像，以便对超级帧进行分离。生成的超级帧具有相同数量且相同大小的行，但像素经过重新排序。DS90Ux941AS-Q1 可分离超级帧并将帧发送到两个独立的 FPD-Link III 解串器。

为确保正确运行，需要满足以下要求：

- 图像必须具有相同的视频格式 (行、像素、消隐间隔)。
- 使用的像素时钟必须是发送单图像所需频率的两倍。
- 水平消隐分量 (前沿、同步周期、后沿) 必须是单图像所需的像素数的两倍。
- 垂直消隐周期必须与单图像所需的数量相同。请注意，双图像中垂直消隐所需的总时间是单图像的两倍，因为该垂直消隐发生的次数是单图像中行数的两倍。
- 合并的图像所允许的最大行大小为 8191 像素 (24 位)。

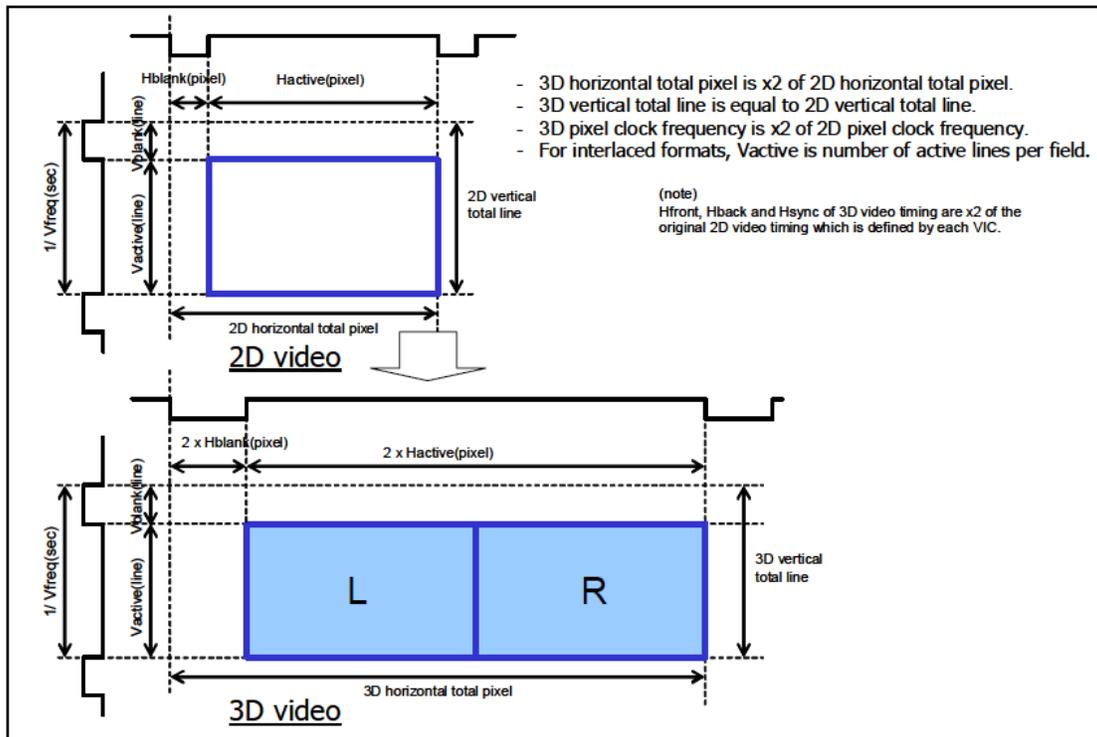


图 2-1. HDMI 1.4b 并排 (完整) 3D 格式

系统设计人员可设置 BRIDGE_CFG2 寄存器 (寄存器 0x56[7]) 中的 LEFT_RIGHT_3D 寄存器位来启用左/右输入模式。还必须在软件上设置 2D 图像行大小 IMG_LINE_SIZE (寄存器 0x32 和 0x33) 以及 IMG_DELAY 控制 (寄存器 0x34 和 0x35)。IMG_DELAY 用于适当延迟图像的再生，通常设置为较小的值 (例如，12 个时钟)。

IMG_LINE_SIZE 用于配置活动行大小，默认设置为 1280 像素以适应默认的 720p60 时序 (60fps 时为 1280x720)。

设计人员还可在 VIDEO_3D_STS 寄存器 (寄存器 0x58) 中监视左/右视频处理情况。

2.2 交替行 3D 格式

DS90Ux941AS-Q1 可将超级帧格式化为具有交替行、并与 HDMI 1.4b 规范中规定的交替行 3D 格式一致的双图像。DS90Ux941AS-Q1 可通过编程方式将交替行格式的视频重新格式化为具有交替像素的单图像，以便对超级帧进行分离。生成的超级帧具有一半的视频行数，但这些视频行具有两倍的长度。该超级帧可由 DS90Ux941AS-Q1 在 FPD-Link III 输出端进行分离，并将新帧发送到两个独立的解串器。

为确保正确运行，需要满足以下要求：

- 图像必须具有相同的视频格式 (行、像素、消隐间隔)
- 使用的像素时钟必须是发送单图像所需频率的两倍。
- 垂直消隐分量 (前沿、同步周期、后沿) 必须是单图像所需的视频行周期数的两倍。
- 水平消隐周期必须与单图像所需的像素数相同。请注意，双图像中水平消隐所需的总时间是单图像的两倍，因为该水平消隐发生的次数是单图像中行数的两倍。
- 所允许的最大行大小为 4095 像素 (24 位)。

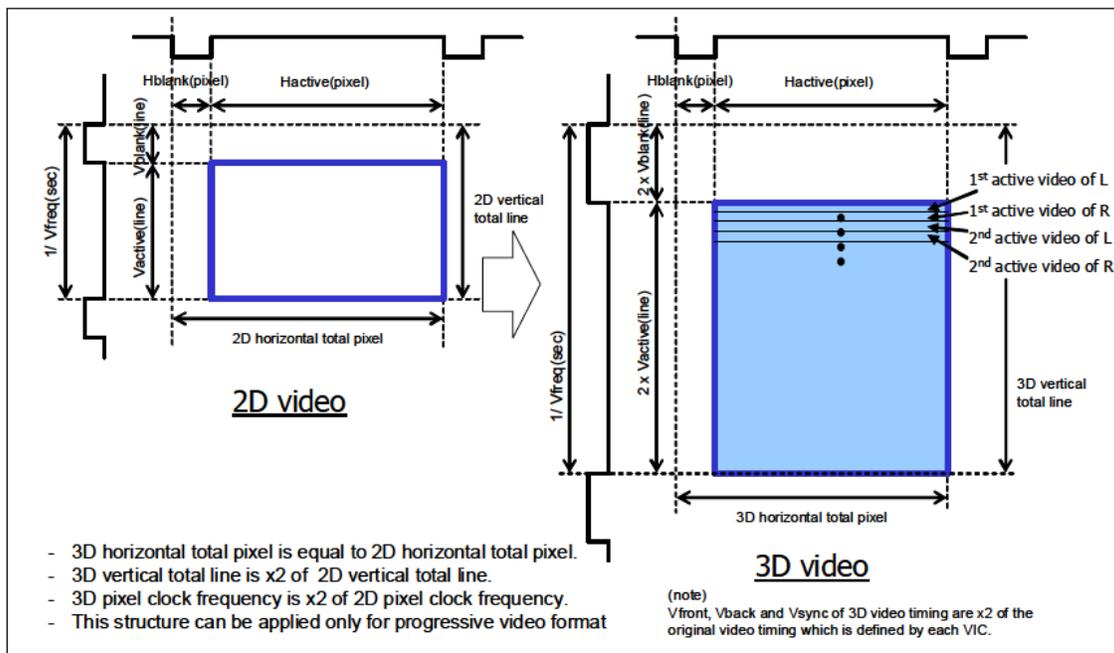


图 2-2. HDMI 1.4b 交替行 3D 格式

设计人员可设置 BRIDGE_CTL 寄存器 (寄存器 0x4F[4]) 中的 ALT_LINES_3D 寄存器位来启用交替行模式。

可在 VIDEO_3D_STS 寄存器 (寄存器 0x58) 中监视交替行视频处理状态。

2.3 交替像素 3D 格式

DS90Ux941AS-Q1 将超级帧格式化为具有交替像素的双图像，不需要对此图像格式进行任何特殊处理。该超级帧可由 DS90Ux941AS-Q1 分离，然后发送到两个独立的解串器。

为确保正确运行，需要满足以下要求：

- 图像必须具有相同的视频格式（行、像素、消隐间隔）。
- 使用的像素时钟必须是发送单图像所需频率的两倍。
- 水平消隐分量（前沿、同步周期、后沿）必须是单图像所需的像素数的两倍。
- 垂直消隐周期必须与单图像所需的数量相同。请注意，双图像中垂直消隐所需的总时间是单图像的两倍，因为该垂直消隐发生的次数是单图像中行数的两倍。
- 所允许的最大行大小为 4095 像素（24 位）。

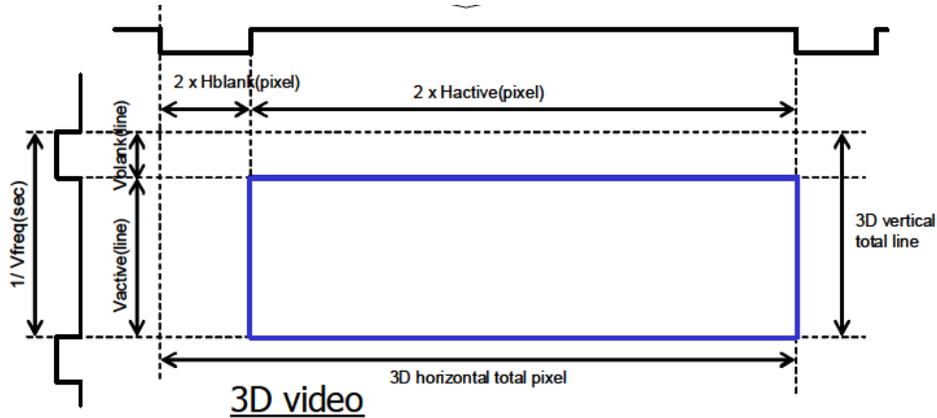


图 2-3. HDMI 1.4b 交替像素 3D 格式

交替像素模式是 DS90Ux941AS-Q1 的默认工作模式。

如果启用了分离器模式，有两个选项可正确地重新生成水平同步时序。优选的选项是使用 IMG_DELAY 的默认设置，并启用寄存器覆盖以使用 IMG_HSYNC_CTLx 寄存器覆盖每个端口的水平同步和水平后沿周期。前沿值可由行的总长度（活动行长度 + 水平后沿 + 水平同步）确定。第二个选项是允许自动生成水平同步时序，并将寄存器 0x34 0x35 中的 IMG_DELAY 值设置为大于 3D 图像的水平同步周期加上水平后沿周期（以像素为单位）。

3 监视视频处理状态

VIDEO_3D_STS 寄存器可用于监视左/右视频和交替行视频处理状态是否存在错误。如果发生任何处理错误，寄存器字段将设置为 1，并且仅在读取时被清除。根据 LINE_MISMATCH 字段的不同分离配置，仔细读取寄存器非常重要。

3.1 VIDEO_3D_STS 寄存器 (地址 = 58h) [复位 = 0h]

表 3-1 中介绍了 VIDEO_3D_STS。

表 3-1. VIDEO_3D_STS 寄存器字段说明

位	字段	类型	复位	说明
7-3	保留	R	0h	保留
2	LINE_OV_ERR	R/RC	0h	行缓冲区溢出： 设置为 1 时，表示由于接收到的视频行对于 3D 视频行缓冲区来说过长，因此在该缓冲区中检测到了错误。 对于交替行 3D 模式，如果视频行包含 4096 个或更多像素，则会设置此标志。 对于左/右 3D 模式或交替像素 3D 模式，如果视频行包含 8192 个或更多像素，则会设置此标志。 该标志将在读取后被清除。
1	LINE_VID_ERR	R/RC	0h	行视频错误： 设置为 1 时，表示无效的行长或消隐间隔导致在 3D 视频处理中检测到了错误。该标志在读取后被清除。
0	LINE_MISMATCH	R/RC	0h	行不匹配错误。 交替行 3D 模式： 设置为 1 时，表示已检测到奇数或偶数视频行长度不匹配。如果发现视频的奇数行和偶数行长度相同，则会出现这种情况。该标志在读取后被清除。 左/右 3D 模式： 设置为 1 时，表示已检测到行长度错误。如果接收到的视频行不是 IMG_LINE_SIZE 值的两倍，则会出现这种情况。如果接收到的行长度小于 IMG_LINE_SIZE，则可能检测不到错误。该标志在读取后被清除。如果在水平尺寸上裁剪了图像，该错误标志可能不准确。

4 分离超级帧

超级帧可在 DS90Ux941AS-Q1 上分离 (如图 4-1 所示)。在启用 DSI 输入之前, 必须配置分离器选项。这样做可确保器件在转发视频之前进入适当的模式。可通过寄存器设置或自举模式启用分离器模式。对于寄存器设置, 在 Dual_CTL1 寄存器 (0x58 [2:0] = 111) 中的 FPD3_TX_MODE 控制字段上选择“强制分离器模式”选项。可根据由上拉和下拉电阻器设置的电压比将 Mode_SEL [1:0] 配置为分离器模式。器件功能模式部分 (DS90UB941AS-Q1 数据表) 提供了有关硬件配置的信息。

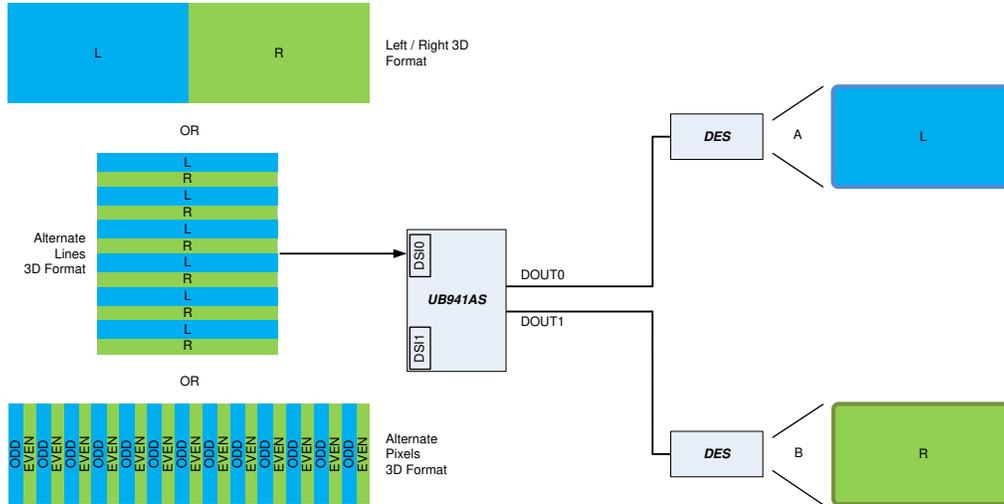


图 4-1. 对称分离

5 帧裁剪

为了实现帧的非对称分离，可对生成的输出图像进行裁剪。输入视频要求与对称分离的要求相同。超级帧必须包含两个相同大小的图像。这些图像的水平 and 垂直尺寸都会被裁剪以生成更小的图像。请注意，时钟频率会保持在超级帧频率的一半。此外，水平和垂直消隐间隔会随着裁剪幅度的增加而增加。

图 5-1 所示为 DSIO (也可以是 DS11) 上的一个超级帧流输入，它被分离成了两个不同的视频分辨率。当接收到超级帧时，该超级帧会重新格式化为交替像素 3D 格式，然后再分离成两个图像。接下来会对生成的图像中的一个或两个图像执行裁剪功能以获得所需的分辨率，然后将图像转发到兼容的解串器和所连接的显示屏。

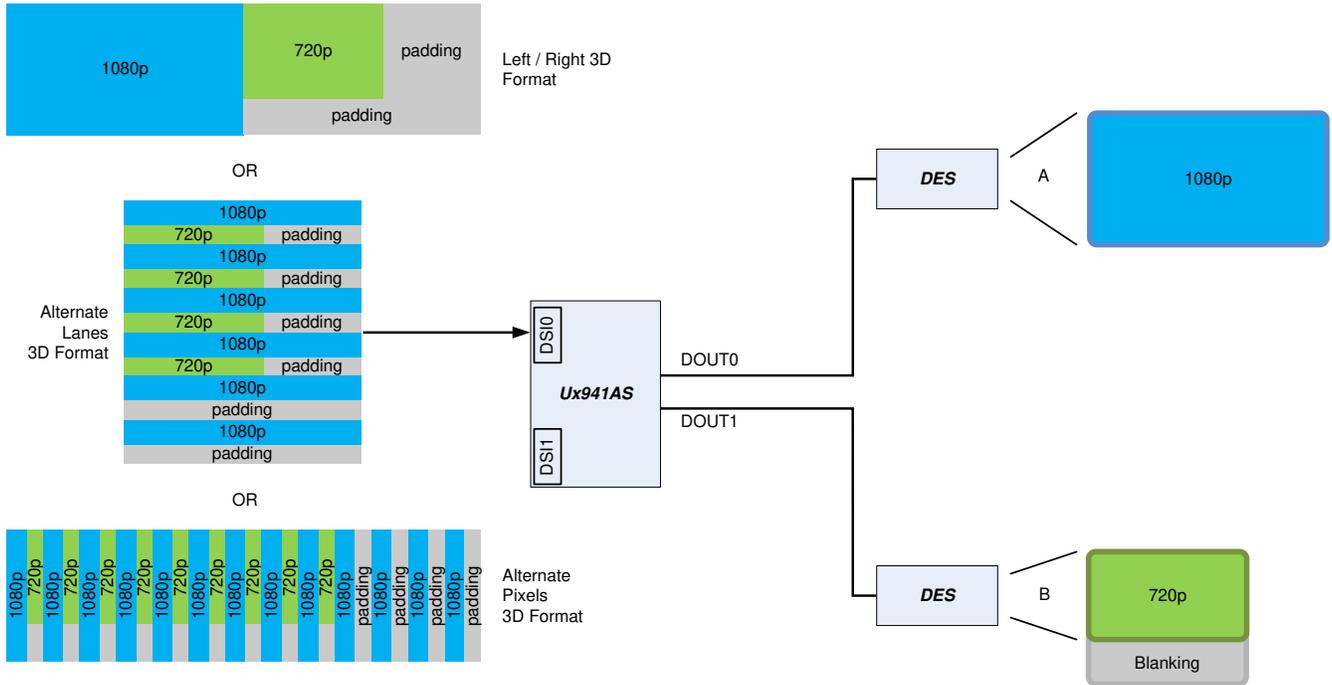


图 5-1. 非对称分离与裁剪

工程师可对每个图像启用图像裁剪以处理不对称分离。若要裁剪每个图像，工程师必须在节 5.1 所述的寄存器中对水平和垂直尺寸进行编程。帧的起点始于活动视频的开头，如下面的图 5-2 所示。通常，对于非对称分离，活动视频的水平 and 垂直尺寸差异会被添加到较小视频的前沿。不过，在超级帧图像中，生成的图像会发生偏移，使得前沿和后沿具有不同的值。图 5-2 所示为生成的裁剪图像与消隐参数之间的关系。

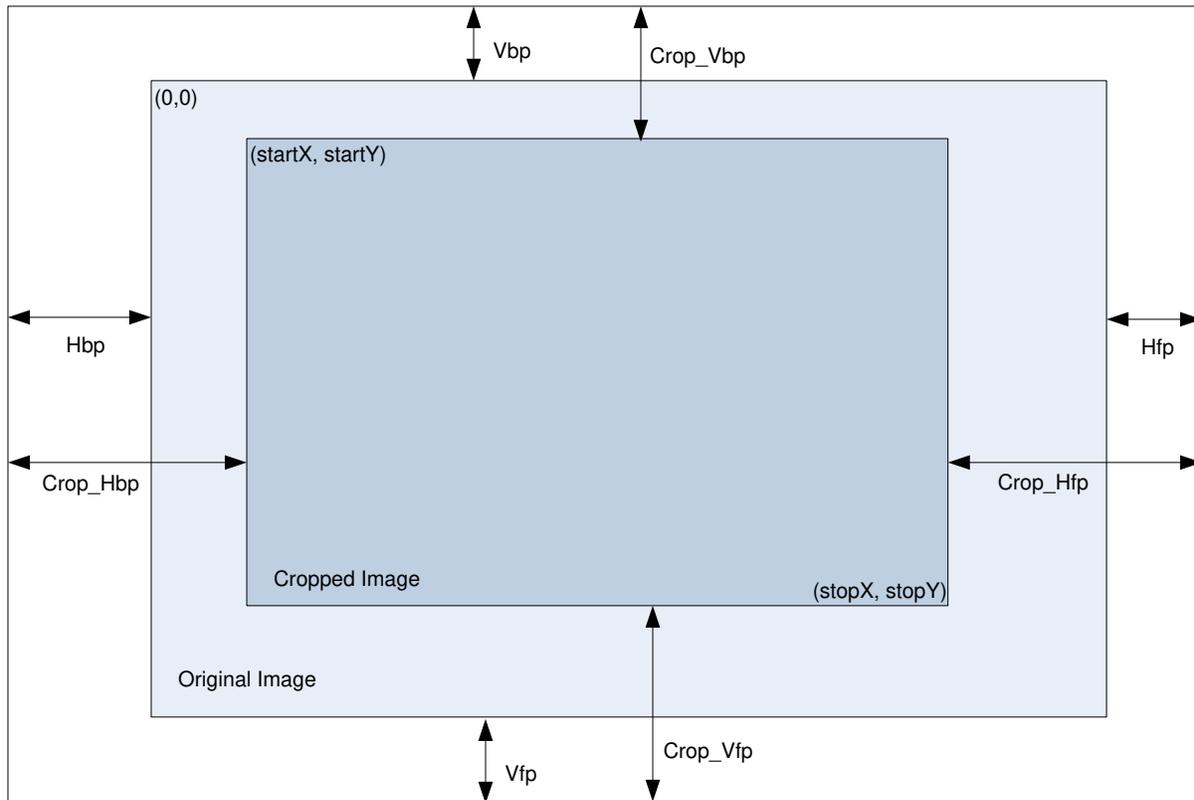


图 5-2. 裁剪示例

5.1 裁剪控制寄存器

每个端口的 CROP_START_X/Y 和 CROP_STOP_X/Y 寄存器可控制裁剪。

5.1.1 CROP_START_X0_CROP_START_X0_P1 寄存器 (地址 = 36h) [复位 = 0h]

表 5-1 中介绍了 CROP_START_X0_CROP_START_X0_P1。

表 5-1. CROP_START_X0_CROP_START_X0_P1 寄存器字段说明

位	字段	类型	复位	说明
7-0	CROP_START_X_7:0_CROP_START_X_P1_7:0	R/W	0h	裁剪起始 X0 寄存器。 在分离器或独立 2:2 模式下，此字段可控制所选的 FPD-Link III 端口。 图像裁剪起始 X 位置 (位 7:0)。 图像裁剪起始 X 位置指示要转发的视频行部分的水平起始位置。起始 X 位置之前的像素将不会被转发，替换为空白 (DE 失效)。像素位置范围从 0 到 N-1，其中 N 是以像素为单位的行长度。

5.1.2 CROP_START_X1_CROP_START_X1_P1 寄存器 (地址 = 37h) [复位 = 0h]

表 5-2 中介绍了 CROP_START_X1_CROP_START_X1_P1。

表 5-2. CROP_START_X1_CROP_START_X1_P1 寄存器字段说明

位	字段	类型	复位	说明
7	CROP_ENABLE_CROP_ENABLE_P1	R/W	0h	裁剪起始 X1 寄存器。 在分离器或独立 2:2 模式下，此字段可控制所选的 FPD-Link III 端口。 启用视频裁剪： 将此位置设置为 1 将启用针对所选端口的视频裁剪。使用 CROP_START_X/Y 和 CROP_STOP_X/Y 寄存器来设置 X、Y 起始和停止位置即可控制裁剪。
6-5	保留	R	0h	保留
4-0	CROP_START_X_12:8_CROP_START_X_P1_12:8	R/W	0h	图像裁剪起始 X 位置 (位 12:8)。 在分离器或独立 2:2 模式下，此字段可控制所选的 FPD-Link III 端口。 图像裁剪起始 X 位置指示要转发的视频行部分的水平起始位置。起始 X 位置之前的像素不会被转发，替换为空白 (DE 将失效)。像素位置范围从 0 到 N-1，其中 N 是以像素为单位的行长度。

5.1.3 CROP_STOP_X0_CROP_STOP_X0_P1 寄存器 (地址 = 38h) [复位 = 0h]

表 5-3 中介绍了 CROP_STOP_X0_CROP_STOP_X0_P1。

表 5-3. CROP_STOP_X0_CROP_STOP_X0_P1 寄存器字段说明

位	字段	类型	复位	说明
7-0	CROP_STOP_X_7:0_CROP_STOP_X_P1_7:0	R/W	0h	图像裁剪停止 X 位置 (位 7:0)。 在分离器或独立 2:2 模式下，此字段可控制所选的 FPD-Link III 端口。 图像裁剪停止 X 位置指示在启用裁剪后要转发的最后一个像素的位置。停止 X 位置之后的像素不会被转发，替换为空白 (DE 失效)。像素位置范围从 0 到 N-1，其中 N 是以像素为单位的行长度。

5.1.4 CROP_STOP_X1_CROP_STOP_X1_P1 寄存器 (地址 = 39h) [复位 = 0h]

表 5-4 中介绍了 CROP_STOP_X1_CROP_STOP_X1_P1。

表 5-4. CROP_STOP_X1_CROP_STOP_X1_P1 寄存器字段说明

位	字段	类型	复位	说明
7-5	保留	R	0h	保留。

表 5-4. CROP_STOP_X1_CROP_STOP_X1_P1 寄存器字段说明 (continued)

位	字段	类型	复位	说明
4-0	CROP_STOP_X_12:8_C ROP_STOP_X_P1_12:8	R/W	0h	图像裁剪停止 X 位置 (位 12:8)。 在分离器或独立 2:2 模式下, 此字段可控制所选的 FPD-Link III 端口。 图像裁剪停止 X 位置指示在启用裁剪后要转发的最后一个像素的位置。停止 X 位置之后的像素不会被转发, 替换为空白 (DE 失效)。像素位置范围从 0 到 N-1, 其中 N 是以像素为单位的行长度。

5.1.5 CROP_START_Y0_CROP_START_Y0_P1 寄存器 (地址 = 3Ah) [复位 = 0h]

表 5-5 中介绍了 CROP_START_Y0_CROP_START_Y0_P1。

表 5-5. CROP_START_Y0_CROP_START_Y0_P1 寄存器字段说明

位	字段	类型	复位	说明
7-0	CROP_START_Y_7:0_C ROP_START_Y_P1_7:0	R/W	0h	裁剪起始 Y0 寄存器。 在分离器或独立 2:2 模式下, 此字段可控制所选的 FPD-Link III 端口。 图像裁剪起始 Y 位置 (位 7:0)。 图像裁剪起始 Y 位置指示在启用裁剪后要转发的第一个视频行。起始 Y 位置之前的像素不会被转发, 替换为空白行 (DE 失效)。行位置范围从 0 到 N-1, 其中 N 是帧中的行数。在分离器或独立 2:2 模式下, 此字段可控制所选的 FPD-Link III 端口。

5.1.6 CROP_START_Y1_CROP_START_Y1_P1 寄存器 (地址 = 3Bh) [复位 = 0h]

表 5-6 中介绍了 CROP_START_Y1_CROP_START_Y1_P1。

表 5-6. CROP_START_Y1_CROP_START_Y1_P1 寄存器字段说明

位	字段	类型	复位	说明
7-5	保留	R	0h	保留。
4-0	CROP_START_Y_12:8_C CROP_START_Y_P1_12:8	R/W	0h	图像裁剪起始 Y 位置 (位 12:8)。 在分离器或独立 2:2 模式下, 此字段可控制所选的 FPD-Link III 端口。 图像裁剪起始 Y 位置指示在启用裁剪后要转发的第一个视频行。起始 Y 位置之后的视频行不会被转发, 替换为空白行 (DE 失效)。行位置范围从 0 到 N-1, 其中 N 是帧中的行数。

5.1.7 CROP_STOP_Y0_CROP_STOP_Y0_P1 寄存器 (地址 = 3Ch) [复位 = 0h]

表 5-7 中介绍了 CROP_STOP_Y0_CROP_STOP_Y0_P1。

表 5-7. CROP_STOP_Y0_CROP_STOP_Y0_P1 寄存器字段说明

位	字段	类型	复位	说明
7-0	CROP_STOP_Y_7:0_CR OP_STOP_Y_P1_7:0	R/W	0h	裁剪停止 Y0 寄存器。 在分离器或独立 2:2 模式下, 此字段可控制所选的 FPD-Link III 端口。 图像裁剪停止 Y 位置 (位 7:0)。 图像裁剪停止 Y 位置指示在启用裁剪后要转发的最后一个视频行。停止 Y 位置之后的视频行不会被转发, 替换为空白行 (DE 失效)。行位置范围从 0 到 N-1, 其中 N 是帧中的行数。

5.1.8 CROP_STOP_Y1_CROP_STOP_Y1_P1 寄存器 (地址 = 3Dh) [复位 = 0h]

表 5-8 中介绍了 CROP_STOP_Y1_CROP_STOP_Y1_P1。

表 5-8. CROP_STOP_Y1_CROP_STOP_Y1_P1 寄存器字段说明

位	字段	类型	复位	说明
7-5	保留	R	0h	保留。

表 5-8. CROP_STOP_Y1_CROP_STOP_Y1_P1 寄存器字段说明 (continued)

位	字段	类型	复位	说明
4-0	CROP_STOP_Y_12:8_C ROP_STOP_Y_P1_12:8	R/W	0h	图像裁剪停止 Y 位置 (位 12:8)。 在分离器或独立 2:2 模式下, 此字段可控制所选的 FPD-Link III 端口。 图像裁剪停止 Y 位置指示在启用裁剪后要转发的最后一个视频行。停止 Y 位置之后的视频行不会被转发, 替换为空白行 (DE 失效)。行位置范围从 0 到 N-1, 其中 N 是帧中的行数。

5.2 裁剪选项

除了裁剪选项之外, 还可修改水平同步宽度和水平后沿周期。前沿值可根据行的总长度 (活动行长度 + 水平后沿 + 水平同步) 确定。通常, 这些值是根据输入视频自动生成的 (双图像中值的一半), 但可通过设置 IMG_HSYNC_CTL 寄存器来覆盖这些值。通过设置 HSYNC_OV_EN 或 HBACK_OV_EN 控制值以及 IMG_HSYNC 和 IMG_HBACK 参数, 可单独覆盖水平同步周期和水平后沿。在覆盖 IMG_HBACK 参数时, 产生的后沿是编程值的一半经过取整后再加上一个额外的像素。在覆盖 IMG_HSYNC 参数时, 产生的同步宽度是编程值的一半再取整。如果 HSYNC 和 HBACK 值减小, 则将差值添加到水平前沿。如果 HSYNC 和 HBACK 值增大, 则从水平前沿减去差值。

6 分离器模式像素时钟

默认情况下，非对称分离方法以超级帧图像频率的一半生成每个结果图像。允许对每个生成的图像使用外部参考时钟或者 DPHY 通道时钟的 M/N 分频版本。为避免发生时钟抖动，TI 建议将 M 的值编程为 1。为了防止双图像缓冲存储器出现短脉冲宽度，分离器模式分频器的 N 必须大于 M 。此外，1 除以 M/N 的比率必须是整数。 M/N 的默认设置提供了分离对称视频通常所需的一半的时钟频率。使用一半的比率会导致图像具有明显的水平消隐；增大 N 值可减少水平消隐。请注意，这不会影响垂直消隐。

6.1 SPLIT_CLK_CTL0_SPLIT_CLK_CTL0_P1 寄存器 (地址 = 3Eh) [复位 = 81h]

表 6-1 中介绍了 SPLIT_CLK_CTL0_SPLIT_CLK_CTL0_P1。

表 6-1. SPLIT_CLK_CTL0_SPLIT_CLK_CTL0_P1 寄存器字段说明

位	字段	类型	复位	说明
7	SPLIT_CLK_DIV_EN_SPLIT_CLK_DIV_EN_P1	R/W	1h	分离器模式时钟控制寄存器 0。 此字段可控制所选的 FPD-Link III 端口。 分离器模式时钟分频器使能。 该寄存器启用分离器模式时钟分频器。在分离器模式下，如果该寄存器设置为 0，则会禁用用于运行分离器的像素时钟。在更改分离器分频器设置 SPLIT_CLK_SEL、SPLIT_CLK_DIV_M 和 SPLIT_CLK_DIV_N 之前，应禁用分频器。此外，为确保正确的模式转换，必须仅在禁用 DSI 输入后才能更改分频器设置。 如果禁用分离器模式，则会忽略这些值。此字段可控制所选的 FPD-Link III 端口。
6-5	SPLIT_CLK_SEL	R/W	0h	分离器模式时钟选择。 该寄存器为所选端口选择分离器 FPD-Link III 发送侧的时钟源。 00：输入像素时钟除以 2 (默认值)。 01：来自 DPHY 输入时钟的 M/N 分频器。 10：来自 REFCLK0 引脚上的外部时钟的 M/N 分频器。 11：来自 REFCLK1 引脚上的外部时钟的 M/N 分频器。
4-0	SPLIT_CLK_DIV_M_SPLIT_CLK_DIV_M_P1	R/W	1h	分离器模式时钟分频器 M 值。 该寄存器控制 M/N 分频器 (用于从所选的输入时钟生成分离器模式像素时钟) 的 M 设置。 M/N 的默认设置提供了分离对称视频通常所需的一半时钟频率。 如果禁用分离器模式，则会忽略这些值。此字段可控制所选的 FPD-Link III 端口。

6.2 SPLIT_CLK_CTL1_SPLIT_CLK_CTL1_P1 寄存器 (地址 = 3Fh) [复位 = 2h]

表 6-2 中介绍了 SPLIT_CLK_CTL1_SPLIT_CLK_CTL1_P1。

表 6-2. SPLIT_CLK_CTL1_SPLIT_CLK_CTL1_P1 寄存器字段说明

位	字段	类型	复位	说明
7-0	SPLIT_CLK_DIV_N_SPLIT_CLK_DIV_N_P1	R/W	2h	分离器模式时钟控制寄存器 1。 此字段可控制所选的 FPD-Link III 端口。 分离器模式时钟分频器 N 值。 该寄存器控制 M/N 分频器 (用于从所选的输入时钟生成分离器模式像素时钟) 的 N 设置。 M/N 的默认设置提供了分离对称视频通常所需的一半时钟频率。 如果禁用分离器模式，则会忽略这些值。此字段可控制所选的 FPD-Link III 端口。

7 编程示例

以下示例代码对器件进行了配置，从而将具有左/右 3D 格式的 2560x720 (2x1280x720 , 60fps , 100MHz PCLK) 超级帧从 4 通道 DSI 源分离到两个具有标准 720p 和 480p 分辨率的远程显示屏。假设 720p 显示屏连接到 FPD-Link 端口 0，并假设 480p 显示屏连接到 FPD-Link 端口 1。该示例代码还对器件进行了配置以确保在分离之后和将数据转发到 720p 显示屏之前裁剪端口 1 视频。

```

WriteI2C (0x01,0x08) //禁用 DSI
WriteI2C (0x1E,0x01) //选择 FPD-Link III 端口 0
WriteI2C (0x4F,0x8C) //设置 DSI_CONTINUOUS_CLOCK, 4 个通道, DSI 端口 0
WriteI2C (0x5B,0x07) //强制进入分离器模式
WriteI2C (0x56,0x80) //启用左/右 3D 处理以允许分离超级帧
WriteI2C (0x32,0x00) //将行大小设置为 1280 (LSB)
WriteI2C (0x33,0x05) //将行大小设置为 1280 (MSB)
//裁剪端口 0 720p 图像
WriteI2C (0x1E,0x01) //选择 FPD-Link III 端口 1
WriteI2C (0x36,0x00) //将裁剪起始 X 位置设置为 0 (LSB)
WriteI2C (0x37,0x80) //将裁剪起始 X 位置设置为 0 (MSB) 并启用裁剪
WriteI2C (0x38,0xFF) //将裁剪停止 X 位置设置为 1279 (LSB)
WriteI2C (0x39,0x04) //将裁剪停止 X 位置设置为 1279 (MSB)
WriteI2C (0x3A,0x00) //将裁剪起始 Y 位置设置为 0 (LSB)
WriteI2C (0x3B,0x00) //将裁剪起始 Y 位置设置为 0 (MSB)
WriteI2C (0x3C,0xCF) //将裁剪停止 Y 位置设置为 719 (LSB)
WriteI2C (0x3D,0x02) //将裁剪停止 Y 位置设置为 719 (MSB)
//裁剪端口 1 480p 图像
WriteI2C (0x1E,0x02) //选择 FPD-Link III 端口 1
WriteI2C (0x36,0x00) //将裁剪起始 X 位置设置为 0 (LSB)
WriteI2C (0x37,0x80) //将裁剪起始 X 位置设置为 0 (MSB) 并启用裁剪
WriteI2C (0x38,0x7F) //将裁剪停止 X 位置设置为 639 (LSB)
WriteI2C (0x39,0x02) //将裁剪停止 X 位置设置为 639 (MSB)
WriteI2C (0x3A,0x00) //将裁剪起始 Y 位置设置为 0 (LSB)
WriteI2C (0x3B,0x00) //将裁剪起始 Y 位置设置为 0 (MSB)
WriteI2C (0x3C,0xDF) //将裁剪停止 Y 位置设置为 479 (LSB)
WriteI2C (0x3D,0x01) //将裁剪停止 Y 位置设置为 479 (MSB)
//在 DSI 端口 0 上对 TSKIP_CNT_DSI 参数进行编程
WriteI2C (0x40,0x04) //选择 DSI 端口 0 数字寄存器
WriteI2C (0x41,0x05) //选择 DPHY_SKIP_TIMING 寄存器
WriteI2C (0x42,0x1E) //为 300MHz DSI 时钟频率写入 TSKIP_CNT 值
WriteI2C (0x01,0x00) //启用 DSI

```

8 总结

借助 DS90Ux941AS-Q1 的视频处理功能，设计人员可运用具有成本效益的应用处理器来创建具有多个显示屏的 IVI 系统。工程师可按照本报告中给出的建议和编程示例，以对称或非对称的方式分离超级帧。

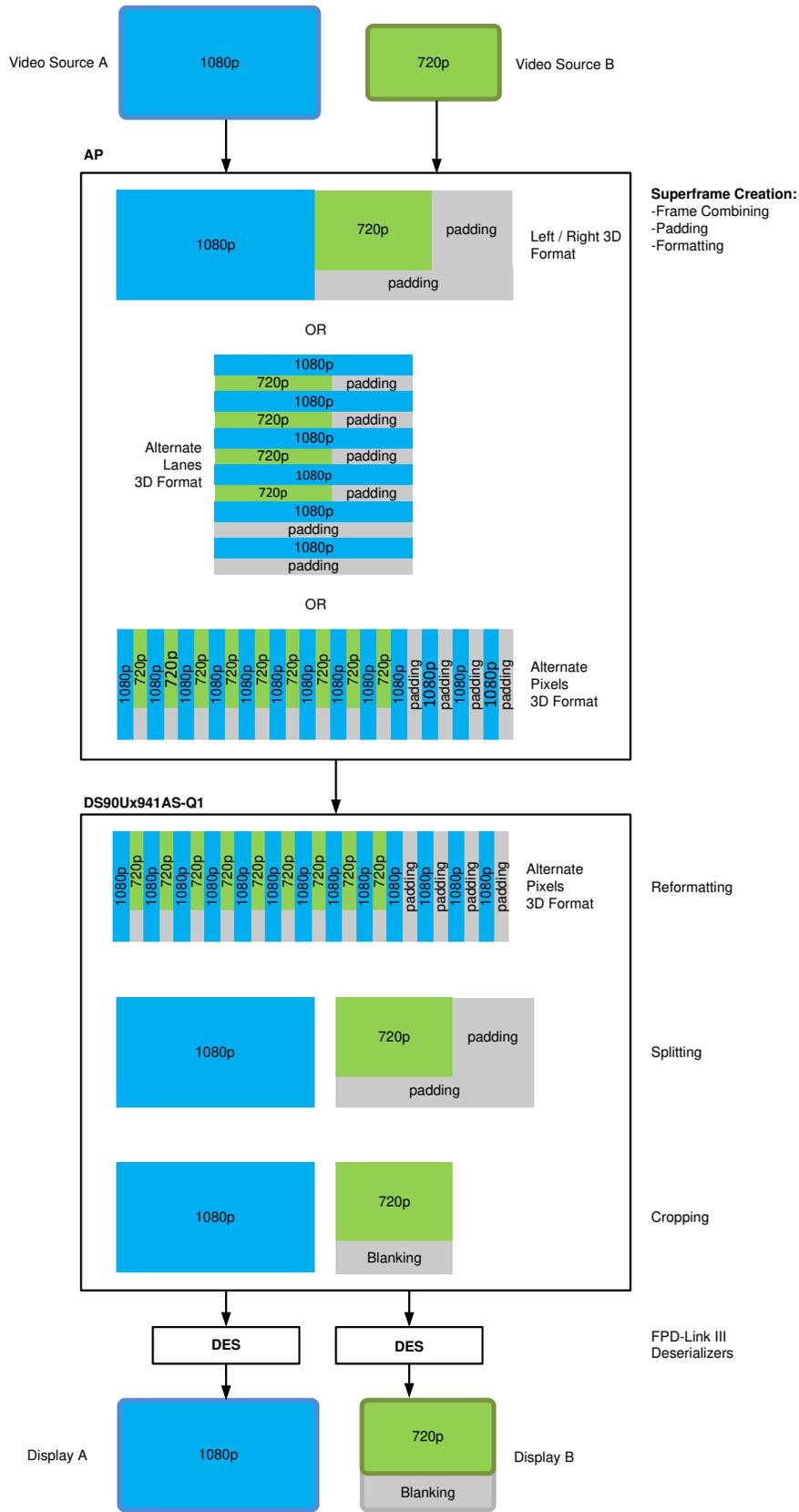


图 8-1. 超级帧创建和分离流程图

9 参考文献

- [《DS90UB941AS-Q1 DSI 转 FPD-Link III 桥接串行器》](#) (SNLS640)
- 高清多媒体接口规范 1.4a 版本 (2010 年 3 月 4 日), HDMI 许可, LLC.

10 使用 DS90Ux941AS-Q1 处理中断

10.1 中断控制和状态 (INTB 和 REM_INTB 引脚)

HDCP 发送器可通过 INTB 引脚向所连接的控制器生成中断信号。这种方法允许控制器处理身份验证流程的某个部分，或指示链路状态或身份验证中的错误。INTB 引脚是可与其它中断源共享的开漏、低电平有效信号。HDCP 中断控制寄存器 (HDCP_ICR, 地址 0xC6) 启用各种中断条件，而 HDCP 中断状态寄存器 (HDCP_ISR, 地址 0xC7) 用于监控中断条件。HDCP_ICR 的位 0 是全局中断使能位，必须与至少一个其他中断使能位一起设置才能在低电平有效的 INTB 引脚上产生中断。

在检测中断时，控制器必须读取 HDCP_ISR 寄存器以确定中断条件。HDCP_ISR 的位 0 指示是否发生了中断，而各个状态位指示触发了哪些条件。读取 HDCP_ISR 也会清除中断，从而释放 INTB 引脚。如果需要，控制器随后可读取 HDCP_STS 寄存器以确定当前器件状态。有关可用中断条件的详细信息，请参阅数据表中的 HDCP_ICR 和 HDCP_ISR 寄存器定义。

接收器中断 (HDCP_ICR 和 HDCP_ISR 寄存器的位 5) 是一种特殊情况。该中断用于将外部中断从 HDCP 接收器 INTB_IN 引脚传播到 HDCP 发送器中断引脚 (INTB)。该中断为低电平有效，处理方式与其他中断条件类似。当控制器检测到中断信号的下降沿时，HDCP 发送器会在中断条件下锁存，设置 HDCP_ISR 寄存器中的 IS_RX_INT 位，并将 INTB 引脚置于低电平。要清除中断信号，控制器必须读取 HDCP_ISR 以释放 INTB 并清除 HDCP_ISR。然后，控制器可检查 HDCP_STS:RX_INT 位以确定 HDCP 接收器 INTB_IN 引脚的当前状态。在 INTB_IN 信号的下一个下降沿出现之前，INTB 引脚保持无效。图 10-1 所示为接收器中断传播的典型图。

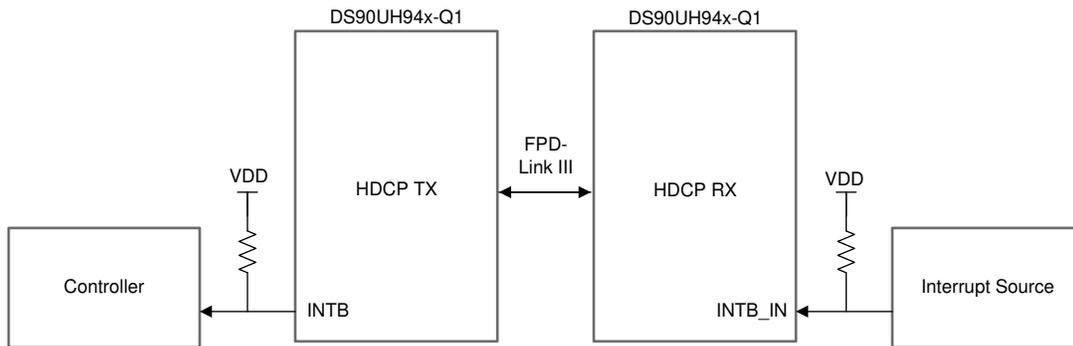


图 10-1. 接收器中断传播方框图

处理接收器中断的顺序如下：

1. INTB_IN 被下游器件拉低。
2. HDCP 发送器将 INTB 拉低。
3. 控制器检测 INTB 低电平并读取 HDCP_ISR 寄存器以确定中断源。这样会清除 HDCP 发送器上的中断，从而释放 INTB。
4. 控制器通常会访问远程中断源以处理下游中断，从而清除驱动 INTB_IN 的中断条件。
5. 系统准备好捕捉另一个中断条件。

10.2 使用远程中断引脚 (REM_INTB) 在分离器模式下处理中断

DS90Ux941AS-Q1 包含一个专用的远程中断引脚 (REM_INTB)。该引脚可直通由已连接的 FPD-Link III 解串器 (例如 DS90Ux948-Q1) 发出的 INTB 信号。在有效链路连接期间，解串器 INTB_IN 的值会反映到 DS90Ux941-Q1 REM_INTB 引脚上。在双路 FPD3 模式下，REM_INTB 引脚指示由已连接的双路功能解串器发出的 INTB_IN。

如果连接了多个解串器，则 REM_INTB 通常会指示多个解串器中 INTB_IN 引脚的组合中断。如果任一条连接报告了远程中断，则组合中断便会生效。如果需要，远程中断控制器 (REM_INTB_CTRL, 地址 0x30) 允许来自两个解串器的独立远程中断。图 10-2 所示为独立远程中断的接收器中断传播的典型图。

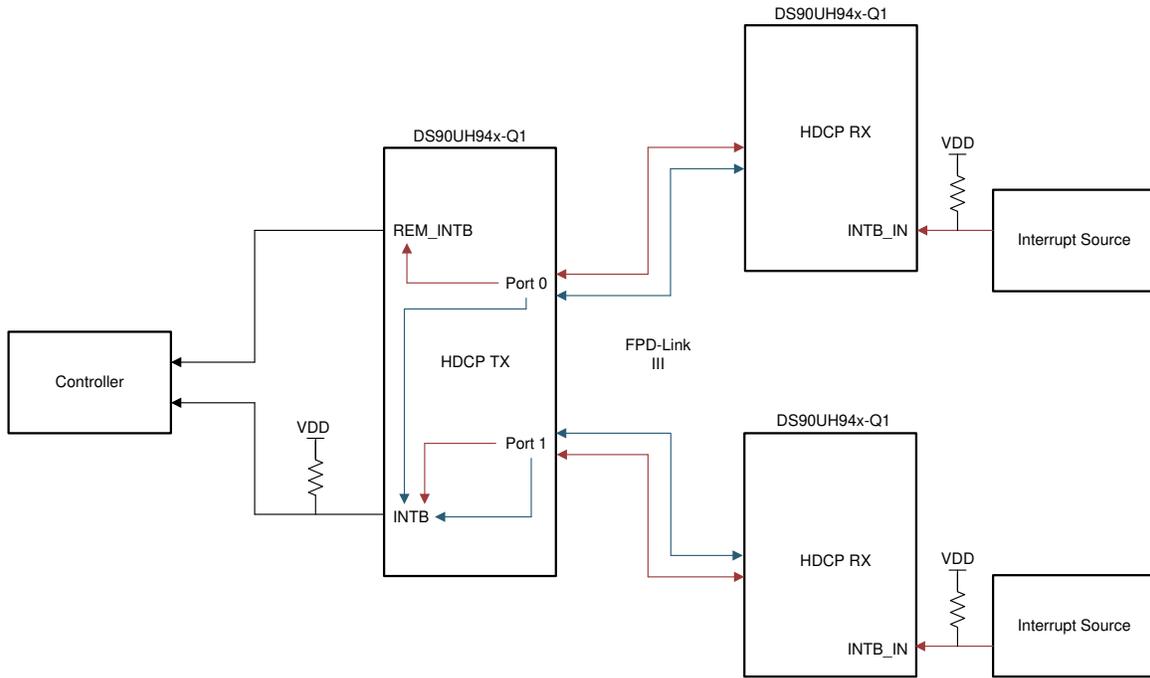


图 10-2. 分离器模式中中断传播方框图

REM_INTB_MODE 字段的选项 0001 将端口 0 远程中断带到 REM_INTB 引脚，并将端口 1 远程中断带到 INTB 引脚。对于 INTB 引脚，远程中断会与 HDCP 中断寄存器源结合，但只有通过 HDCP_ICR 寄存器启用 HDCP 中断后，HDCP 中断才有效。

请注意，在分离器模式下，端口 0 和端口 1 上的锁存行为和逻辑状态不同

端口 0 (REM_INTB) :

- REM_INTB 在远程解串器上输出与 INTB_IN 相反的逻辑电平
- REM_INTB 不像非分离器模式那样进行锁存

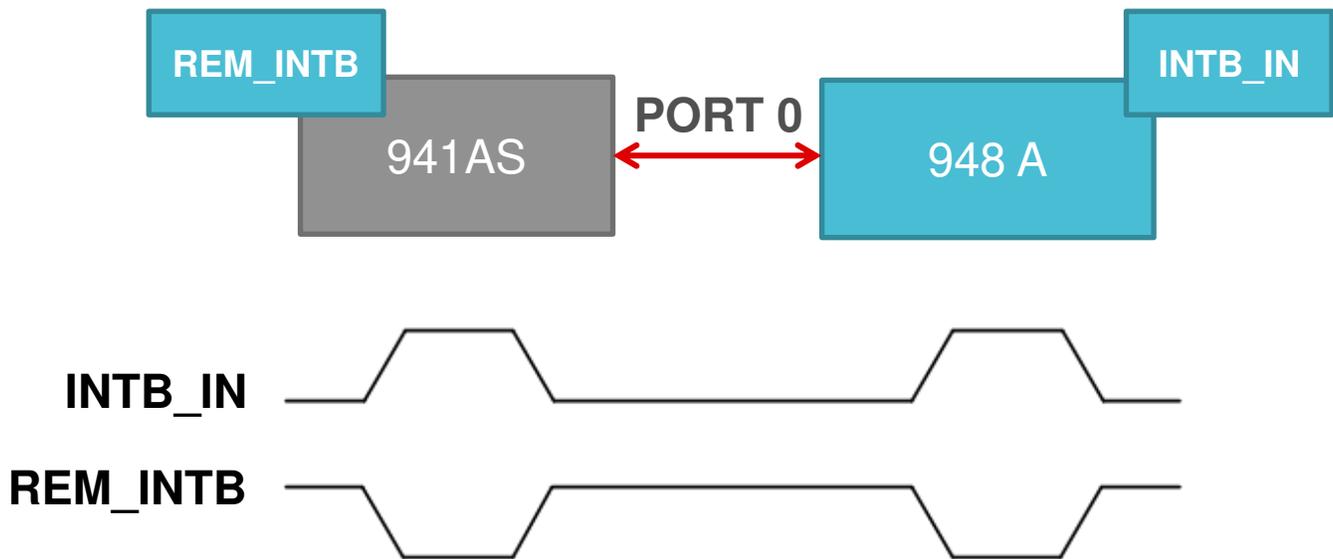


图 10-3. 分离器中断模式下的 REM_INTB 逻辑

端口 1 (INTB) :

- INTB_IN 从低电平转换为高电平后，INTB 锁存到低电平
- 通过读取 HDCP_ISR 寄存器 (0xC7) 可将 INTB 锁存器清除为高电平

- 如果读取 0xC7 时 INTB_IN 仍为高电平，则中断不会清除。为了清除 INTB 锁存器，INTB_IN 必须在读取 0xC7 之前恢复到逻辑低电平

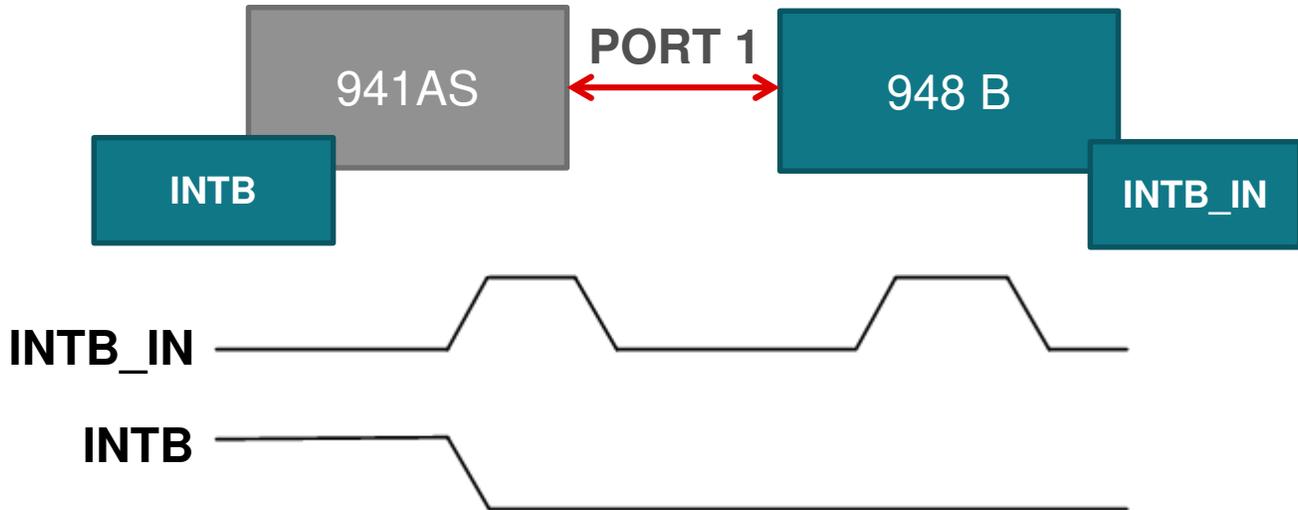


图 10-4. 分离器中断模式下的 INTB 逻辑

在分离器模式下处理接收器中断的顺序如下：

端口 0：

1. INTB_IN 被端口 0 上的下游器件拉高或拉低
2. DS90Ux941AS-Q1 上的 REM_INTB 引脚自动输出与 INTB_IN 相反的逻辑电平
3. 由于 REM_INTB 在分离器模式下不锁存，必须配置系统软件以忽略正在进行的转换，直到中断得到响应
4. 系统软件可采取行动以访问端口 0 上的远程中断源（例如，触摸控制器），从而清除 INTB_IN 信号并使其恢复到原来的低电平或高电平状态
5. REM_INTB 将还原到与 INTB_IN 相反的逻辑电平

端口 1：

1. INTB_IN 被端口 1 上的下游器件拉高
2. DS90Ux941AS-Q1 上的 INTB 引脚将从高电平转换为低电平并锁存到低电平状态
3. 如果控制器检测到 INTB 为低电平且 HDCP 中断功能为启用状态，则控制器会读取 HDCP_ISR 寄存器以确定中断源。这样会清除 HDCP 发送器上的中断并释放 INTB，但前提是中断来自其中一个 HDCP 接收器器件。
4. 如果仍未清除 INTB，则中断来自连接到 INTB_IN 的远程中断源，因此，控制器必须访问远程中断源（例如，触摸控制器）的状态寄存器来清除下游中断并在端口 1 上将 INTB_IN 恢复到逻辑低电平
5. 一旦 INTB_IN 引脚在端口 1 上恢复到逻辑低电平，控制器就会读取 HDCP_ISR 寄存器以清除 INTB 锁存器并在 DS90Ux941AS-Q1 上将 INTB 恢复到逻辑高电平

如果系统无法使用上述中断逻辑，则可改用标准 GPIO 模式从连接到分离器模式下每个远程解串器的外设器件（例如，触摸控制器）发送中断信号。使用标准 GPIO 信号时，两个信号都不会锁存，并且远程 GPIO 信号的逻辑电平将与本地 GPIO 信号的逻辑电平匹配（无反转）。GPIO 配置如第 3.4 节所述

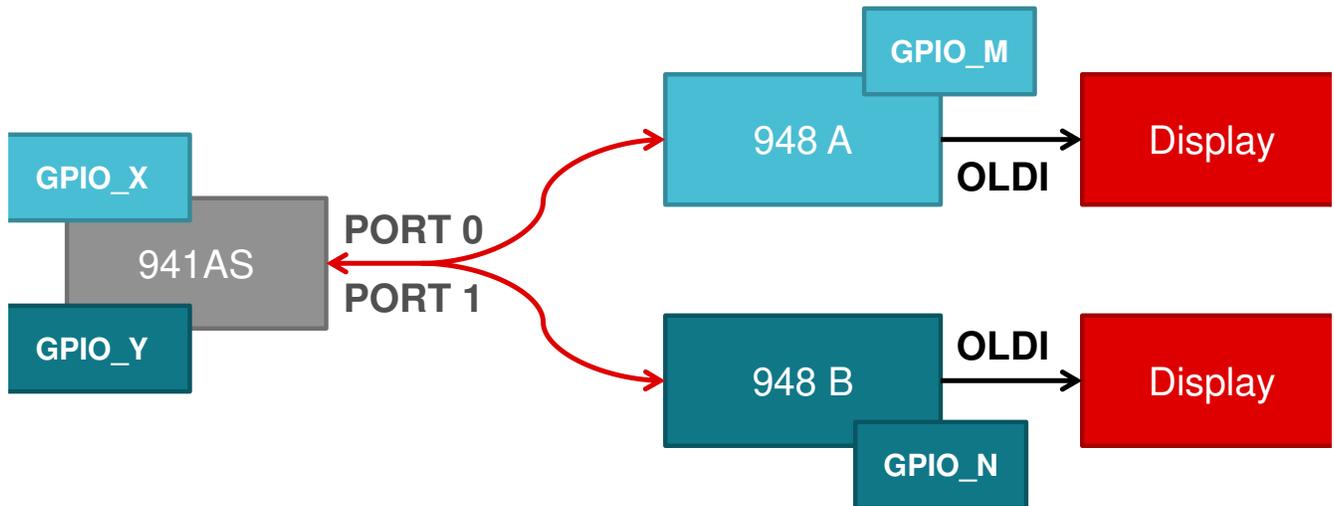


图 10-5. 使用标准 GPIO 信号的分离器模式中中断信号路由示例

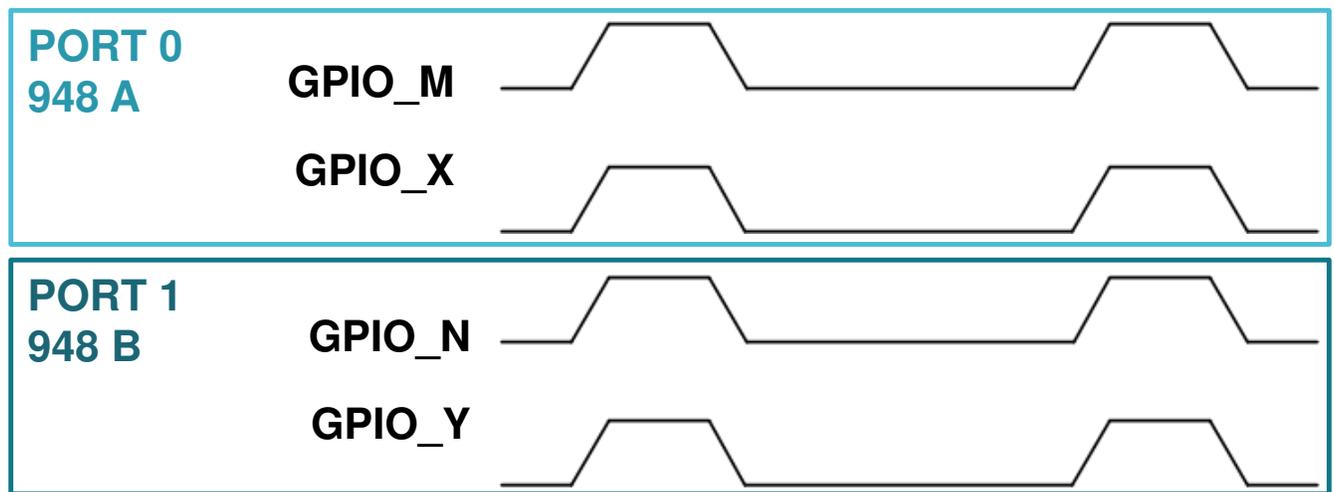


图 10-6. 使用标准 GPIO 直通模式的 GPIO 逻辑示例

10.3 REM_INTB_CTRL 寄存器 (地址 = 30h) [复位 = 0h]

表 10-1 中介绍了 REM_INTB_CTRL。

表 10-1. REM_INTB_CTRL 寄存器字段说明

位	字段	类型	复位	说明
7-4	保留	R	0h	保留

表 10-1. REM_INTB_CTRL 寄存器字段说明 (continued)

位	字段	类型	复位	说明
3-0	REM_INTB_MODE	R/W	0h	<p>允许选择不同的引脚来输出远程中断。如果有多个链路可用（不在双路 FPD-Link III 工作模式下），则 REM_INTB 通常是来自两个端口的组合中断。请参阅下面的选项 0001，了解在何种例外情况下允许来自两个端口的独立远程中断。</p> <p>确定在哪个引脚上输出远程中断：</p> <p>0000：未启用</p> <p>0001：REM_INTB 指示端口 0 远程中断，INTB 表示端口 1 远程中断</p> <p>0001x、01xx 保留</p> <p>1000：GPIO0</p> <p>1001：GPIO1</p> <p>1010：GPIO2</p> <p>1011：GPIO3</p> <p>1100：D_GPIO1</p> <p>1101：D_GPIO2</p> <p>1110：D_GPIO3</p> <p>1111：D_GPIO4</p>

11 高速 GPIO 在分离器模式下运行

11.1 引言

DS90Ux94x-Q1 系列器件使用一条或两条链路来整合正向和反向通信通道。正向通道数据通常携带视频信息，但也可包括用于其他通信的额外带宽；反向通道信令提供速度较慢的反向通信。GPIO 信号可通过一条或两条链路在正反向两个方向发送。

11.2 高速控制配置

为了配置高速控制通道模式，可使用 I2C 寄存器接口在解串器中设置以下寄存器控制值。只有在解串器检测到有效的接收器锁定条件（通过 LOCK 引脚或寄存器 0x0C 中的 LOCK 状态）后，才能启用 HSCC 模式。这样可确保串行器在启用高速模式之前已正确确定解串器功能。此外，如果接收器锁定状态丢失，必须禁用 HSCC 模式，直到有效的锁定条件恢复

HSCC 模式分为两个寄存器。前两位在表 11-2 中的 HSCC_MODE_2:1 字段下。位 0 在表 11-1 中的 HSCC_MODE_0 字段下。

11.2.1 DES_CAP1 寄存器（地址 = 20h）

表 11-1 中介绍了 DES_CAP1

表 11-1. DES_CAP1 寄存器字段说明

位	字段	类型	复位	说明
7	FREEZE_DES_CAP FREEZE_DES_CAP_1	R	0h	如果设置了 PORT1_SEL，则该寄存器指示端口 1 功能冻结解串器功能防止通过双向控制通道自动加载解串器功能。这些功能被冻结后保持寄存器 0x20 和 0x21 中写入的值。
6	HSCC_MODE_0 _HSCC_MODE_P1_0	R/W	0h	高速控制通道位 0 3 位 HSCC 表示中的最低位。其他 2 位包含在解串器功能 2 中。一旦检测到 RX 锁定，双向控制通道便会自动配置该字段。软件可覆盖该值，但还必须设置 FREEZE DES CAP 位以防被双向控制通道覆盖。
5	保留	R	0h	保留
4	保留	R	0h	保留
3	DUAL_LINK_CAP DUAL_LINK_CAP_1	R/W	0h	双链路功能 指示解串器是否支持双链路工作模式。一旦检测到 RX 锁定，双向控制通道便会自动配置该字段。软件可覆盖该值，但还必须设置 FREEZE DES CAP 位以防被双向控制通道覆盖。
2	DUAL_CHANNEL_CA P DUAL_CHANNEL_CA P_1	R/W	0h	双通道 0/1 指示 在支持双链路的器件中，指示这是主通道还是辅助通道。 0：主通道（通道 0） 1：辅助通道（通道 1） 一旦检测到 RX 锁定，双向控制通道便会自动配置该字段。软件可覆盖该值，但还必须设置 FREEZE DES CAP 位以防被双向控制通道覆盖。
1	VID_24B_HD_AUD VID_24B_HD_AUD_P 1	R/W	0h	解串器同时支持 24 位视频和高清音频 一旦检测到 RX 锁定，双向控制通道便会自动配置该字段。软件可覆盖该值，但还必须设置 FREEZE DES CAP 位以防被双向控制通道覆盖。
0	DES_CAP_FC_GPIO DES_CAP_FC_GPIO_ P1	R/W	0h	解串器支持正向通道帧中的 GPIO 一旦检测到 RX 锁定，双向控制通道便会自动配置该字段。软件可覆盖该值，但还必须设置 FREEZE DES CAP 位以防被双向控制通道覆盖。

11.2.2 DES_CAP2 寄存器（地址 = 21h）

表 11-2 中介绍了 DES_CAP2

表 11-2. DES_CAP2 寄存器字段说明

位	字段	类型	复位	说明
7-4	保留	R	0h	保留
3	FC_BCC_CRC6	R/W	0h	已启用增强型 CRC 和启动序列
2	RGB_CHKSUM_ERR	R	0h	检测到 RGB 校验和错误： 如果通过 HDCP 发送器 HDCP_DBG 寄存器启用了 RGB 校验和，该位将指示是否检测到校验和错误。
1-0	HSCC_MODE_2:1 HSCC_MODE_P1_2:1	0,RW	0h	高速控制通道位 0 3 位 HSCC 指示中的高位。最低位包含在解串器功能 1 中。 000：正常帧，GPIO 模式 001：高速 GPIO 模式，1 个 GPIO 010：高速 GPIO 模式，2 个 GPIO 011：高速 GPIO 模式，4 个 GPIO 100：保留 101：保留 110：高速正向通道 SPI 模式 111：高速反向通道 SPI 模式 在单链路器件中，仅支持正常反向通道帧模式

11.3 反向通道频率配置

解串器包括振荡器分频器控制功能，旨在支持除默认 5Mbps 速度之外的其他反向通道频率。工程师可在寄存器 0x32 中配置 OSC_DIVIDER 控件，在寄存器 0x23[2] 中配置 BC_FREQ_SELECT 控件，从而控制振荡器分频器。支持的频率为 100MHz/N 或 50MHz/N。表 11-3 列出了反向通道频率设置。

OSC_DIVIDER 的非默认设置仅用于评估目的，因为该设置可能导致器件中的其他功能在不合适的频率下运行。请注意，如果 BC_HIGH_SPEED 设置为 1，则仅支持 N 的偶数值。

表 11-3. 反向通道频率设置

OSC_Divider	DIV 分压比 N	BC_FREQ_SELECT (Mbps) 0	BC_FREQ_SELECT (Mbps) 1	BC_HIGH_SPEED (Mbps) 1
0x0	1	50	100	不适用
0x1	2	25	50	100
0x2	3	16.67	33.33	不适用
0x3	4	12.5	25	50
0x4	5	10	20	不适用
0x5	6	8.33	16.67	33
0x6	7	7.14	14.28	不适用
0x7	8	6.25	12.5	25
0x8	9	5.55	11.11	不适用
0x9	10	5 (默认值)	10	20
0xA	11	4.55	9.1	不适用
0xB	12	4.17	8.33	16.67
0xC	13	3.85	7.69	不适用
0xD	14	3.57	7.14	14.28
0xE	15	3.33	6.67	不适用
0xF	16	3.125	6.25	12.5

11.4 分离器模式 GPIO

每个 GPIO 或 DGPIO 都可配置为正向或反向。为了使 GPIO 正确运行，串行器和解串器都必须配置以确保正确运行。每个器件的寄存器文档中介绍了 GPIO 和 DGPIO 的配置。请参阅 GPIO 配置寄存器的说明。请注意，在反向通道、高速 GPIO 模式中，只有某些 DGPIO 引脚可用于仅在反向通道中发送一个或两个 GPIO 信号的选项。

在分离器模式下，GPIO 信号通过 DS90Ux941AS-Q1 FPD3 TX 端口 0，D_GPIO 信号通过 DS90Ux941AS-Q1 FPD3 TX 端口 1。图 11-1 所示为一种可能的设置。

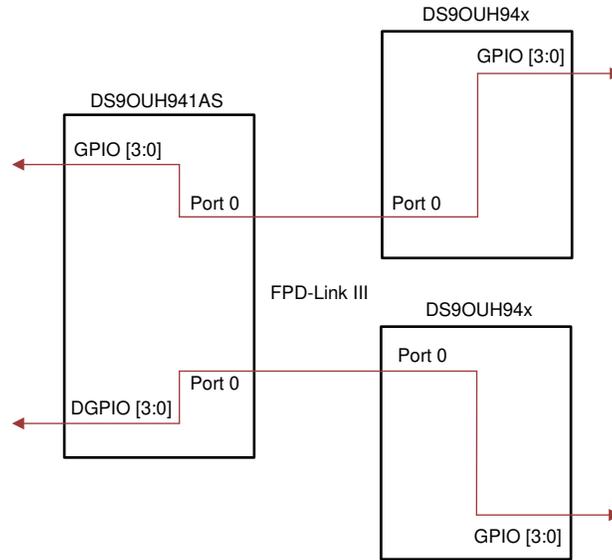


图 11-1. 分离器模式 GPIO 方框图

11.5 GPIO_0_Config 寄存器 (地址 = Dh) [复位 = 20h]

表 11-4 中介绍了 GPIO_0_Config。

表 11-4. GPIO_0_Config 寄存器字段说明

位	字段	类型	复位	说明
7-4	REV_ID	R	2h	GPIO 和 D_GPIO 配置。 如果设置了 PORT1_SEL, 则该寄存器将控制 D_GPIO0 引脚 修订版本 ID 0010 : DS90Ux941AS-Q1
3	GPIO_OUTPUT_VALUE_D_GPIO0_OUTPUT_VALUE	R/W	0h	本地 GPIO 输出值。 当启用 GPIO 功能、本地 GPIO 方向为输出且禁用远程 GPIO 控制时, 该值将在 GPIO 引脚上输出。如果链路中断, 该值也会在远程默认模式下输出到 GPIO 引脚。
2-0	GPIO0_MODE_D_GPIO0_MODE	R/W	0h	GPIO 0 模式。 确定 GPIO 引脚的工作模式： x00 : 功能输入模式, GPIO0 输入 x10 : 三态 001 : GPIO 模式, 输出 011 : GPIO 模式, 输入 101 : 远程保持 - 输出远程数据, 在链路中断时保持数据 111 : 远程默认 - 输出远程数据, 在链路中断时驱动默认数据 (输出值)

11.6 GPIO_1_and_GPIO_2_Config 寄存器 (地址 = Eh) [复位 = 0h]

表 11-5 中介绍了 GPIO_1_and_GPIO_2_Config。

表 11-5. GPIO_1_and_GPIO_2_Config 寄存器字段说明

位	字段	类型	复位	说明
7	GPIO2_OUTPUT_VALUE_D_GPIO2_OUTPUT_VALUE	R/W	0h	GPIO1/GPIO2 和 D_GPIO1/D_GPIO2 配置。 如果设置了 PORT1_SEL, 则该寄存器将控制 D_GPIO1 和 D_GPIO2 引脚。 本地 GPIO 输出值。 当启用 GPIO 功能、本地 GPIO 方向为输出且禁用远程 GPIO 控制时, 该值将在 GPIO 引脚上输出。如果链路丢失, 该值也会在远程默认模式下输出到 GPIO 引脚。
6-4	GPIO2_MODE_D_GPIO2_MODE	R/W	0h	GPIO 2 模式。 确定 GPIO 引脚的工作模式： x00 : 功能输入模式, I2S_DC 输入 x10 : 三态 001 : GPIO 模式, 输出 011 : GPIO 模式, 输入 101 : 远程保持 - 输出远程数据, 在链路丢失时保持数据 111 : 远程默认 - 输出远程数据, 在链路丢失时驱动默认数据 (输出值)
3	GPIO1_OUTPUT_VALUE_D_GPIO1_OUTPUT_VALUE	R/W	0h	本地 GPIO 输出值。 当启用 GPIO 功能、本地 GPIO 方向为输出且禁用远程 GPIO 控制时, 该值将在 GPIO 引脚上输出。如果链路丢失, 该值也会在远程默认模式下输出到 GPIO 引脚。
2-0	GPIO1_MODE_D_GPIO1_MODE	R/W	0h	GPIO 1 模式。 确定 GPIO 引脚的工作模式： x00 : 功能输入模式, I2S_DC 输入 x10 : 三态 001 : GPIO 模式, 输出 011 : GPIO 模式, 输入 101 : 远程保持 - 输出远程数据, 在链路丢失时保持数据 111 : 远程默认 - 输出远程数据, 在链路丢失时驱动默认数据 (输出值)

11.7 GPIO_3_Config 寄存器 (地址 = Fh) [复位 = 0h]

表 11-6 介绍了 GPIO_3_Config。

表 11-6. GPIO_1_and_GPIO_2_Config 寄存器字段说明

位	字段	类型	复位	说明
7-4	保留	R/W	0h	GPIO3 和 D_GPIO3 配置。 如果设置了 PORT1_SEL，则该寄存器将控制 D_GPIO3。 本地 GPIO 输出值。 当启用 GPIO 功能、本地 GPIO 方向为输出且禁用远程 GPIO 控制时，该值将在 GPIO 引脚上输出。如果链路中断，该值也会在远程默认模式下输出到 GPIO 引脚。
3	GPIO3_OUTPUT_VALUE D_GPIO3_OUTPUT_VA LUE	R/W	0h	本地 GPIO 输出值。 当启用 GPIO 功能、本地 GPIO 方向为输出且禁用远程 GPIO 控制时，该值将在 GPIO 引脚上输出。如果链路中断，该值也会在远程默认模式下输出到 GPIO 引脚。
2-0	GPIO1_MODE_D_GPIO3 _MODE	R/W	0h	GPIO 3 模式。 确定 GPIO 引脚的工作模式： x00：功能输入模式，I2S_DC 输入 x10：三态 001：GPIO 模式，输出 011：GPIO 模式，输入 101：远程保持 - 输出远程数据，在链路中断时保持数据 111：远程默认 - 输出远程数据，在链路中断时驱动默认数据（输出值）

修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (September 2019) to Revision A (October 2020)

Page

• 将文中提到的 DS90UB941AS-Q1 和 DS90UH941AS-Q1 全部更改为 DS90Ux941AS-Q1，因为本报告对 UH 和 UB 器件型号均适用.....	3
• 更改了“非对称分离与裁剪”图以准确反映裁剪后较小图像的垂直消隐.....	9
• 更改了用于设置 DSI 连续时钟模式的代码示例：0x4F = 0x8C.....	16
• 更改了“超级帧创建和分离流程图”以反映裁剪后较小图像的垂直消隐.....	16
• 更改了分离器模式中中断行为的详细信息.....	19

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司