

高串数锂电池包短路保护电路的设计及考虑因素

张楚涛 Hugo Zhang

TI 电量计产品技术支持

摘要

高串数锂电池包被广泛应用于电动工具、吸尘器、电动自行车、基站备用电源和储能系统等。电池包在实际使用过程中，可能发生各种各样的异常情况，如高温环境、低温环境、正负端短路等。由于锂电池的特性，需要对其进行严格且精确的监控和保护。在众多的保护项中，短路保护应该是最严酷，也是最容易导致板子和元器件损坏的。本文将根据实际调试经验，详细介绍高串数锂电池包短路保护电路的设计及考虑因素。

目录

1. 概述	2
2. 短路保护介绍	2
3. 短路保护电路的失效模式.....	3
3.1. 过电压烧坏 MOSFET 的失效模式.....	3
3.2. 过能量烧坏 MOSFET 的失效模式.....	5
4. MOSFET 选型	6
5. 总结	6
参考文档.....	6

图

图 1: BQ76930 简化电路图.....	2
图 2: 短路保护时的波形.....	3
图 3: 寄生电感示意图.....	4
图 4: 不同驱动能力时短路保护的波形.....	4
图 5: MOSFET 关断时的能量损耗.....	5

1. 概述

这里说的短路是指在电池包对外输出的正端（PACK+）和负端（PACK-）直接短路。这会产生几百安甚至上千安的短路电流。这么大的短路电流如果不在极短的时间内掐断电流通路，可能会导致保护板，及其上面的电子元器件，甚至电芯本身损坏。最终造成冒烟、起火、爆炸等危险性事故。所以必须在很短的时间内把短路电流掐断。实现这一功能的电路，叫短路保护电路。

2. 短路保护介绍

短路保护电路的功能是在检测到电流超过设定的阈值，且持续超过设定的延迟时间，就会关断放电 MOSFET，掐断短路电流。通常短路保护电路包括图 1 所示的电流检测电路，驱动电路和 MOSFET。

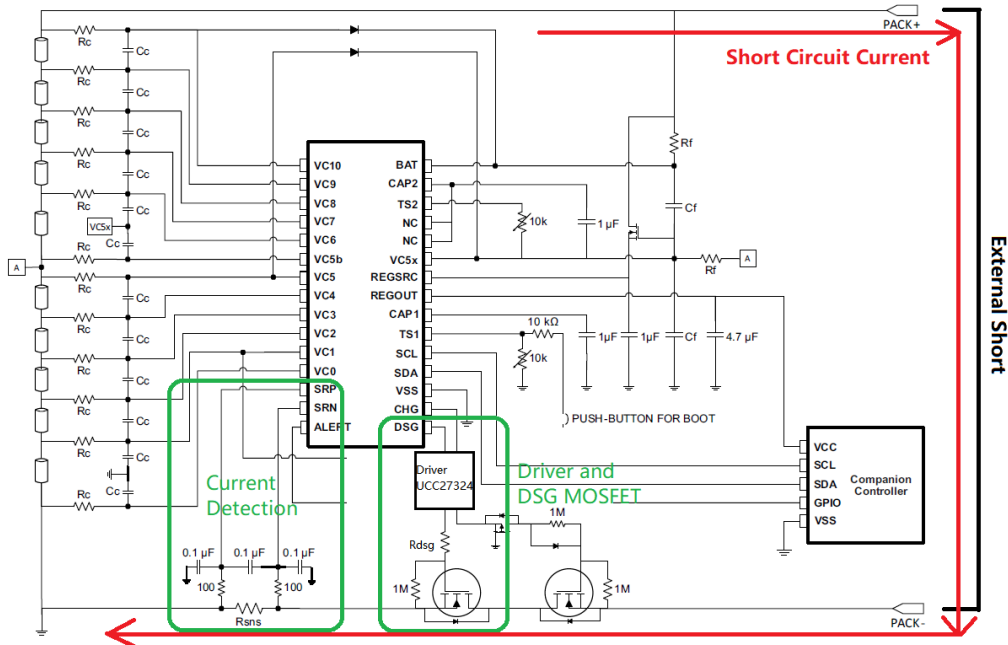


图 1: BQ76930 简化电路图

当电池包的正端（PACK+）和负端（PACK-）在外部短路时，产生的短路电流的大小与串联电芯的总电压和整个环路的阻抗有关。整个环路的阻抗包括电芯自身的内阻，电流检测电阻，MOSFET 导通阻抗，板上走线的寄生阻抗，外部短路阻抗等。总体来说，整个环路的阻抗是比较小的，大概是几十到几百毫欧，所以短路电流非常大。可达几百安甚至上千安。这就要求在几十到几百微秒内，把放电 MOSFET 关断，从而把短路电流切断。

下面以图 2 为例，介绍整个短路保护动作的过程。可以把保护动作分为两部分：一是从短路发生到 MOSFET 刚开始动作的阶段，这段时间就是短路保护的延迟时间，可以通过参数配置来选择和调整，这段时间一般是

几十到几百微秒；二是从 MOSFET 开始动作到 MOSFET 完全关断的阶段，这段时间一般是几十微秒。这段时间跟硬件电路设计有关，包括驱动电路的驱动能力，MOSFET 的寄生参数等有关。

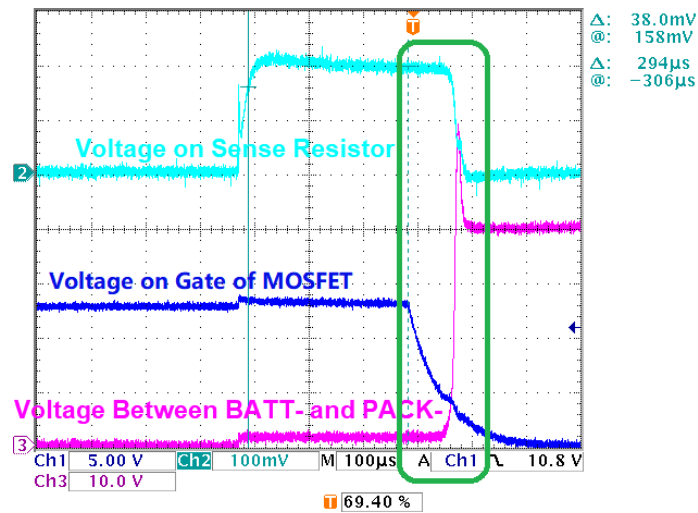


图 2：短路保护时的波形

3. 短路保护电路的失效模式

短路保护电路的失效，通常是表现成 MOSFET 烧坏。失效模式包括过电压烧坏 MOSFET 和过能量烧坏 MOSFET。下面将针对这两种失效模式进行详细的介绍和分析。

3.1. 过电压烧坏 MOSFET 的失效模式

因为发生短路的时候，会产生很大的短路电流。而放电 MOSFET 从开始动作到完全关断，时间非常短。这就产生非常大的瞬态电压尖峰。如果这个瞬态电压尖峰超过了放电 MOSFET 的最大耐压，就会导致放电 MOSFET 的损坏。下面将会以图 3 来详细分析。

因为整个电池包各个部分都存在着寄生电感，包括：

- (1)，18650 电芯或者软包聚合物电芯内部，都是通过卷绕的方式制成的。所以每节电芯都会存在寄生的电感。
- (2)，PCB 走线存在寄生电感。
- (3)，外部短路线路的寄生电感。

根据楞次定律，当放电 MOSFET 从开始动作到完全关断，短路电流从最大值减小到 0 时，寄生电感产生的感应电动势如图 3 蓝框所示。感应电动势的大小可以有 $V = L * (di/dt)$ 来计算。其中 V 是感应电动势， L 是寄生电感， di 是电流的变化， dt 是电流变化所持续的时间。所有寄生电感产生的感应电动势叠加起来，最终在放电 MOSFET 的漏极产生一个比电池电压高很多的瞬态电压尖峰，如图 2 所示。

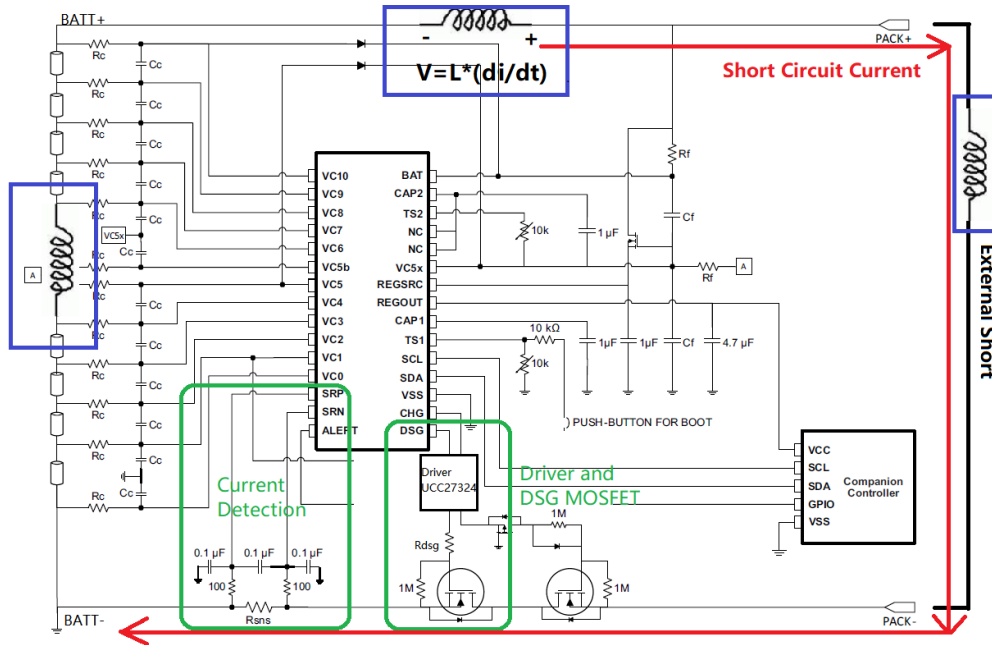


图 3: 寄生电感示意图

从 $V = L * (di/dt)$ 公式来看，如果要优化瞬态电压尖峰，可以从 L ， di 和 dt 入手。但对于寄生电感 L ，没有多少可优化的空间。对于电流的变化 di ，是由短路电流来决定，也没有太多的优化空间。因为这两项都是由硬件（电芯特性，电路板）决定的。唯一可以优化的就是电流变化持续的时间 dt 。可以适当减慢放电 MOSFET 的关断速度，从而增大 dt ，来降低感应电动势 V 。

下图是以图 3 电路为基础，通过调整驱动电路上的 R_{dsg} 来优化瞬态电压尖峰的测试结果。
 Ch2, 绿色, PACK-端的电压; Ch3, 紫色, 电流检测电阻 R_{sns} 上的电压; 电流检测电阻 $R_{sns}=1m\Omega$ 。

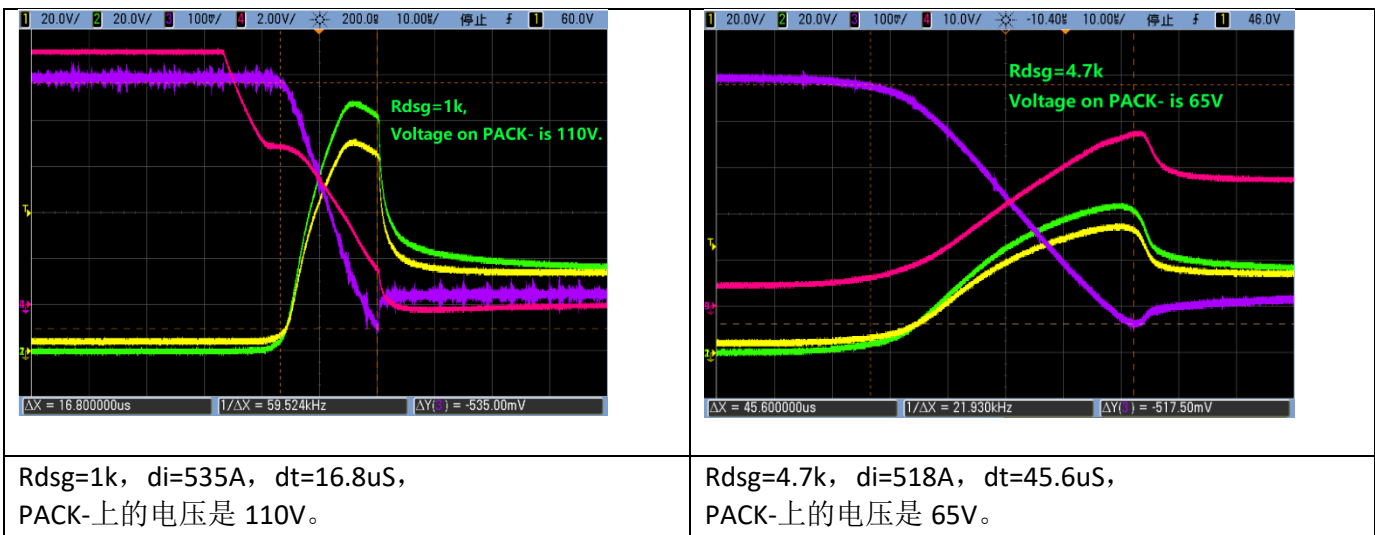


图 4: 不同驱动能力时短路保护的波形

通过增加 R_{dsg} ， dt 从 $16.8\mu s$ 增加到 $45.6\mu s$ ，瞬态电压尖峰也从原来的 110V 降低到 65V。

基于上面的测试数据，我们还可以大致推算出总的寄生电感。下面公式中的 40V 是电池组静态时的电压。

- (1)，当 $R_{dsg}=1k$ 时， $L = (110V - 40V) * 16.8\mu S / 535V = 2.2\mu H$ 。
- (2)，当 $R_{dsg}=4.7k$ 时， $L = (65V - 40V) * 45.6\mu S / 518V = 2.2\mu H$ 。

3.2. 过能量烧坏 MOSFET 的失效模式

前面已经讨论，通过减小驱动能力，可以减慢 MOSFET 的关断速度，即降低 di/dt ，从而有效降低 MOSFET V_{ds} 的峰值电压。但肯定也不是关断速度越慢越好。这里涉及到 MOSFET 另一种失效模式：过能量烧坏 MOSFET 的失效模式。

此处的过能量指的是放电 MOSFET 在关断过程中的能量损耗，即在电流下降的同时， V_{ds} （即 BATT-和 PACK-之间的电压）在上升，所产生的交叉损耗。我们可以参考 MOSFET 规格书里的 E_{AS} （Single Pulse Avalanche Energy）。

根据图 4 的电压和电流波形，为了简化计算，我们可以近似的认为电流的下降和电压的上升是同时开始和同时停止的，电流的下降是线性的，电压的上升也是线性的。所以电压和电流波形可以简化成图 5。

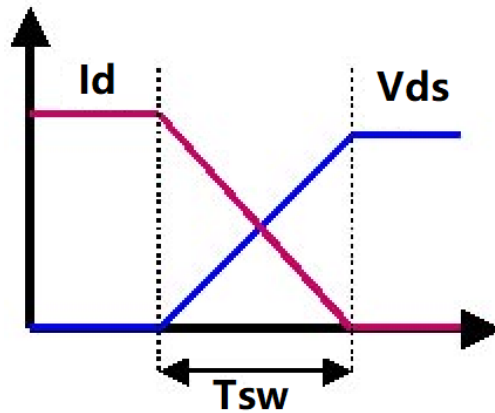


图 5: MOSFET 关断时的能量损耗

在 T_{sw} 期间，损耗能量的计算公式是：

$$E = \int_0^{T_{sw}} V(t) * I(t) dt$$

$$E = \int_0^{T_{sw}} (V_{ds} * t / T_{sw}) * [I_d * (T_{sw} - t) / T_{sw}] dt$$

$$E = \frac{V_{ds} * I_d}{T_{sw}^2} \left(\frac{1}{2} * T_{sw} * t^2 - \frac{1}{3} * t^3 \right) \Big|_0^{T_{sw}}$$

最后可以算得公式：

$$E = \frac{1}{6} * Vds * Id * Tsw$$

以图 4 的两个图为例， $R_{dsg}=1k$ 时， $E = 1/6 * 110V * 535A * 16.8\mu S = 165mJ$ 。 $R_{dsg}=4.7k$ 时， $E = 1/6 * 65V * 518A * 45.6\mu S = 256mJ$ 。可见，通过减小驱动能力，减慢 MOSFET 的关断速度，会增加 MOSFET 关断时的能量损耗。如果能量损耗超过了 E_{AS} （Single Pulse Avalanche Energy），就会导致 MOSFET 损坏。

4. MOSFET 选型

针对短路保护对 MOSFET 选型的要求，首先要考虑 MOSFET 的耐压。一般经验值是电池包稳态最高电压的两倍，即有 100% 的电压余量。对 MOSFET 的电流，需要考虑短路时的电流不超过 MOSFET 规格书里的 Avalanche Current。如果短路电流非常大，需要考虑多个 MOSFET 并联。

另外，对 MOSFET 的选型，还需要综合考虑驱动电路的驱动能力，以及 MOSFET 的 C_{gs} 和 C_{gd} 的影响。因为驱动电路的驱动能力， C_{gs} 和 C_{gd} ，直接决定关断时间 T_{sw} 。而且如果是 N 个 MOSFET 并联，那等效总的 C_{gs} 和 C_{gd} 也会增加 N 倍。

因为电芯和板子的等效环路的总阻抗，寄生的总电感等没法预先准确得知，亦即短路电流的大小，过冲电压的大小没法预先准确得知，所以没法在电路设计阶段就完全确定驱动能力的大小。需要在保护板，电池包样品做出来后，进行实际测试。在过电压和过能量损坏模式之间做折中，最终确定驱动电路的驱动能力。

5. 总结

本文基于实际调试经验，详细介绍高串数电池包短路保护电路的设计及考虑因素，以及短路保护时 MOSFET 的两种失效模式，并给出 MOSFET 选型的考虑因素。对高串数电池包短路保护电路的设计具有很强的指导意义。

参考文档

设计指南：TIDA-00449，适用于 10 节串联电池组的监测、平衡和综合保护、50A 放电参考设计，
<https://www.ti.com.cn/cn/lit/pdf/zhcu264>
bq76930 and bq76940 Evaluation Module (Rev. C), <https://www.ti.com/lit/pdf/slvu925>
bq769x0 3-series to 15-series cell battery monitor family for li-ion and phosphate applications datasheet (Rev. H),
<https://www.ti.com/lit/gpn/bq76930>

重要声明和免责声明

TI 提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款 (<https://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 或 [ti.com.cn](https://www.ti.com.cn) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122
Copyright © 2021 德州仪器半导体技术（上海）有限公司