



Hao Liu

摘要

本文讨论了 RS-485 的自动方向控制功能，并使用 THVD14x6 器件对此功能进行了实验室测试，提供了 VSSOP (DGK) 和 SOT (DRL) 封装的共同布局示例。

内容

| | |
|--------------------------------|---|
| 1 启用引脚和自动方向控制..... | 2 |
| 2 测试设置..... | 3 |
| 2.1 测试一：自动方向控制实际应用..... | 4 |
| 2.2 测试二：在低于建议运行条件的情况下发送数据..... | 5 |
| 2.3 测试三：无终端系统..... | 6 |
| 2.4 测试四：具有满负载总线的系统..... | 7 |
| 3 布局和封装选项..... | 8 |
| 4 总结..... | 8 |
| 5 参考文献..... | 8 |

插图清单

| | |
|---|---|
| 图 1-1. 8 引脚 RS-485 收发器的引脚分配..... | 2 |
| 图 1-2. THVD14x6 的引脚分配..... | 2 |
| 图 2-1. 串行端口实用程序 GUI..... | 3 |
| 图 2-2. THVD1426 的自动方向控制测试..... | 4 |
| 图 2-3. 低数据速率下 THVD1426 的自动方向控制测试..... | 5 |
| 图 2-4. 低数据速率和无终端情况下 THVD1426 的自动方向控制测试..... | 6 |
| 图 2-5. 具有满负载总线的 THVD1426 的自动方向控制测试..... | 7 |
| 图 2-6. 具有满负载总线的 115.2kbps、300 英尺传输的测试结果..... | 7 |
| 图 3-1. VSSOP (DGK) 和 SOT (DRL) 封装的共同布局示例..... | 8 |

商标

所有商标均为其各自所有者的财产。

1 启用引脚和自动方向控制

RS-485 接口使用差分信号工作，差分信号能够有效抑制共模噪声，因此是远距离通信的常见选择。在应用中，RS-485 收发器的使能引脚通常连接至微控制器的通用输入输出 (GPIO)。例如，在图 1-1 显示的常见 8 引脚半双工 RS-485 收发器中，驱动器使能 (高电平有效) 为引脚 3 (DE)，接收器使能 (低电平有效) 为引脚 2 (RE)。自动方向控制功能可减少驱动器使能和接收器使能功能对单独引脚的依赖。

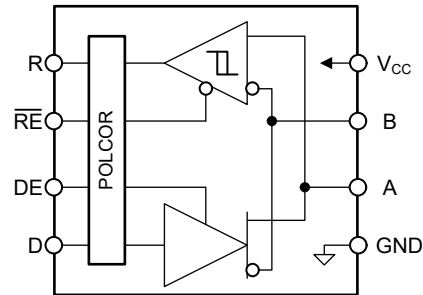


图 1-1. 8 引脚 RS-485 收发器的引脚分配

在应用中，可使用 2 个 GPIO 引脚或 1 个 GPIO 引脚 (如果 DE 引脚和 RE 引脚短接)，通过微控制器单独控制常规 RS-485 驱动器或接收器。同样，如果将数字隔离器用于这些逻辑控制，则 DE 和 RE 引脚需要两个隔离通道，或 DE 和 RE 控制引脚组合需要一个隔离通道。要进一步减少用于逻辑控制的 GPIO 引脚数量或所需的隔离通道数量，可使用 THVD14x6 (THVD1406 和 THVD1426) 器件。这些器件是具有自动方向控制功能的半双工 RS-485 收发器，不包括 DE 和 RE 等使能引脚 (如图 1-2 所示)。这些器件使用数据输入引脚 (D 引脚) 来发起通信。逻辑控制自动进行，因此不再需要支持使能控制的软件。

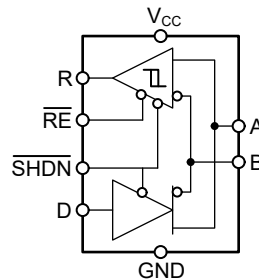


图 1-2. THVD14x6 的引脚分配

THVD14x6 在系统中安装并通电后，在默认情况下进入接收器模式。当 D 引脚 (引脚 4) 的输入信号从高电平切换到低电平时，驱动器将被触发进入运行状态，并开始发送数据。在 RS-485 通信系统中，广泛使用通用异步接收器-发送器 (UART)。在此协议中，所有数据按位传输，最后一位是停止位，通常为高电平，线路在此后作为逻辑高电平处于空闲状态。当 THVD14x6 的输入引脚拉高特定时间 ($t_{\text{device_autodir}}$) 时，驱动器将禁用并释放总线。驱动器运行时间在 THVD1426 中为 $0.8 \mu\text{s}$ ，在 THVD1406 中为 $8 \mu\text{s}$ 。

本应用手册介绍了若干测试用例和各种系统配置。所提供的信息可帮助系统设计人员了解半双工 RS-485 器件的自动方向控制功能如何工作，以及如何通过 THVD14x6 等器件帮助构建成功系统。

2 测试设置

在所有测试中使用了 Future Technology Devices International Ltd 的 TTL-232R 电缆，并通过将 USB 信号转换为 UART 信号，在 PC 与 RS-485 评估板 (EVM) 之间建立了通信链路。通信数据由第三方软件 (串行端口实用程序) 在 PC 上生成，第三方软件遵循 UART 协议且具有各种波特率。图 2-1 显示了 UART 配置的示例，其中波特率为 115200，字节格式为 8 个数据位和 1 个停止位。

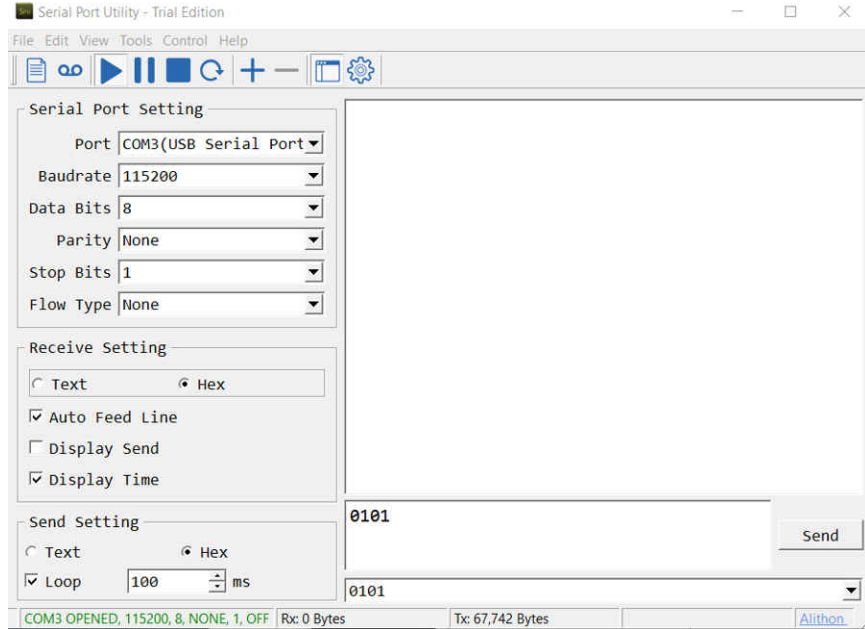


图 2-1. 串行端口实用程序 GUI

2.1 测试一：自动方向控制实际应用

在第一个测试中，使用了一个通用半双工 RS-485 EVM，并组装有一个 THVD1426 器件。电路板与 120Ω 电阻端接，并通过 3.3V 电源供电。通过将 $\overline{\text{SHDN}}$ 引脚（引脚 2）设置为高电平并将 REB 引脚（引脚 3）设置为低电平，器件处于运行状态，接收器始终打开。选择了十六进制格式的字符串 $0x0101h$ 和 2,000,000 波特率进行传输。在测量中，在电路板上探测了三个位置，分别是输入数据（引脚 4）、总线引脚（引脚 6 和 7）以及接收数据（引脚 1）。在图 2-2 中，通道 1 是标记为 TX 的输入数据，通道 2 是标记为 RX 的输出数据。总线信号 VOD （通道 4）通过差分探头测量。这些测试结果表明，驱动器在输入信号从高电平切换到低电平时开启。传输完成后，驱动器释放总线。总线变为高阻抗，并且总线电压通过终端共同拉动。

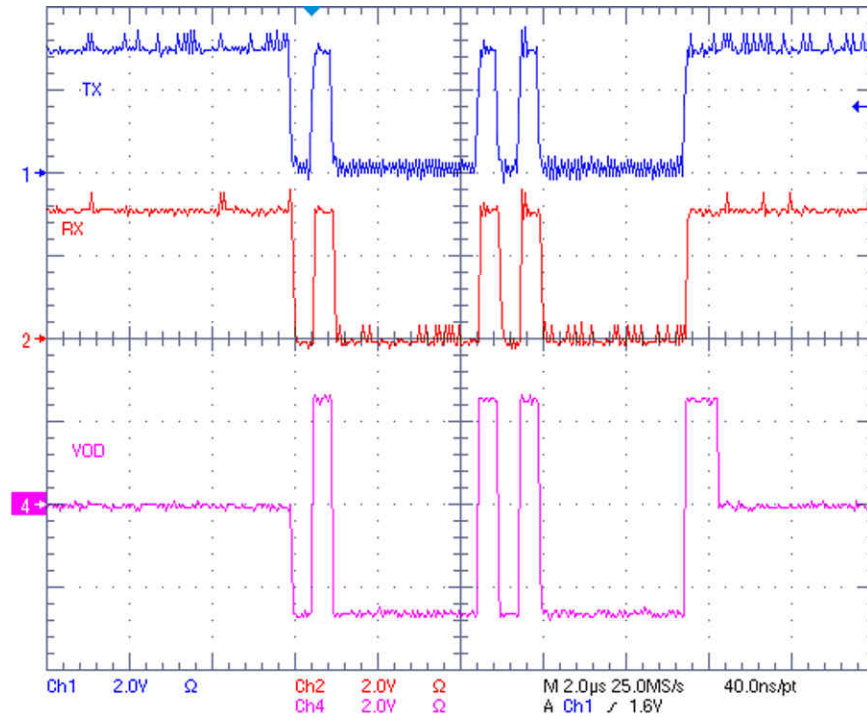


图 2-2. THVD1426 的自动方向控制测试

2.2 测试二：在低于建议运行条件的情况下发送数据

在第二个测试中，硬件设置与测试一完全相同，相同字符串在 115200 的波特率下发送，此波特率大大低于 THVD1426 的建议运行条件 (12 Mbps)。此测试的目的是检查 THVD14x6 能否在低于数据表建议的数据速率下工作。输入数据的 1 位宽度 (8.6- μ s) 大大长于驱动器的最大运行时间 (1.45 μ s)。如上一测试中最后一位的波形所示，差分总线电压在驱动器完成其运行时间 (如图 2-3 所示) 后变为 0V。因此，每个 1 位输入将在趋稳至 0V 之前在总线上显示尖峰。鉴于接收器阈值 V_{th+} 为 -20mV，此 0V 将在接收器输出生成高电平。因此，接收器仍生成正确位。在系统设计中，最好在 A 侧添加一些上拉电阻，在 B 侧添加一些下拉电阻。这些偏置电阻会在空闲总线上生成高于 0V 的恒定电压，以提高抗噪性。有关如何选择电阻值的详细信息，请参阅 [RS-485：空闲总线的被动失效防护](#) 一文。

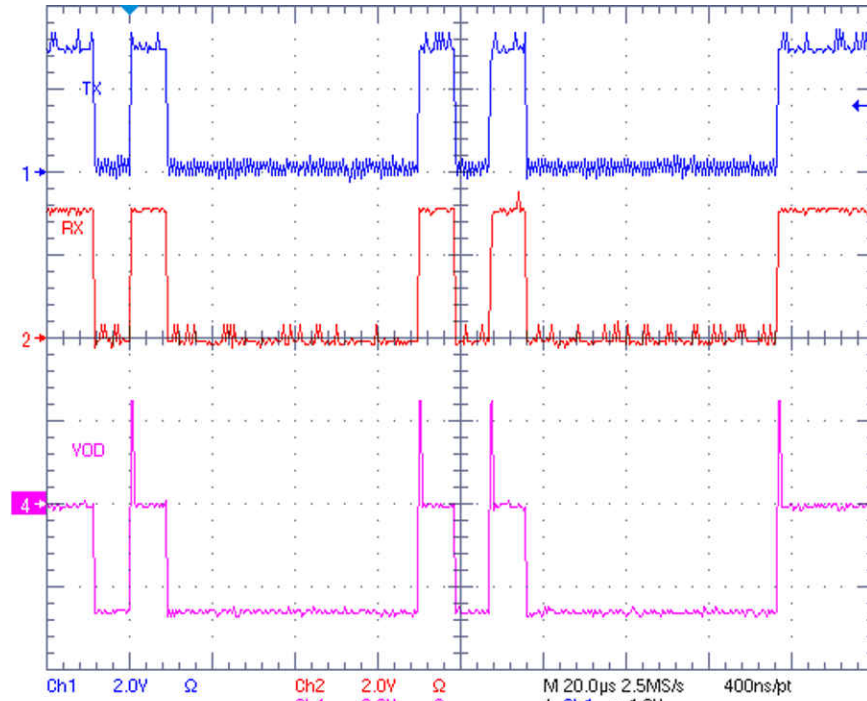


图 2-3. 低数据速率下 THVD1426 的自动方向控制测试

2.3 测试三：无终端系统

第三个测试遵循相同程序和相同数据速率，但电路板不再端接。在数据速率低、距离短的一些应用中，即使系统中没有终端，信号完整性仍可在可接受裕度内。除了节约电能之外，移除终端还可使实施更加轻松，因为所有节点以同等方式处理。图 2-4 显示的结果表明，总线幅值随总线负载的减轻而加大，同时总线放电时间大大长于第二个测试中的时间。这是因为在移除终端后，总线阻抗大大高于 120Ω 。因此，禁用驱动器的 RC 衰减更大。请注意，不同的放电时间不影响通信。当然，如果总线负载更大或数据速率更快，结果会有所不同。

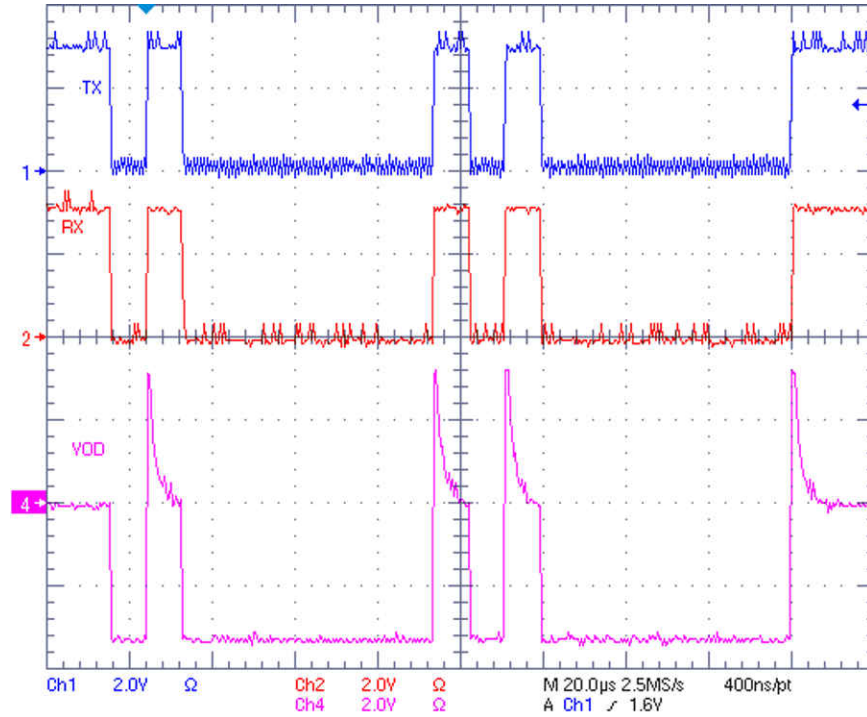


图 2-4. 低数据速率和无终端情况下 THVD1426 的自动方向控制测试

2.4 测试四：具有满负载总线的系统

根据前两个测试，此测试使用了两个 EVM 和 300 英尺 AWG 22 电缆在相同的低波特率 115200 下测试远距离通信。和以前一样，在领导节点和跟随者节点上，SHDN 引脚（引脚 2）设置为逻辑高电平，REB 引脚（引脚 3）设置为逻辑低电平。在此设置中，数据由 D 引脚的领导节点传输，并由 R 引脚的跟随者节点接收。通常，在具有长电缆的系统中，需考虑传输线路的影响。始终建议在电路板上放置终端电阻，以提高信号完整性。此测试也不例外。为模仿多个节点的负载，在总线与接地之间插入了 375Ω 电阻，如图 2-5 所示。在实际应用中，除接地以外，负载的共模节点会有一定程度的电势偏移。THVD14x6 的每个输出具有约 96kΩ 阻抗。375Ω 集总电阻表示约 256 个节点。

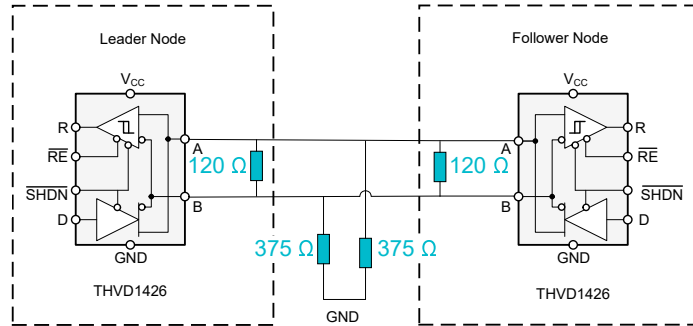


图 2-5. 具有满负载总线的 THVD1426 的自动方向控制测试

在图 2-6 的波形中，TX（通道 1）是领导节点的 D 引脚处的输入，接收器输出波形（通道 2）和总线信号波形（通道 4）在跟随者节点的电路板上测量。测量结果表明，总线信号因电缆损耗而衰减，总线信号的形状与图 2-5 所示的形状类似。与第二个测试中的结果一样，通信没有问题。相同注释也适用于此设置，即添加一些总线偏置网络能够让通信更加稳定。

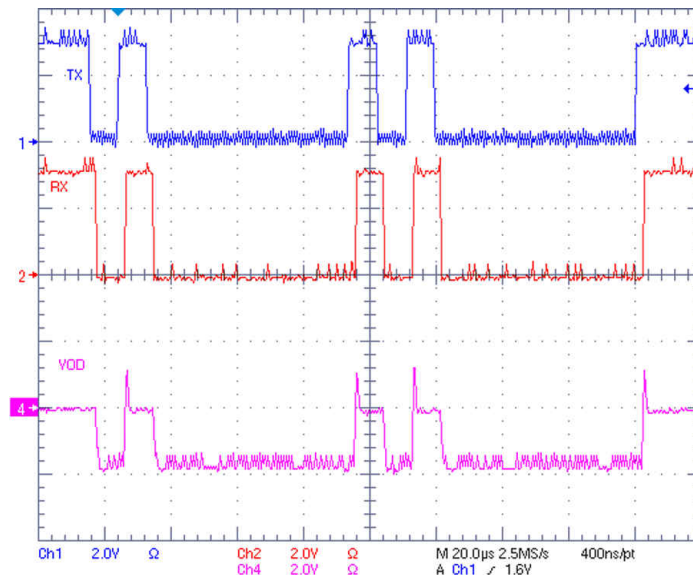


图 2-6. 具有满负载总线的 115.2kbps、300 英尺传输的测试结果

3 布局和封装选项

在系统设计中，能够在同一电路板上灵活使用不同封装会很有用。THVD14x6 系列可采用两种封装，分别是 SOIC (D) 和 SOT (DRL)。THVD14x6 数据表中的图 10-2 提供了这两种封装的共同布局示例。对于小型封装，VSSOP (DGK) 是取代 SOIC 的另一常见选择。例如，THVD2450、THVD1550 和 THVD1450 除了 SOIC 都具有 VSSOP 封装选项。同样，两个小型封装 VSSOP 和 SOT 可以放在同一个电路板上，无需费力布局（如图 3-1 所示）。对于空间有限的板，可以考虑这种共同布局封装。

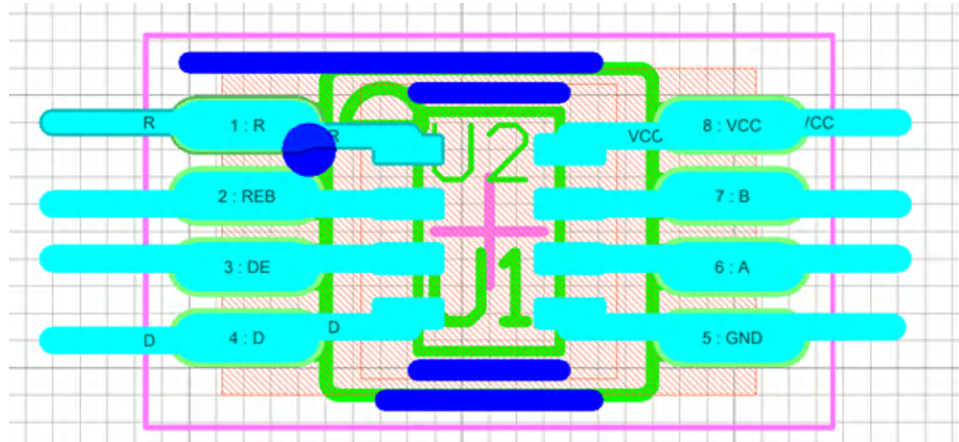


图 3-1. VSSOP (DGK) 和 SOT (DRL) 封装的共同布局示例

4 总结

总的来说，除了建议的运行条件，THVD14x6 器件也可在较低数据速率下工作，而不会有任何问题。这些器件具有灵活的系统配置，可支持各种电缆长度、节点数量和总线偏置网络。THVD14x6 具有自动方向控制功能，在系统的隔离通道或 GPIO 引脚有限的情况下，它是理想选择。

5 参考文献

- 德州仪器 (TI), [RS-485 : 空闲总线的被动失效防护](#), 模拟应用期刊。
- 德州仪器 (TI), [THVD1406、THVD1426 具有自动方向控制和 ±12kV IEC ESD 保护功能的 3.3V 至 5V RS-485 收发器](#) 数据表。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司