



摘要

本应用手册可用作指南，说明如何将 TPS65220 或 TPS65219 电源管理 IC (PMIC) 集成到非汽车系统来为工业 AM64x Sitara 处理器供电。可订购器件型号比较表详细介绍了若干经出厂编程、可支持不同 AM64x 用例的 TPS65220 和 TPS65219 各型号的配置。提供了示例电源图，以协助执行设计过程。

内容

1 引言.....	2
2 TPS65220 和 TPS65219 概述.....	2
2.1 TPS65220 和 TPS65219 功能方框图.....	3
3 TPS65220 和 TPS65219 型号.....	5
4 TPS6522053 为 AM64x 供电.....	6
4.1 TPS6521901 为 AM64x 供电.....	9
4.2 TPS6521902 为 AM64x 供电.....	11
4.3 TPS6521903 为 AM64x 供电.....	13
4.4 TPS6521904 为 AM64x 供电.....	15
5 参考文献.....	17

插图清单

图 2-1. TPS65220 功能方框图.....	3
图 2-2. TPS65219 功能方框图.....	4
图 4-1. TPS6522053 为 AM64x 供电.....	6
图 4-2. TPS6522053 上电序列.....	7
图 4-3. TPS6522053 断电序列.....	8
图 4-4. TPS6521901 为 AM64x 供电.....	9
图 4-5. TPS6521901 上电序列.....	10
图 4-6. TPS6521901 断电序列.....	10
图 4-7. TPS6521902 为 AM64x 供电.....	11
图 4-8. TPS6521902 上电序列.....	12
图 4-9. TPS6521902 断电序列.....	12
图 4-10. TPS6521903 为 AM64x 供电.....	13
图 4-11. TPS6521903 上电序列.....	14
图 4-12. TPS6521903 断电序列.....	14
图 4-13. TPS6521904 为 AM64x 供电.....	15
图 4-14. TPS6521904 上电序列.....	16
图 4-15. TPS6521904 断电序列.....	16

表格清单

表 2-1. TPS65220 和 TPS65219 电源资源.....	2
表 2-2. TPS65220 和 TPS65219 特性比较.....	2
表 3-1. TPS65220 和 TPS65219 型号比较表.....	5

商标

Sitara™ is a trademark of Texas Instruments.

Arm® is a registered trademark of Arm Ltd.

所有商标均为其各自所有者的财产。

1 引言

TPS65220 PMIC 是成本和空间经过优化的解决方案，并且经过特别设计，可为 AM64x 处理器及其主要外设供电。使用 TPS65220 PMIC (SK-AM64B) 的 AM64x SK EVM 版本 2 现提供有硬件解决方案。此外，功能性器件 TPS65219 PMIC 还具有灵活的映射，并提供多种工厂编程型号，以支持不同的 AM64x 用例。AM64x 是 Sitara™ 系列 Arm® 处理器中的一种，为广泛的工业应用提供高度灵活的实时和低延迟的处理。为了用于从电机驱动到可编程逻辑控制器 (PLC) 等应用，此处理器提供了强大的计算能力，同时支持专为便携式系统或功耗敏感型系统而设计的电源管理功能。为 AM64x 系列等处理器供电需满足各种要求，例如充足的电流余量、严格的瞬变要求，以及许多可完全控制以实现上电和断电时序的电源轨。

AM64x 处理器至少需要为七个主电源轨供电。其中包括内核电源轨 (VDD_CORE 和 VDDR_CORE)、DDR IO 电源 (VDDS_DDR)、1.8V 和 3.3V 数字和模拟 IO 电源轨 (VDDSHVx、VDDSHV_MCU、VDDSHVy、VDDA_MCU)。本应用手册讨论了 TPS65220 和 TPS65219 电源管理 IC (PMIC) 及其全套功能，特别设计用于为 AM64 Sitara™ 处理器及其主要外设供电。

2 TPS65220 和 TPS65219 概述

TPS65220 和 TPS65219 PMIC 每个都包含七个稳压器，3 个降压稳压器和 4 个低压降稳压器 (LDO)。Buck1 降压转换器能够支持高达 3.5A 的电流，其余的降压稳压器每个可支持 2A 电流。LDO1 和 LDO2 (2×400mA) 可配置为负载开关和旁路模式，以支持 SD 卡动态电压，而 LDO3 和 LDO4 (2×300mA) 可配置为负载开关。PMIC 的 VIN 范围在 2.5V 至 5.5V 之间，可以支持通用的 3.3V 或 5V 系统电压。TPS65220 和 TPS65219 PMIC 每个都具有一个 I2C 接口、三个 GPIO 引脚和三个多功能引脚，可提供完整的电源组，为 AM64x SoC 以及许多其他 SoC 供电。表 2-1 提供了 TPS65220 和 TPS65219 电源资源的汇总。

TPS65220 以 -40°C 至 +125°C 环境温度为特征，TPS65219 以 -40°C 至 +105°C 环境温度为特征。TPS65220 的扩展 PMIC 温度范围允许支持在更高温度下运行的基于 AM64x 的系统。对于安全敏感型应用，TPS65220 具有功能安全功能。因此，TPS65220 开发过程是一个 TI 质量管理过程，还为 TPS65220 提供了功能安全时基故障率计算和故障模式分布 (FMD)。TPS65220 器件还提供了开关频率的灵活性，因为它可以根据编程的 NVM 设置支持 2.3MHz 固定频率或 2.3MHz 准固定频率，从而允许低 IQ/自动 PFM 和强制 PWM 模式。表 2-2 提供了 TPS65220 和 TPS65219 之间的特性比较。

表 2-1. TPS65220 和 TPS65219 电源资源

	输入电压	输出电压	电流功能	注释
BUCK1	2.5V - 5.5V	0.6V - 3.4V	3.5A	<ul style="list-style-type: none"> 2.3MHz 准固定频率。 TPS65220 还可以根据配置支持固定频率 支持低 IQ/自动 PFM 和强制 PWM 模式。 可编程电源时序和默认电压 集成了电压监控器，可实现欠压保护 支持动态电压缩放 (为 AM64x 供电时不需要)
BUCK2	2.5V - 5.5V	0.6V - 3.4V	2A	
BUCK3	2.5V - 5.5V	0.6V - 3.4V	2A	
LDO1	1.5V - 5.5V	0.6V - 3.4V	400mA	<ul style="list-style-type: none"> 可配置为负载开关和旁路模式，支持 SD 卡 集成了电压监控器，可实现欠压保护
LDO2	1.5V - 5.5V	0.6V - 3.4V	400mA	
LDO3	2.5V - 5.5V	1.2V - 3.3V	300mA	<ul style="list-style-type: none"> 可配置为负载开关 集成了电压监控器，可实现欠压保护
LDO4	2.5V - 5.5V	1.2V - 3.3V	300mA	

表 2-2. TPS65220 和 TPS65219 特性比较

特性	TPS65220	TPS65219
开关频率	高达 2.3MHz。能够根据器件配置 (编程的 NVM 设置) 实现准固定频率或固定频率。 准固定频率： <ul style="list-style-type: none"> 汽车 PFM 强制 PWM 固定频率： <ul style="list-style-type: none"> 可用扩频 	高达 2.3 MHz 准固定频率： <ul style="list-style-type: none"> 汽车 PFM 强制 PWM

表 2-2. TPS65220 和 TPS65219 特性比较 (continued)

特性	TPS65220	TPS65219
自然通风工作温度范围 T_A	-40C - 125C	-40C 至 105C
运行结温 T_J	-40C 至 150C	-40C - 125C
功能安全型	功能安全型 (TI 质量管理流程、功能安全时基故障率计算和故障模式分布可用)	否
EVM 可用性	Ti.com 上从 2022 年 9 月开始提供 SK-AM64B EVM 电路板。	TPS65219EVM (仅限 PMIC。不包括处理器)
封装	一种封装选项： • 5mm×5mm、0.5mm 间距 VQFN	两个封装选项： • 4mm×4mm、0.4mm 间距 VQFN • 5mm×5mm、0.5mm 间距 VQFN

2.1 TPS65220 和 TPS65219 功能方框图

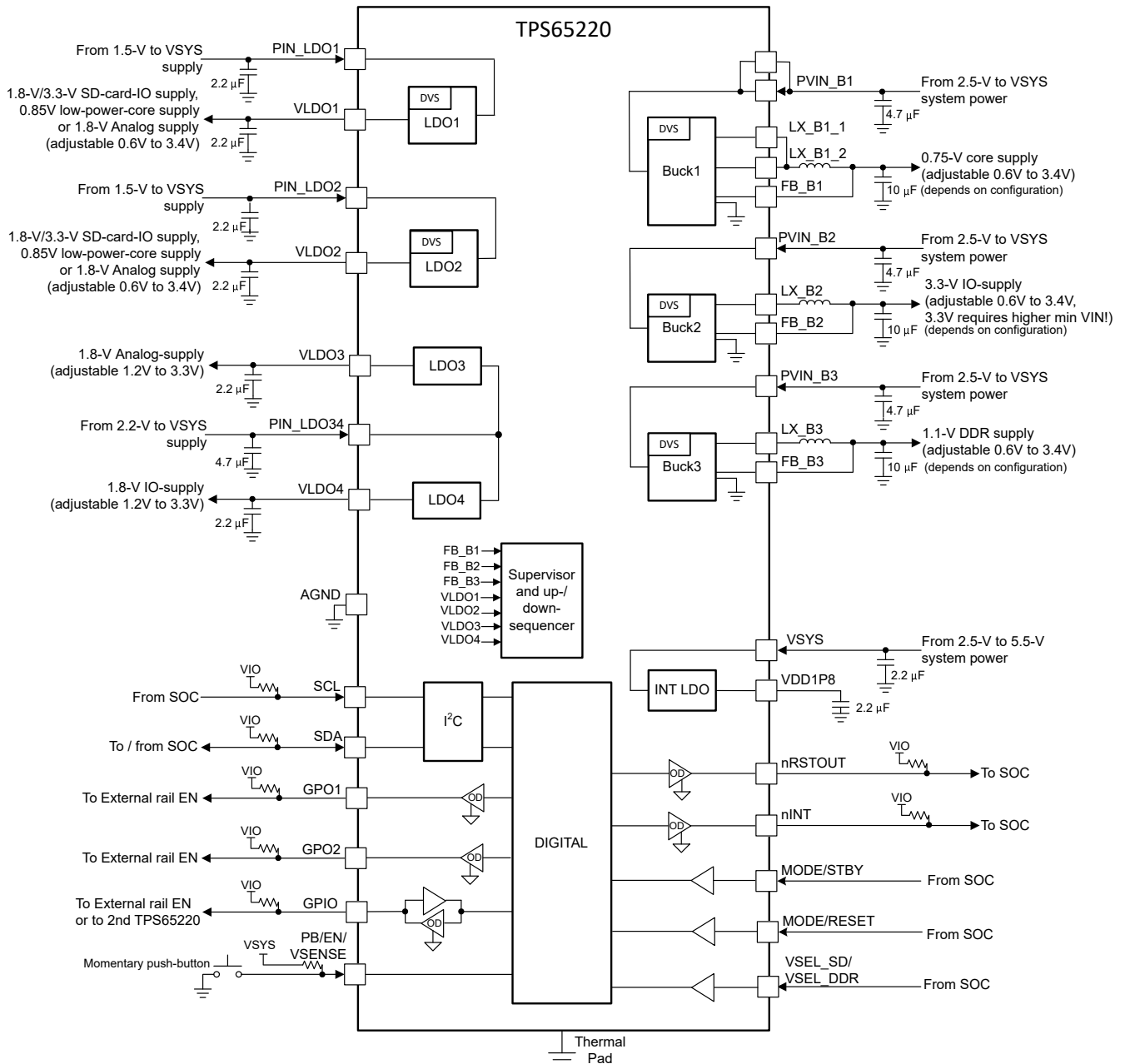


图 2-1. TPS65220 功能方框图

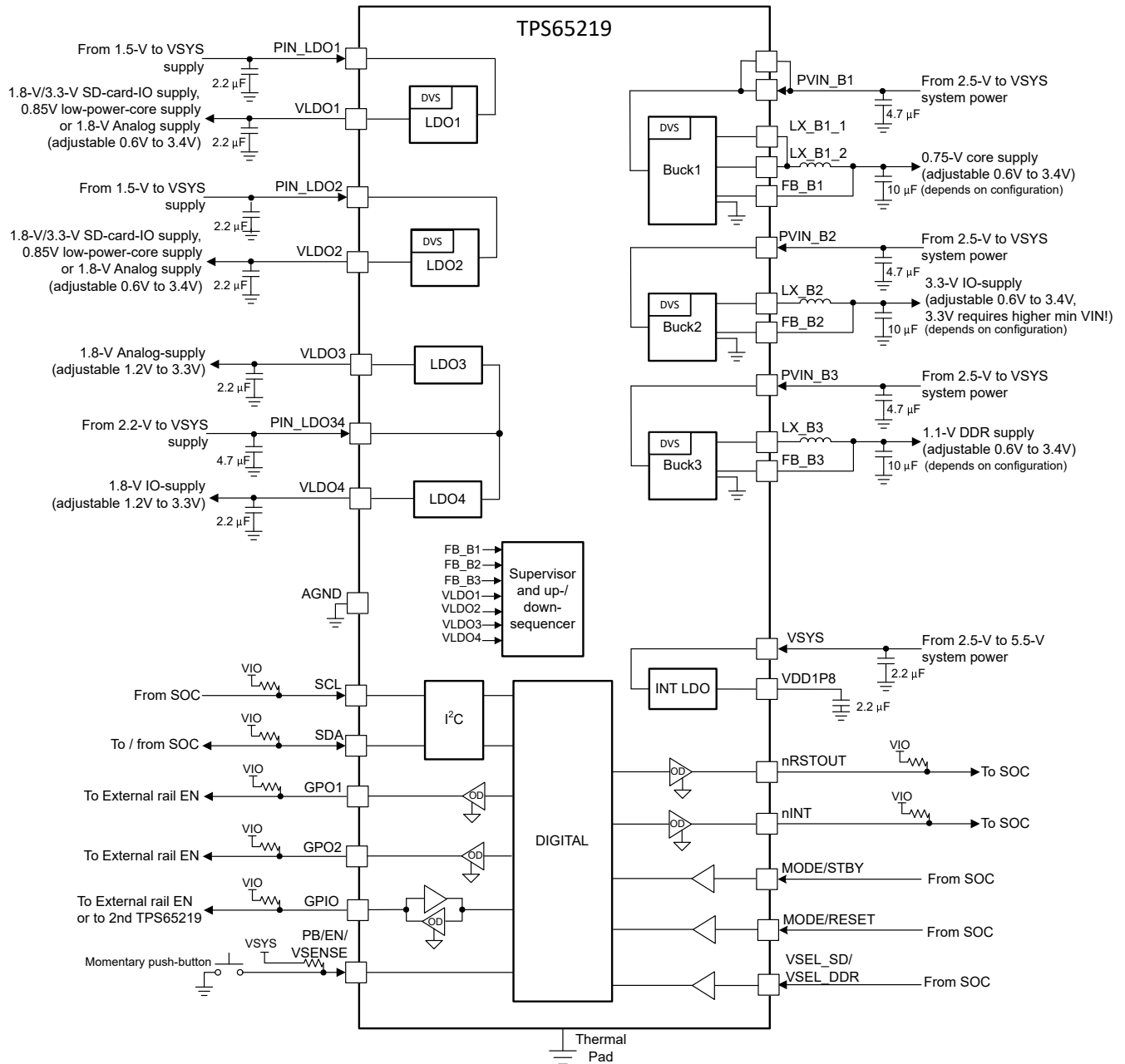


图 2-2. TPS65219 功能方框图

3 TPS65220 和 TPS65219 型号

TPS65220 和 TPS65219 PMIC 共有五种不同的可订购器件型号 (OPN)，经出厂编程，可为 AM64x 处理器供电。应根据用例和设计要求选择合适的 OPN。表 3-1 比较了每个电源轨输出电压的 NVM 配置与数字引脚以及封装选项的配置。此表还包含参考硬件，可用于支持新设计。如需其他详细信息，请参考 Ti.com 上的器件数据表和技术参考手册 (TRM)。

表 3-1. TPS65220 和 TPS65219 型号比较表

		TPS6522053 节 4	TPS6521901 节 4.1	TPS6521902 节 4.2	TPS6521903 节 4.3	TPS6521904 节 4.4
用例	Vsys	3.3V	5V	3.3V	3.3V	3.3V
	支持外部存储器	LPDDR4	DDR4	LPDDR4	DDR4	DDR4
BUCK1	Vout	0.75V	0.75V	0.75V	0.75V	0.85V
	带宽	高带宽	高带宽	高带宽	高带宽	高带宽
BUCK2	Vout	1.8V	3.3V	1.8V	1.8V	1.8V
	带宽	高带宽	高带宽	高带宽	高带宽	高带宽
BUCK3	Vout	1.1V	1.2V	1.1V	1.2V	1.2V
	带宽	高带宽	高带宽	高带宽	高带宽	高带宽
LDO1	Vout	3.3V (旁路)	3.3V (旁路)	3.3V (旁路)	3.3V (旁路)	3.3V (旁路)
LDO2	Vout	0.85V	0.85V	0.85V	0.85V	1.8V (旁路)
LDO3	Vout	1.8V	1.8V	1.8V	1.8V	1.8V
LDO4	Vout	2.5V	2.5V	2.5V	2.5V	2.5V
GPIO	GPO1	禁用	启用	禁用	禁用	禁用
	GPO2	启用	禁用	启用	启用	启用
	GPIO	禁用	禁用	禁用	禁用	禁用
	多器件	禁用	禁用	禁用	禁用	禁用
MODE_RESET	配置	热复位	热复位	热复位	热复位	热复位
MODE_STANDBY	配置	模式和待机	模式和待机	模式和待机	模式和待机	模式和待机
VSEL_SD_DDR	配置	SD	SD	SD	SD	SD
	极性	高 = VOUT 低 = 1.8V	高 = VOUT 低 = 1.8V	高 = VOUT 低 = 1.8V	高 = VOUT 低 = 1.8V	高 = VOUT 低 = 1.8V
	电源轨	LDO1	LDO1	LDO1	LDO1	LDO1
EN_PB_VSENSE	配置	启用	启用	按钮	按钮	按钮
首次电源检测 [1]	FSD 配置	启用	启用	启用	启用	启用
附加特性	温度范围	T _A : -40°C 至 125°C T _J : -40°C 至 150°C	T _A : -40°C 至 105°C T _J : -40°C 至 125°C	T _A : -40°C 至 105°C T _J : -40°C 至 125°C	T _A : -40°C 至 105°C T _J : -40°C 至 125°C	T _A : -40°C 至 105°C T _J : -40°C 至 125°C
	功能安全型	是	否	否	否	否
可订购器件型号	封装尺寸为 5 x 5mm	TPS6522053RHBR	TPS6521901RHBR	TPS6521902RHBR	TPS6521903RHBR	TPS6521904RHBR
	封装尺寸为 4 x 4mm	不适用	TPS6521901RSMR	TPS6521902RSMR	TPS6521903RSMR	TPS6521904RSMR
设计资源	参考硬件	SK-AM64B EVM	TPS65219EVM (仅限 PMIC。不包括处理器)	不适用	不适用	不适用
	参考硬件供货情况	Ti.com 上从 2022 年 9 月开始提供电路板。	Ti.com 现已提供电路板和设计文件。	不适用	不适用	不适用

[1] 首次电源检测支持一施加电源电压即上电，即使 EN/PB/VSENSE 引脚为 OFF_REQ 状态。FSD 可与任何 ON 请求配置 (EN、PB 或 VSENSE) 结合使用。首次上电时，将 EN/PB/VSENSE 引脚视为具有有效的 ON 请求。

4 TPS6522053 为 AM64x 供电

用例：VSYS=3.3V，LPDDR4 存储器，工作温度范围，功能安全型

图 4-1 展示了在具有 3.3V 输入电源和 LPDDR4 存储器的系统中，TPS6522053 型号为 AM64x 处理器供电的原理图。来自前置稳压器的 3.3V 连接到参考系统的主输入电源 (VSYS)，降压转换器 (PVIN_Bx)，以及 LDO1、LDO3 和 LDO4 (PVIN_LDO1、PVIN_LDO34) 的电源输入。3.3V 来自前置稳压器，可与电源开关结合，为 3.3V VDDSHVx IO 域供电。Buck1 用于为 0.75V 的 VDD_CORE 供电。Buck3 和 Buck2 支持 VDDSDR 和 DVDD1V8 域所需的 1.1V 和 1.8V。它们还用于支持 LPDDR4 存储器需要的电压。GPO2 经过预编程，可在上电序列的第二个阶段启用，持续时间为 6ms。它可用于启用外部电源开关，满足处理器序列要求。必须为开关选择适当的电气规格，在第二个阶段的 6ms 内提供稳定的输出电压 (在 PMIC 启动上电序列的下一阶段之前)。LDO1 配置为旁路，支持 SD 卡动态电压在 3.3V 和 1.8V 之间变化。LDO1 上的电压变化可由 I2C 触发，或将 VSEL_SD 引脚设为高电平 (LDO1=3.3V) 或低电平 (LDO1=1.8V) 来触发。LDO2 用于为 VDDR_CORE 供电。LDO3 支持 1.8V 模拟域。LDO4 是可自由使用的 2.5V 电源资源，可用于以太网 PHY 等外设。GPIO 和 GPO1 是可自由使用的数字资源，默认情况下被禁用，可根据需要通过 I2C 启用。图 4-2 和图 4-3 展示了 TPS6522053 上编程的上电和断电序列。

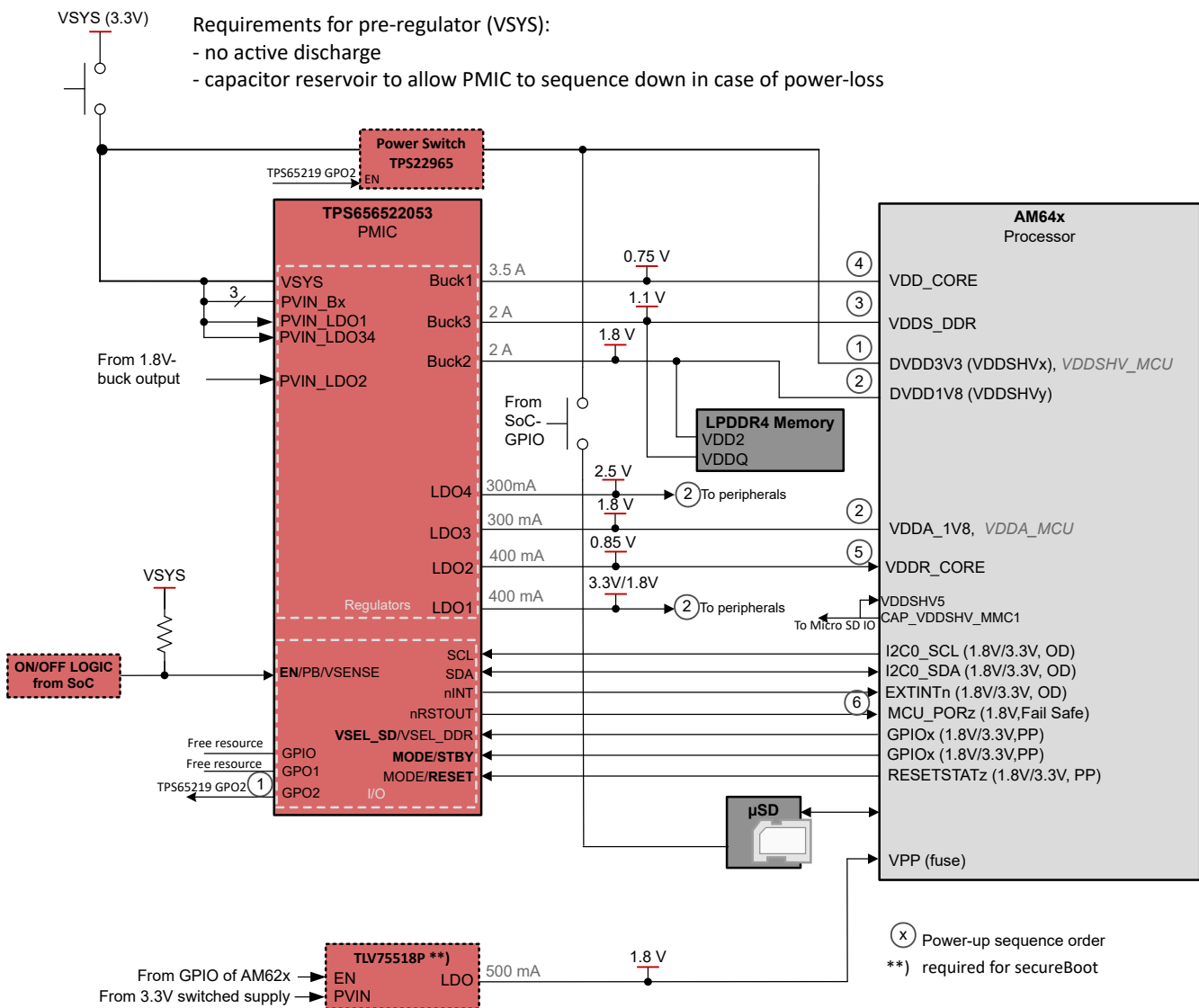


图 4-1. TPS6522053 为 AM64x 供电

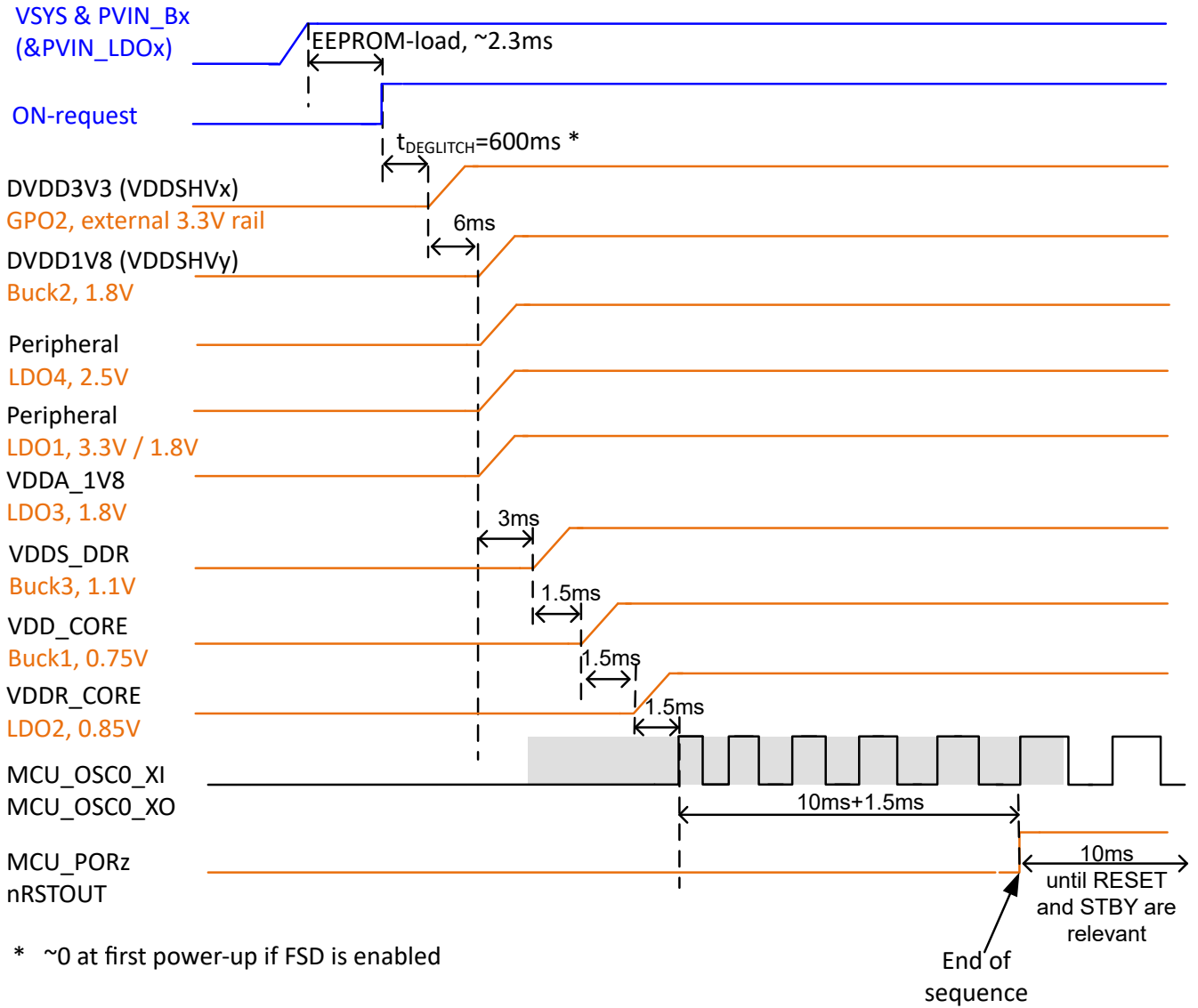
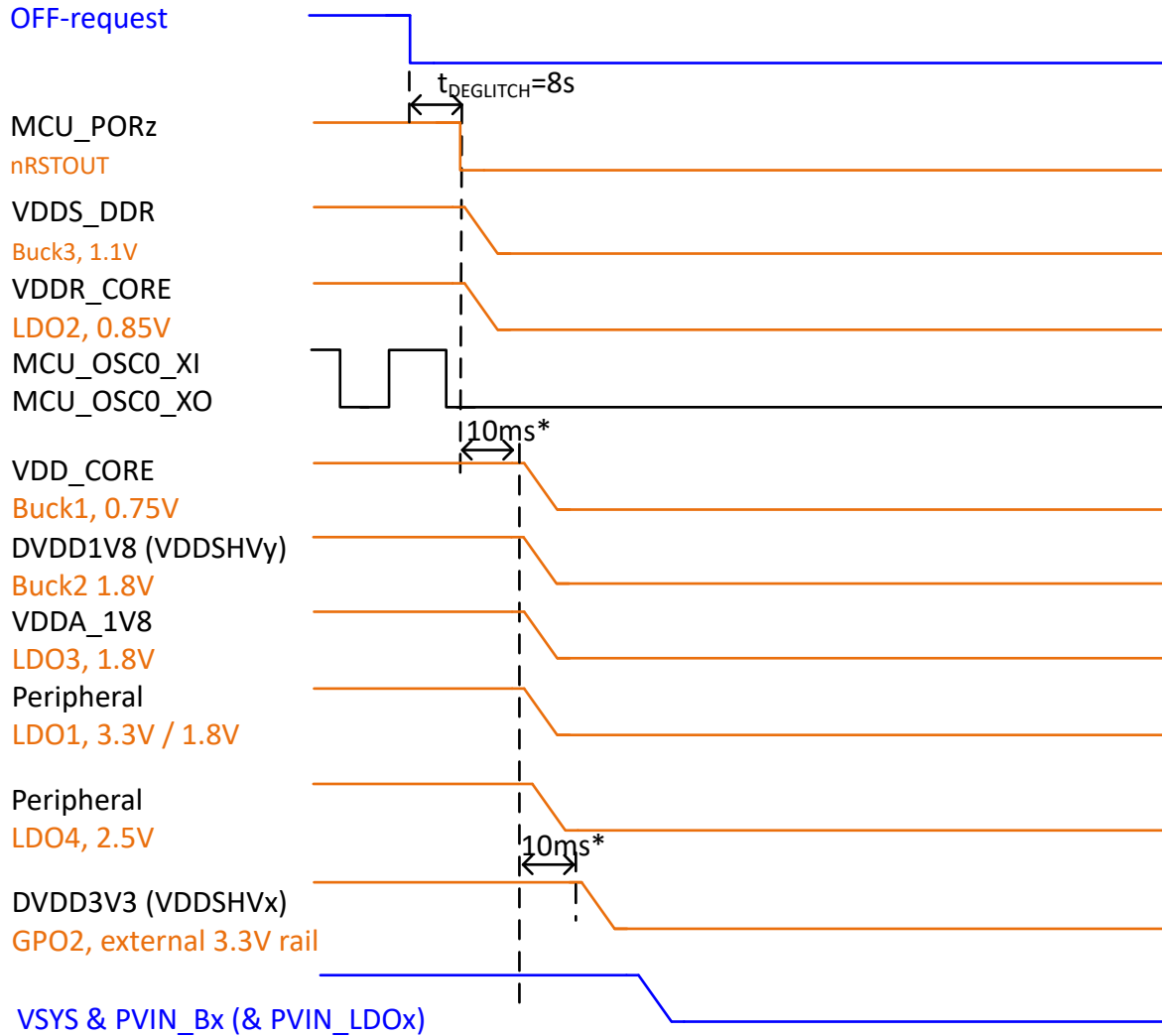


图 4-2. TPS6522053 上电序列



* discharge-duration depends on Vout, Cout and load. Slot-duration needs to adopt.
Slot-duration extends up to 8x its configured value.

图 4-3. TPS6522053 断电序列

4.1 TPS6521901 为 AM64x 供电

用例：VSYS=5V，DDR4 存储器

图 4-4 展示了在具有 5V 输入电源和 DDR4 存储器的系统中，TPS6521901 型号为 AM64x 处理器供电的原理图。5V 来自前置稳压器，与参考系统主输入电源 (VSYS) 连接，并连接到降压转换器的电源输入 (PVIN_Bx)。Buck1、Buck2 和 Buck3 用于为 VDD_CORE 供电，分别为 0.75V、3.3V VDDSHVx IO 和 DDR IO。由于 Buck2 (3.3V PMIC 电源轨) 编程为在上电序列中首先斜升，可用作一些 LDO 的输入电源，从而最大限度地减少功耗。LDO1 配置为旁路，支持 SD 卡动态电压在 3.3V 和 1.8V 之间变化。LDO1 上的电压变化可由 I2C 触发，或将 VSEL_SD 引脚设为高电平 (LDO1=3.3V) 或低电平 (LDO1=1.8V) 来触发。LDO2 用于为 VDDR_CORE 供电。LDO3 支持 1.8V 模拟域，LDO4 支持 2.5V VPP，用于 DDR4 存储器。此电源解决方案需要外部分立式降压稳压器来提供 1.8V VDDSHV IO 域。此外部分立式稳压器可使用 PMIC 的 GPO1 启用。TPS6521901 经过预编程，可在上电序列的第二个阶段启用 GPO1，持续时间为 10ms。外部分立式稳压器必须斜升并在第二个阶段的 10ms 内达到稳定的输出电压 (在 PMIC 启动上电序列的第三个阶段之前)。其余的两个通用引脚 (GPIO 和 GPO2) 是可自由使用的数字资源，默认情况下被禁用，可在 PMIC 完成上电序列后通过 I2C 启用。图 4-5 和图 4-6 展示了 TPS6521901 上编程的上电和断电序列。

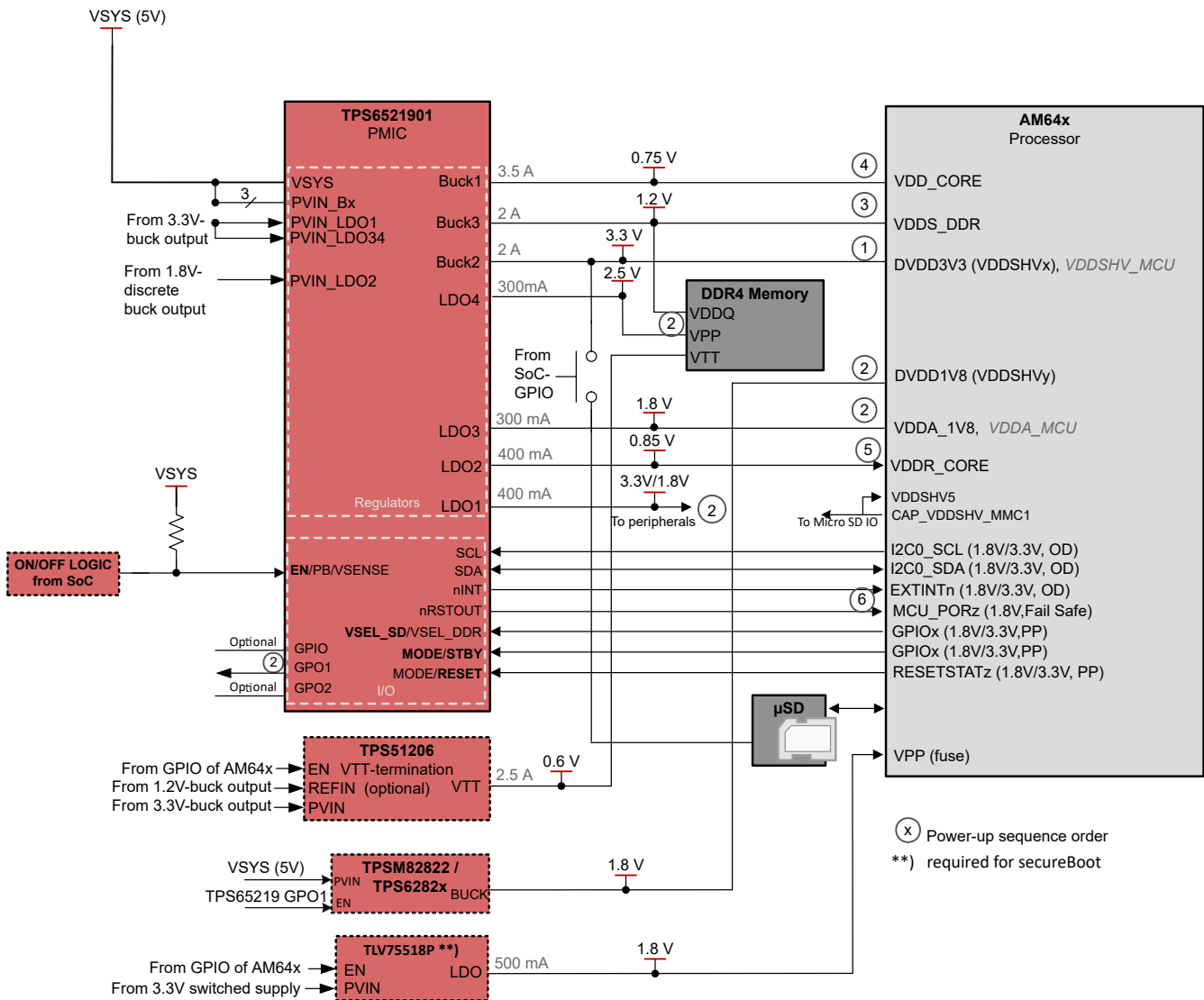


图 4-4. TPS6521901 为 AM64x 供电

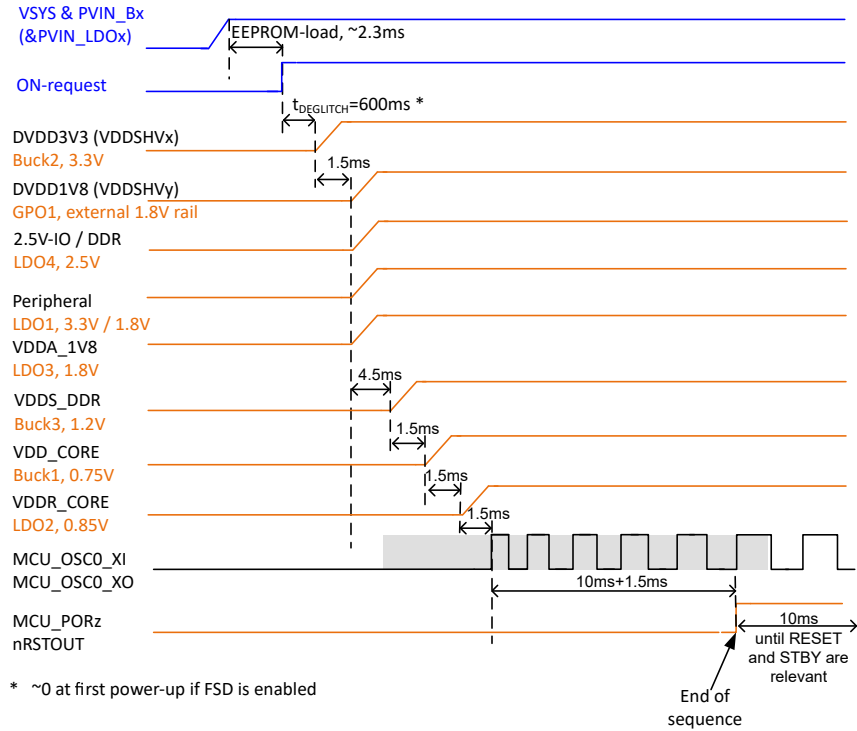


图 4-5. TPS6521901 上电序列

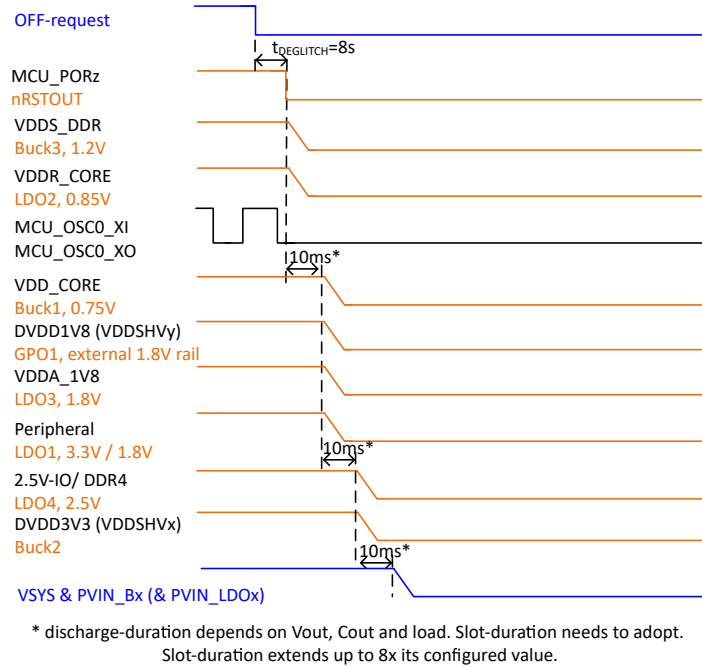


图 4-6. TPS6521901 断电序列

4.2 TPS6521902 为 AM64x 供电

用例：VSYS=3.3V，LDDR4 存储器

图 4-7 展示了在具有 3.3V 输入电源和 LDDR4 存储器的系统中，TPS6521902 型号为 AM64x 处理器供电的原理图。Buck1、LDO3、LDO2 和 LDO1 用于为上一个方框图中描述的 AM64x 域供电。3.3V 来自前置稳压器，可与电源开关结合，为 3.3V VDDSHVx IO 域供电。GPO2 经过预编程，可在上电序列的第二个阶段启用，持续时间为 10ms。它可用于启用外部电源开关，满足处理器序列要求。必须为开关选择适当的电气规格，在第二个阶段的 10ms 内提供稳定的输出电压（在 PMIC 启动上电序列的下一阶段之前）。Buck3 和 Buck2 支持 1.1V 和 1.8V（VDDS_DDR 需要）和 1.8V DVDD3V3 IO 域。它们还用于支持 LPDDR4 存储器需要的电压。LDO4 是可自由使用的 2.5V 电源资源，可用于以太网 PHY 等外设。GPIO 和 GPO1 是可自由使用的数字资源，默认情况下被禁用，可根据需要通过 I2C 启用。图 4-8 展示了 TPS6521902 上编程的上电和断电序列。

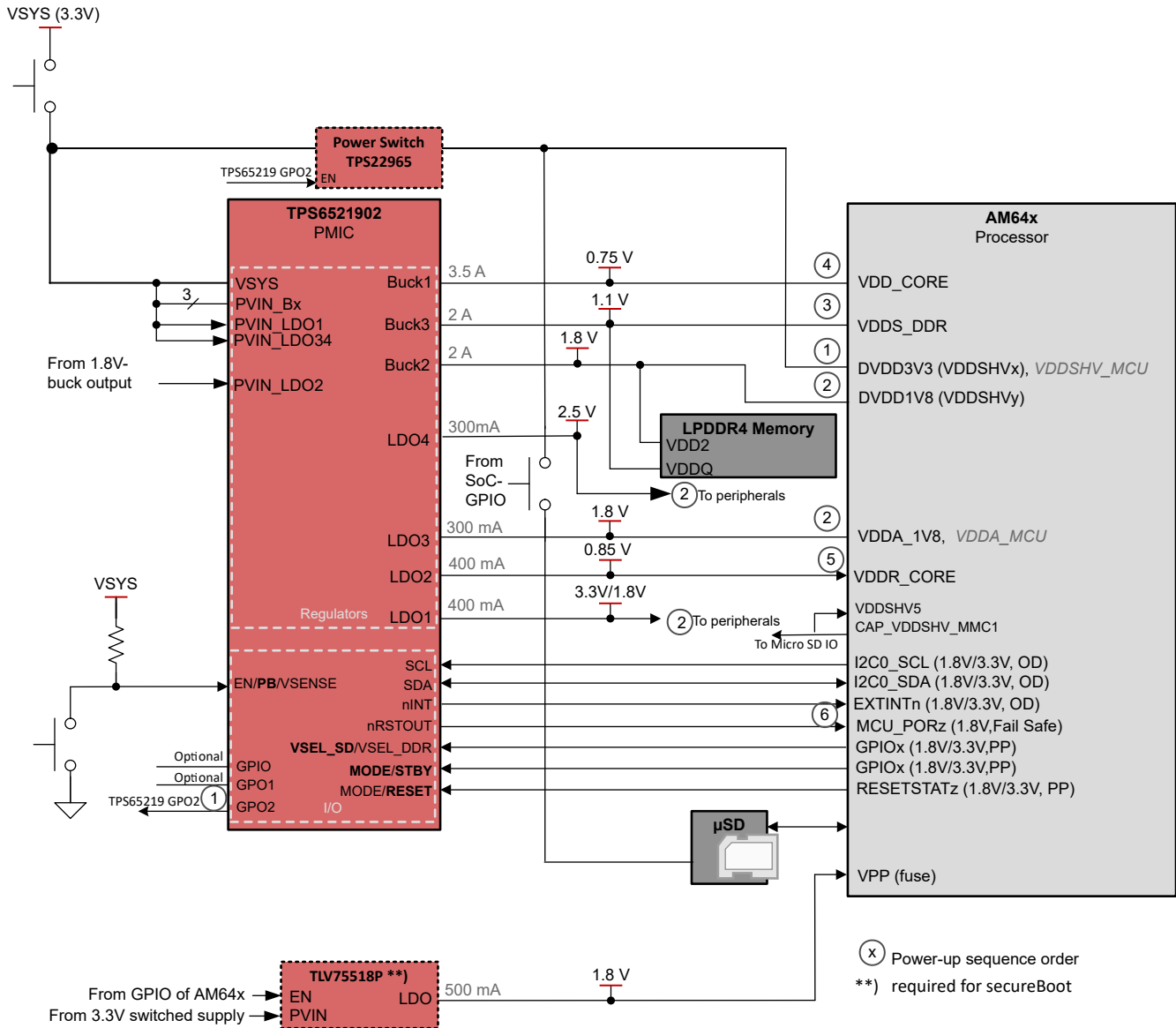


图 4-7. TPS6521902 为 AM64x 供电

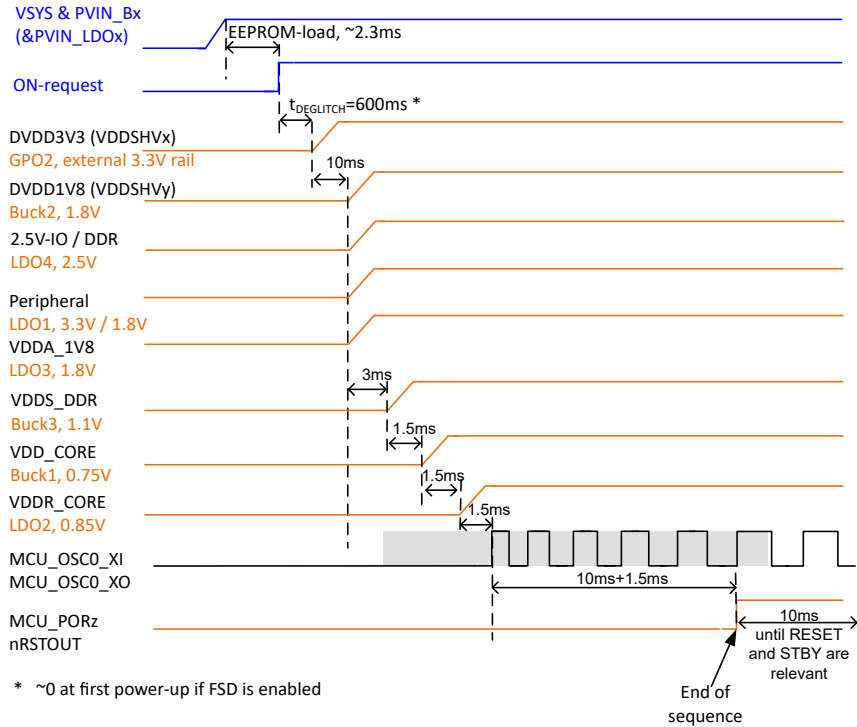


图 4-8. TPS6521902 上电序列

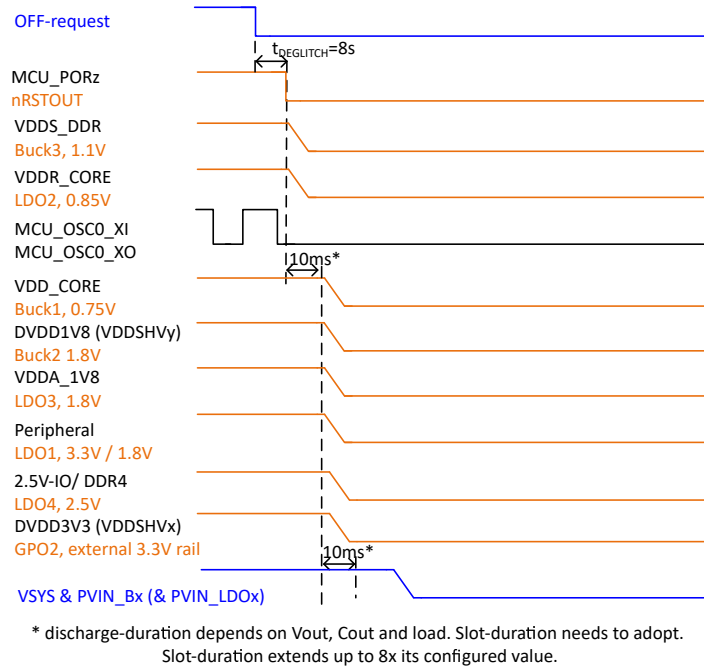


图 4-9. TPS6521902 断电序列

4.3 TPS6521903 为 AM64x 供电

用例：VSYS=3.3V，DDR4 存储器

图 4-10 展示了在具有 3.3V 输入电源和 DDR4 存储器的系统中，TPS6521903 型号为 AM64x 处理器供电的原理图。Buck1、Buck2、LDO3、LDO2、LDO1 和 GPO2 用于为上一个电源方框图中描述的域供电或将其启用。3.3V 来自前置稳压器，可与电源开关结合，为 3.3V VDDSHVx IO 域供电。GPO2 经过预编程，可在上电序列的第二个阶段启用，持续时间为 10ms。它可用于启用外部电源开关，满足处理器序列要求。必须为开关选择适当的电气规格，在第二个阶段的 10ms 内提供稳定的输出电压（在 PMIC 启动上电序列的下一阶段之前）。Buck3 用于为 VDDS_DDR 供电，并与 Buck2 的 1.8V 共同支持 DDR4 存储器所需的电压。GPIO 和 GPO1 是可自由使用的数字资源，默认情况下被禁用，可根据需要通过 I2C 启用。图 4-11 和图 4-12 展示了 TPS6521903 上编程的上电和断电序列。

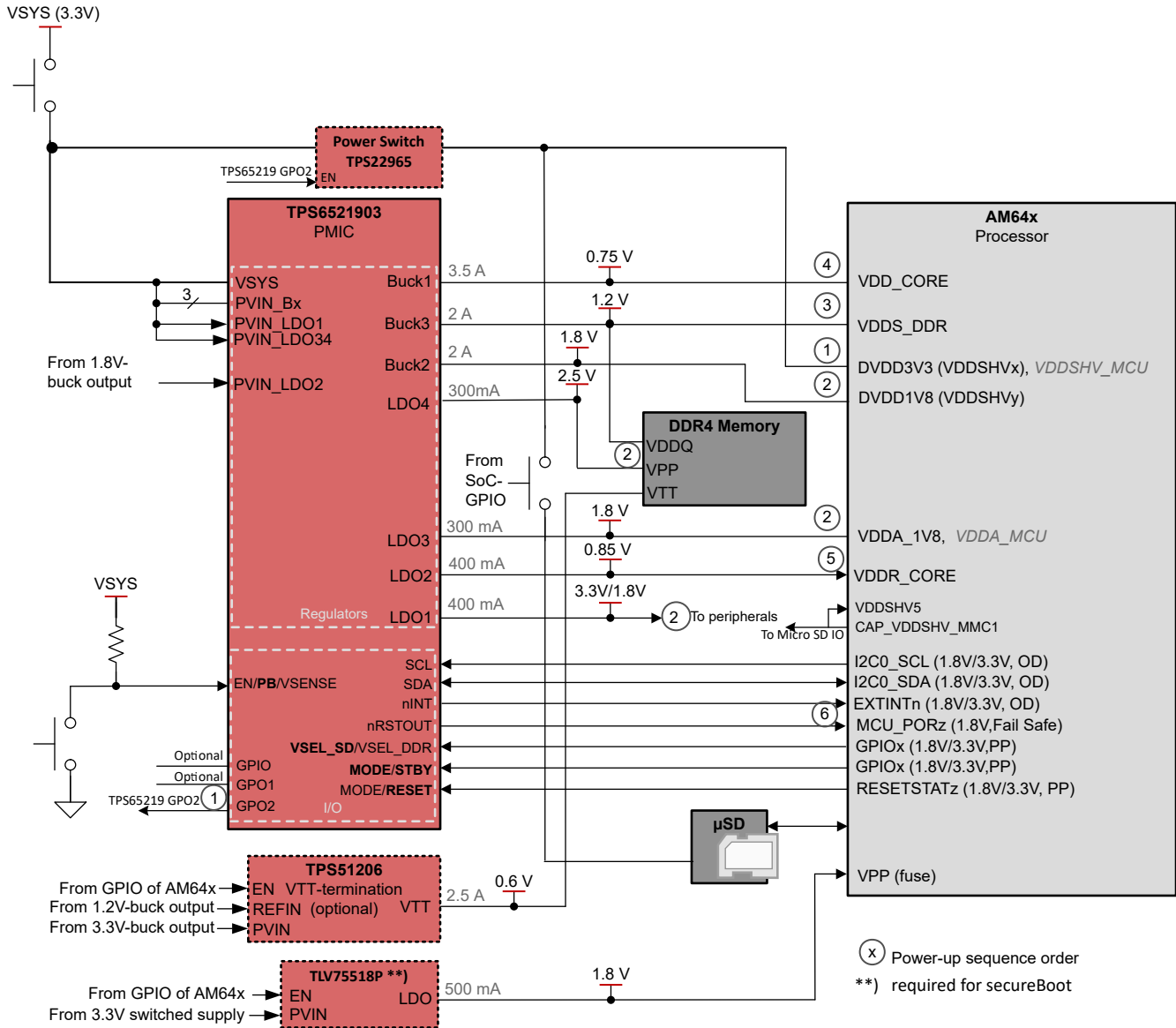


图 4-10. TPS6521903 为 AM64x 供电

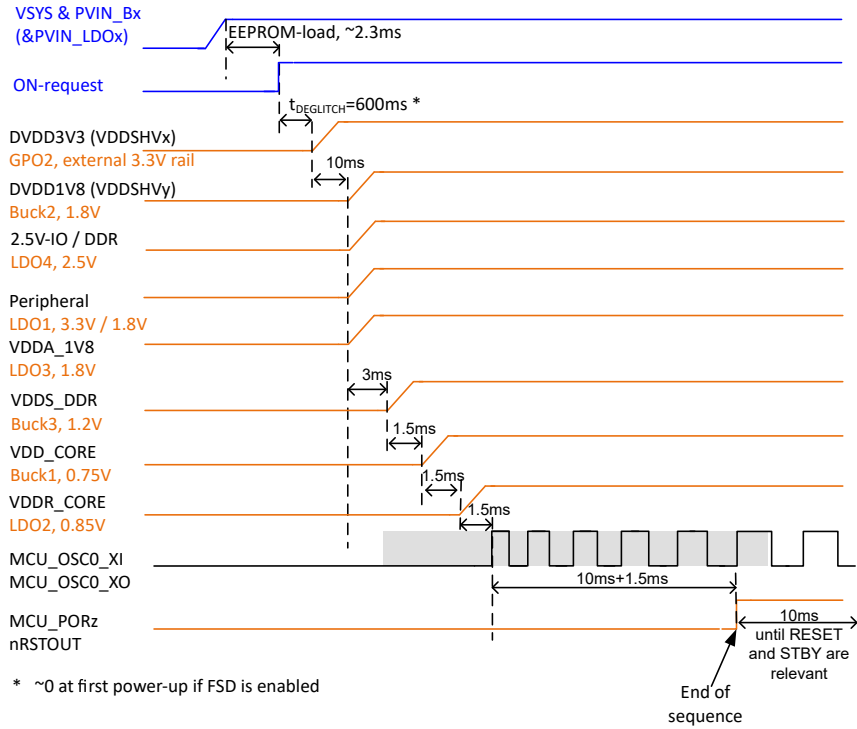


图 4-11. TPS6521903 上电序列

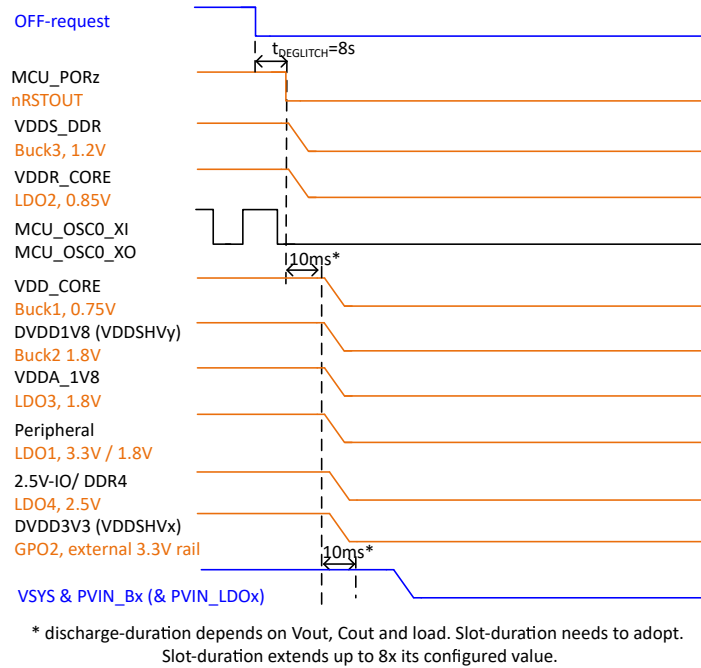


图 4-12. TPS6521903 断电序列

4.4 TPS6521904 为 AM64x 供电

用例：VSYS=3.3V，DDR4 存储器，VDD_CORE=0.85V

图 4-13 展示了在具有 3.3V 输入电源和 DDR4 的系统中，TPS6521904 型号为 AM64x 处理器供电的原理图。此配置与 TPS6521903 类似，但在场景中，VDD_CORE 的运行电压为 0.85V 而不是 0.75V。根据 AM64x 数据表，“VDD_CORE 和 VDDR_CORE 应由同一源供电，这样当 VDD_CORE 的运行电压为 0.85V 时，它们可以同时斜升。”处理器需满足这一要求，因而能够使用同一 PMIC 电源轨 (Buck1) 对 VDD_CORE 和 VDDR_CORE 供电。LDO2 是可自由使用的电源资源，针对 1.8V 输出预先编程，可用于为外设供电。与 TPS6521903 类似，此配置的 GPO2 也经过预先编程，可在上电序列的第二个阶段启用，持续时间为 10ms。此配置可用于启用外部电源开关，满足处理器序列要求。必须为开关选择适当的电气规格，在第二个阶段的 10ms 内提供稳定的输出电压（在 PMIC 启动上电序列的下一阶段之前）。图 4-14 和图 4-15 展示了 TPS6521904 上编程的上电和断电序列。

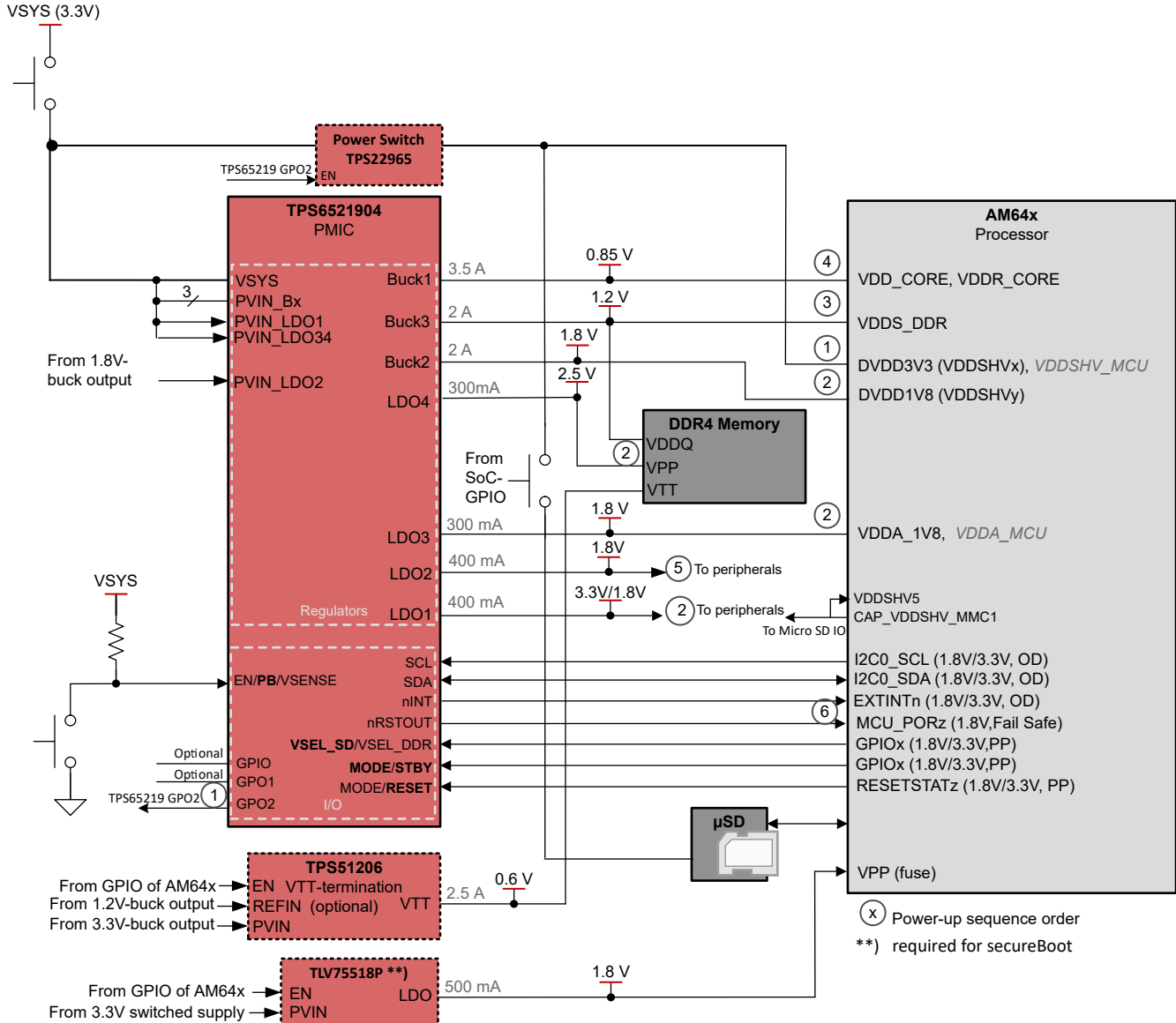


图 4-13. TPS6521904 为 AM64x 供电

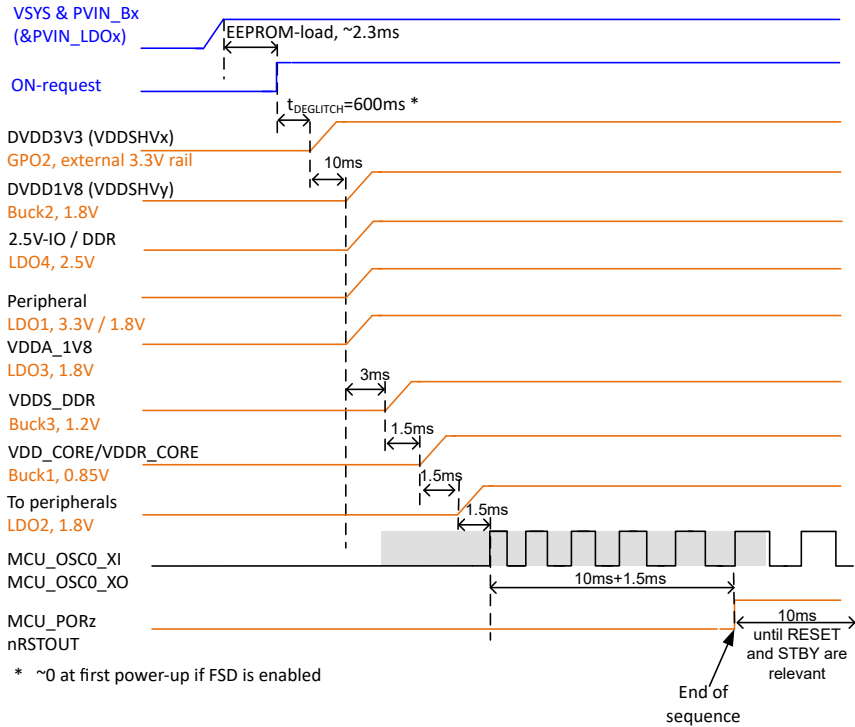


图 4-14. TPS6521904 上电序列

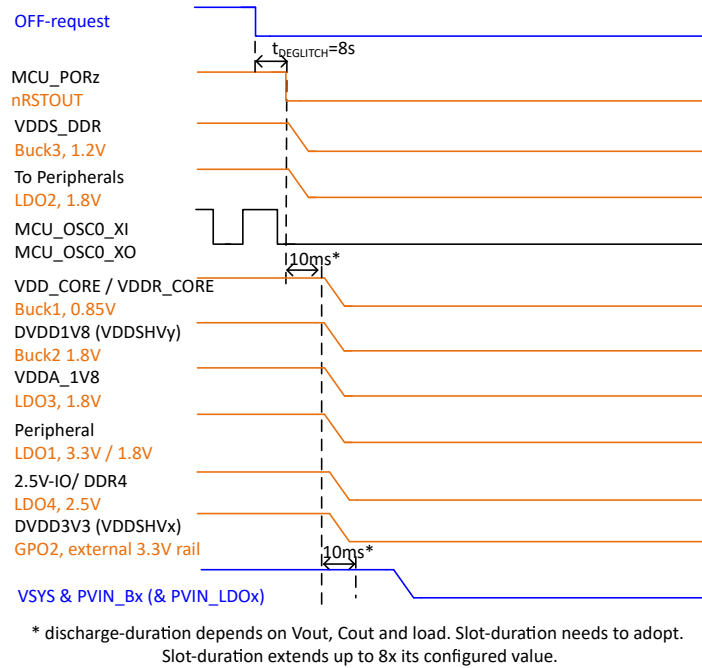


图 4-15. TPS6521904 断电序列

5 参考文献

1. 德州仪器 (TI), [TPS65219 适用于 ARM Cortex—A53 处理器和 FPGA 的集成电源管理 IC 数据表](#)。
2. 德州仪器 (TI), [AM64x Sitara™ 处理器数据表](#)。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司