



Atul Patel

随着电子系统尺寸的不断缩小，系统设计人员正不断寻找更小的电子元件。设计人员需要使用更小的元件来逐代减小系统外形尺寸，同时不必牺牲系统的耐用性和坚固性。系统设计人员在实施系统电子电路时面临的设计挑战之一是如何选择兼具小尺寸和板级稳定性优点的集成电路 (IC) 封装选项。

过去，设计人员可以选择 TSSOP 或 SOT 等较大的引线式封装，这些封装由于引线而具有出色的板级稳定性，或者也可以选择 QFN 或 BGA 封装，这些封装的实现尺寸要小得多，但与引线式封装解决方案相比，其板级稳定性可能不如引线式封装解决方案那么强大。此外，在制造流程中依赖光学电路检查的电子制造商可能无法轻松地将 QFN 或 BGA 封装技术整合到其制造工艺中。

是要引线式封装提供的稳定性和制造简易性，还是要 BGA 或 QFN 封装提供的更小尺寸，系统设计人员通常左右为难。新的封装技术还在开发中，有望帮助系统设计人员实现更小、更坚固的系统设计。

系统设计人员目前可以利用的一种解决方案是 TI 新推出的 SOT-23-THN 小型引线式封装技术。新的 SOT-23-THN 封装可提供 5 引脚 (DDC)、8 引脚 (DDF)、14 引脚 (DYY) 和 16 引脚 (DYY) 的引脚数。新的 SOT-23-THN 封装现已可用于多种器件，包括各种逻辑功能器件。例如，新的 DYY SOT-23-THN 封装提供了超小型的 14 引脚和 16 引脚引线式封装解决方案。DYY 封装比设计人员可能熟悉的常见 TSSOP 封装小得多 (请参阅图 1)。新的 DYY、DDF 和 DDC 封装使设计人员能够实现符合以下需求的解决方案：占用的布板空间与某些基于 QFN 封装的器件相同或更小，但是功能相同，同时保持 0.5mm 引脚间距以满足信号路由管理需求。

SOT-23-THN 封装为设计人员提供了一种 QFN 替代方案，适用于空间受限的设计，并具有光学检查、更容易调试以及引线式封装的机械可靠性等额外优势。如果系统设计人员希望在将来缩小新设计的尺寸，则可以利用 SOT-23-THN 封装，因为它支持与更传统的外形封装一起进行双封装布局。例如，DYY 封装可以装入到传统的 TSSOP 封装中，并且可以使用传统的 PCB 设计规则进行双路布线。

请参阅图 2 了解双封装布局的示例。此外，使用新的 SOT-23-THN 封装，系统设计人员能够解决缩小外形

尺寸、板级可靠性、光学电路检查和成本竞争力等互连系统设计难题。更多有关新型 SOT-23-THN 封装技术可实现的逻辑解决方案的信息，请访问 TI 的逻辑和电压转换。

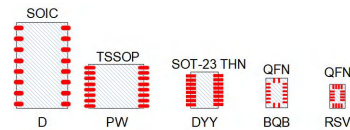


图 1. DYY 与其他常见封装类型的尺寸比较

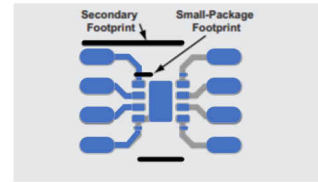


图 2. DYY 与 TSSOP 封装的双封装布局

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司