

Kenneth Montgomery, Duy (Bobby) Nguyen

### 摘要

本应用手册讨论了对使用 I2C 进行器件间通信的系统进行调试的优秀实践。本文档详细介绍了 NACK 的建议处理方法并提供了使用示波器调试 I2C 的建议。此外，还讨论了 I2C 开关、缓冲器和电平转换器可能导致的问题。

### 内容

1 引言.....	2
2 处理 NACK 时的常规检查.....	2
2.1 NACK.....	2
2.2 查看原理图.....	2
2.3 仔细检查控制器和目标之间的 SDA 和 SCL.....	3
2.4 RESET 正确偏置.....	4
2.5 器件焊接正确.....	4
3 示波器截图.....	4
3.1 为什么要使用示波器进行调试？.....	5
3.2 设置示波器.....	5
3.3 收到 NACK 时验证 I2C 地址.....	5
3.4 验证启动和停止条件.....	6
3.5 检查字节格式.....	6
3.6 上升时间是否符合 I2C 标准？.....	7
3.7 发送的命令字节是否有效？.....	9
4 I2C 开关.....	10
4.1 TI I2C 开关的停止条件.....	10
5 I2C 缓冲器.....	10
5.1 缓冲器的 VoL 与 ViLc.....	10
5.2 缓冲器的 VoL 超过 I2C 目标器件的 ViL.....	10
5.3 缓冲器的静态失调电压不能连接到其他静态失调电压.....	10
6 检查清单.....	11
7 结论.....	12

### 插图清单

图 2-1. NACK 示例.....	2
图 2-2. 原理图有误的 TCA9555.....	3
图 2-3. 已指示原理图中错误的 TCA9555.....	3
图 2-4. 原理图中 SDA 和 SCL 线网连接对调的示例.....	4
图 2-5. PCB 上引脚 1 的顶部标识示例.....	4
图 3-1. 在时钟周期为逻辑高电平时查看数据来进行示波器屏幕截图调试的示例.....	5
图 3-2. 启动条件示例.....	6
图 3-3. 停止条件示例.....	6
图 3-4. 具有多个寄存器地址的 I2C 写入格式示例.....	7
图 3-5. 上升时间示例.....	7
图 3-6. 超出规格范围的上升时间示例.....	8
图 3-7. 处于规格范围内的上升时间示例.....	8
图 3-8. 收到 NACK 的无效寄存器示例.....	9
图 3-9. 收到 ACK 的可接受命令字节示例.....	9

## 表格清单

表 6-1. I2C IO 扩展器原理图检查清单.....	11
表 6-2. I2C 开关或 I2C 多路复用器原理图检查清单.....	11
表 6-3. I2C 缓冲器原理图检查清单.....	12

## 商标

E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

## 1 引言

IC 间 (I2C) 是一种流行的串行通信协议，允许多个控制器器件与多个目标器件进行通信。I2C 由双向两线制总线组成，其中一条线用作串行数据线 (SDA)，另一条线用作串行时钟线 (SCL)。两线制总线的两条线通常连接到一个开漏或集电极开路驱动器，此驱动器具有一个支持双向数据传输的输入缓冲器。在使用漏极开路或集电极开路系统时，了解所有可能导致通信故障的潜在问题非常重要。本文的目的是为快速有效地识别和调试这些问题提供全面的指南。

## 2 处理 NACK 时的常规检查

### 2.1 NACK

在 I2C 通信中，每个事务都包含来自控制器的 8 位 (1 字节) 信息，后跟来自目标器件的一位信息。目标器件发送的位可以是 0 (通常表示为 ACK 位)，也可以是 1 (通常表示为 NACK 位)。当目标发送 ACK 位时，这表示已正确收到传输的数据，而没有任何错误。当目标发送 NACK 位时，这表示接收器未正确收到传输的数据或地址。在 I2C 系统中，有几种一般情况可能导致生成 NACK。[了解 I2C 总线应用手册的 ACK 和 NACK 一节](#)中对这些情况进行了详细说明。

图 2-1 中的示例展示了 I2C 控制器尝试写入地址 0x55h 的目标器件时发生了 NACK 以及 I2C 目标 NACK (不会在第 9 个时钟脉冲上将 SDA 驱动为低电平)。

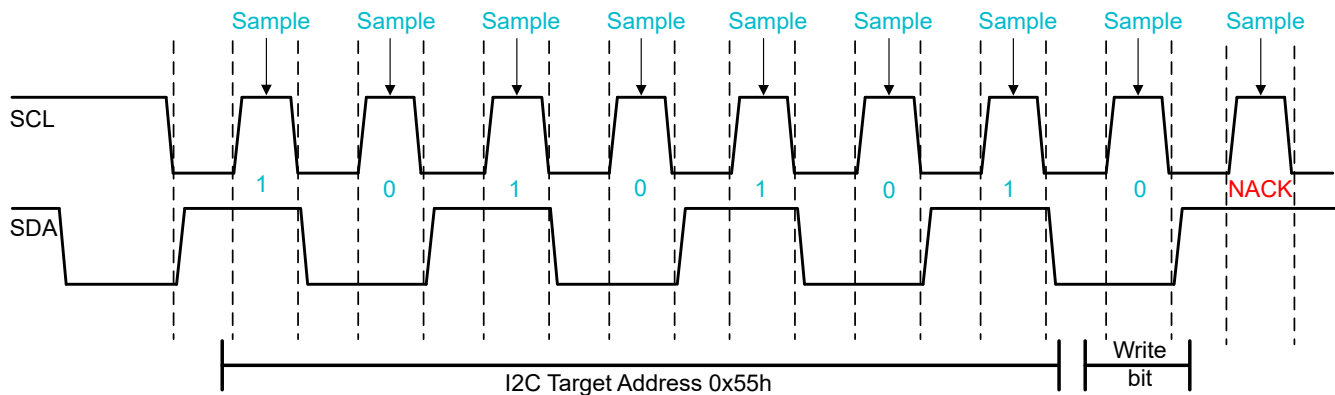


图 2-1. NACK 示例

### 2.2 查看原理图

调试 I2C 器件时，请始终检查并查看数据表中的引脚排列是否与原理图中的引脚排列相匹配。有时，原理图上的引脚排列方式与器件数据表上显示的引脚排列方式不同。如果未执行此检查，则可能出现器件在电路上连接错误。如果器件未正确连接，则每次电路通电时可能会导致器件损坏。因此，为了避免意外损坏器件，请务必检查数据表中的引脚排列和原理图的引脚排列是否有任何差异。

图 2-2 显示了 TCA9555 的一个示例，其中原理图错误可能会导致出现 NACK。

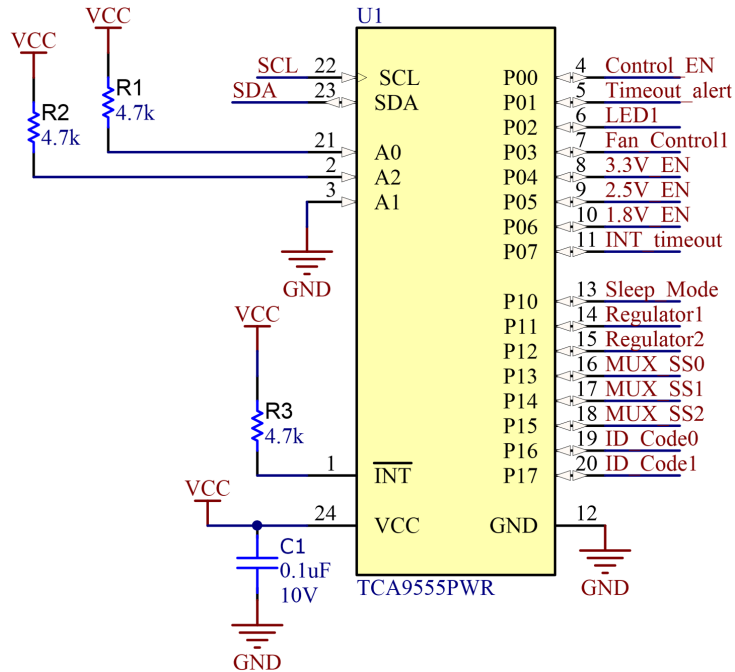


图 2-2. 原理图有误的 TCA9555

图 2-2 中所示的错误为引脚 2 和引脚 3 (A2 和 A1) 的连接对调了，因此显示 I2C 目标地址为 0x25h。图 2-3 并排显示了原理图错误和 TCA9555 数据表引脚排列。在 A1 和 A2 连接对调的情况下，原理图地址显示为 0x25h，而基于数据表引脚排列的正确 I2C 目标地址为 0x23h。任何查看原理图的人都会错误地尝试通过 0x25h 与 I2C 目标进行通信，并始终收到 NACK。

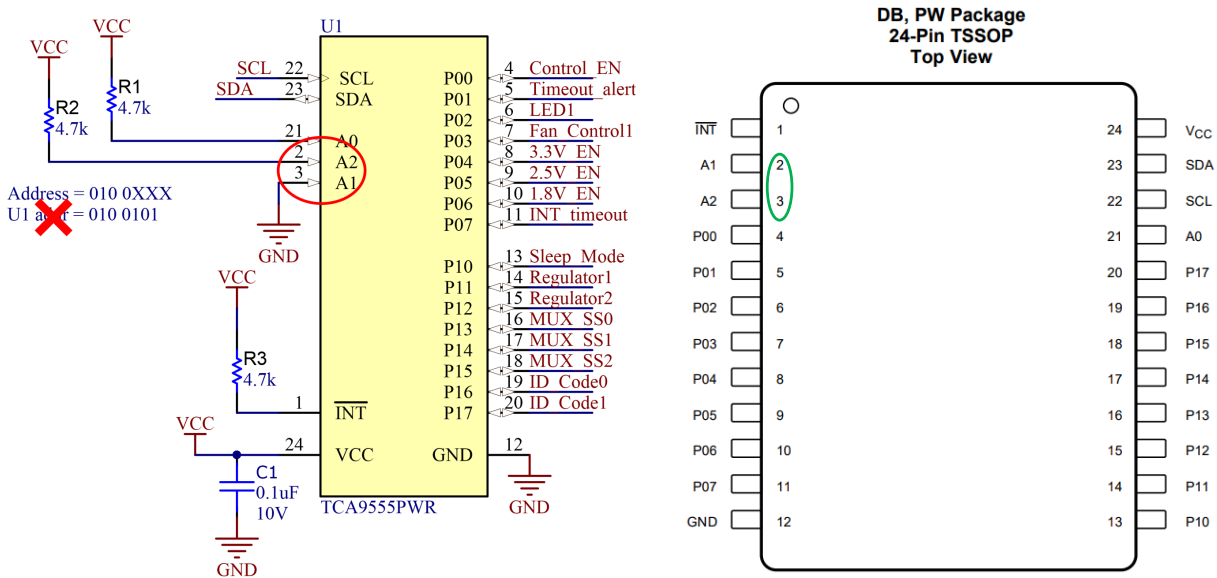


图 2-3. 已指示原理图中错误的 TCA9555

### 2.3 仔细检查控制器和目标之间的 SDA 和 SCL

如果从与本设计通信的 I2C 器件收到 NACK，请检查以确保 I2C 控制器和目标之间正确连接 SDA 和 SCL 线路。有时，用户会意外地对调控制器和目标器件之间的 SDA 和 SCL 连接。如果发生这种情况，即使传输的是正确的位，目标器件也始终会向控制器发回 NACK。为防止出现这种情况，请始终验证控制器和目标之间的 SDA 和

SCL 连接是否正确。图 2-4 显示了一个示例，其中原理图上的 SDA 和 SCL 线网与原理图上 SDA 和 SCL 引脚排列的连接对调了，从而导致 I2C 目标器件始终针对地址返回 NACK。

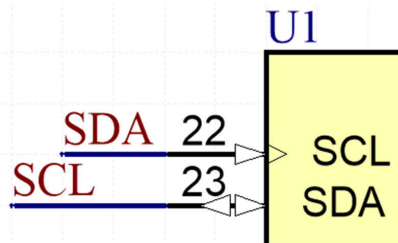


图 2-4. 原理图中 SDA 和 SCL 线网连接对调的示例

## 2.4 RESET 正确偏置

在 I2C 电路中，系统中的每个组件都暴露在一定程度的电气噪声下。有时，电气噪声可能会大到可以意外地影响 I2C 器件悬空引脚上的电压电平。这种高噪声水平可能会对器件的运行产生负面影响，尤其是当保持悬空的引脚是器件复位引脚时。如果 I2C 器件的复位引脚保持悬空，电气噪声可能会导致器件意外进入复位状态。为避免意外进入复位状态，应使用一个上拉或下拉电阻器将所有 I2C 目标器件的复位引脚偏置至一个定义的逻辑电平。偏置复位引脚会使复位引脚保持定义的状态，直到控制器有意更改该引脚。如果电路中预计会出现高水平噪声，则可以在复位引脚上添加一个电容器，以进一步帮助降低噪声的影响。通常， $1\ \mu\text{F}$  和  $0.1\ \mu\text{F}$  电容器都用于此类应用。

如果 I2C 目标器件的复位引脚为低电平有效，请使用上拉电阻器将复位引脚偏置至  $V_{CC}$ 。在此配置中，仅当控制器有意将器件驱动为低电平时，器件才会复位。如果 I2C 目标器件的复位引脚为高电平有效，请使用下拉电阻器将目标器件偏置到 GND。在此配置中，仅当控制器有意将器件驱动为高电平时，器件才会复位。

## 2.5 器件焊接正确

在将 I2C 器件焊接到电路板之前，请始终验证器件的放置方向是否正确。如果器件未正确焊接到 PCB 上，I2C 器件会持续向控制器发回 NACK。如果以错误的方向焊接器件，也会在每次为电路加电时损坏器件。在验证器件是否已正确焊接到 PCB 上时，请查看以下两项：封装标识和外形标识。封装和外形上的这些标识旨在帮助用户将封装的引脚位置与外形的引脚位置相匹配。

通常，封装标识直接位于封装的引脚 1 上（请参阅图 2-5）。标识的形状可能不同，可以是小圆圈，也可以是对角线。要查找此标识的形状，一种简单方法是查看器件数据表上的引脚排列图。

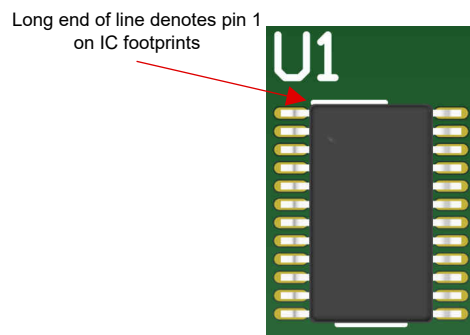


图 2-5. PCB 上引脚 1 的顶部标识示例

图 2-5 显示了通常位于外形引脚 1 附近的短线。应同时使用封装标识和外形标识，以便将封装上的引脚 1 位置与器件上的引脚 1 相匹配。如果封装标识和外形标识位于彼此顶部，则很可能器件以正确的方向放置在 PCB 上。

## 3 示波器截图

### 3.1 为什么要使用示波器进行调试？

调试 I2C 总线时，最好使用示波器而不是逻辑分析仪。这是因为逻辑分析仪隐藏了对 I2C 调试过程至关重要的信号细节。逻辑分析仪旨在仅将测量数据显示为逻辑高电平或逻辑低电平。这一特性使得 I2C 调试非常困难，因为 I2C 信号可以隐藏 I2C 帧中信号的某些属性。逻辑分析仪无法捕获信号上升时间、过冲电压、下冲电压和低输出电压 ( $V_{OL}$ ) 值。所有这些属性都提供了调试 I2C 系统所需的信息。而通过示波器，则能够查看上升时间、过冲、下冲和  $V_{OL}$  电平，从而使调试变得更轻松。

### 3.2 设置示波器

在调试 I2C 总线时，可以使用示波器来查看所传输数据的整个帧。调整示波器窗口的 y 轴，使得所测 SDA 和 SCL 信号的整个电压范围都可以在同一个示波器窗口中看到。设置示波器窗口的 x 轴，以便可以清楚地看到以下内容：启动条件、停止条件以及单个帧的所有地址和数据位。如果可能，将测得的 SDA 和 SCL 信号直接放在彼此的顶部，并在示波器窗口中施加一个失调电压（这样可以更轻松地验证各个数据位，以便与其对应的时钟脉冲匹配）。图 3-1 显示了示波器窗口屏幕截图的示例。

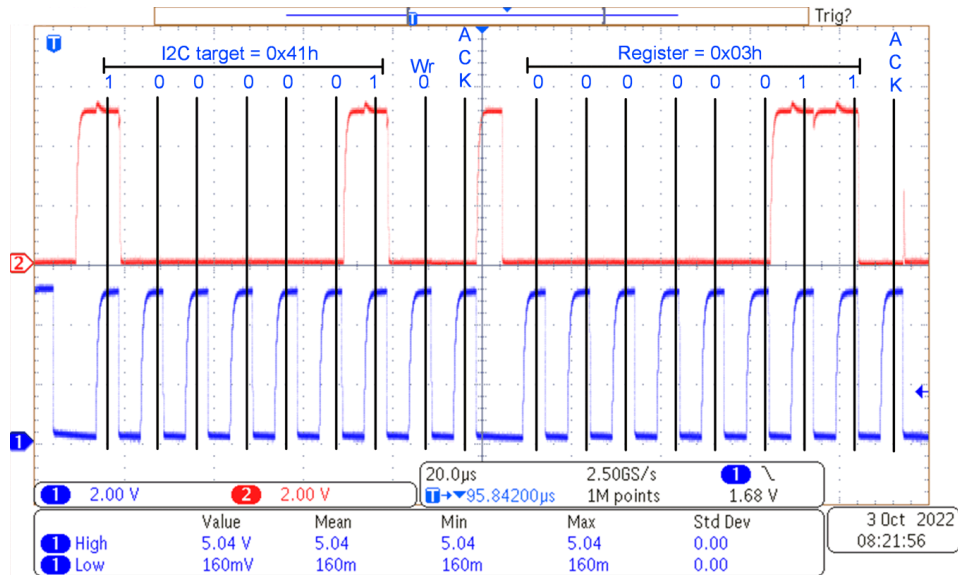


图 3-1. 在时钟周期为逻辑高电平时查看数据来进行示波器屏幕截图调试的示例

### 3.3 收到 NACK 时验证 I2C 地址

如果从设计尝试通信的器件收到 NACK，则表示出现错误，这类错误可能因为发送错误的地址而导致。

通过 I2C 与器件通信需要在启动条件启动后发出特定通信目标器件的地址。如果从设计尝试通信的器件收到 NACK，这些 NACK 可能是发送到器件的地址有误造成的。要验证是否发送了正确的地址，请使用示波器窗口来查看启动条件启动后发送到器件的各个位。在 SCL 线上使用时钟脉冲来标记单个帧的各个位（请记住，每个 ACK 或 NACK 位之间应该有 8 个时钟脉冲）。当向尝试通信的器件发送错误的目标地址时，会生成 NACK，因此验证控制器是否发送了正确的地址非常重要。

使用示波器确定发送的目标地址后，接下来请查看 I2C 器件的数据表以了解目标地址值。要使 I2C 通信成功，发送的目标地址必须与目标器件数据表中的地址相匹配。如果目标器件针对发送的每个 I2C 帧发回 NACK，这些 NACK 可能是因为发送的目标地址与目标器件的实际地址不匹配（始终在目标器件的数据表中规定）。

一些 I2C 器件也可能具有硬件可寻址的目标地址，允许用户更改目标地址。如果是这种情况，请检查这些硬件可寻址目标位，并确保这些位正确偏置为逻辑高电平或逻辑低电平值。如果这些硬件可寻址目标位保持悬空，则系统中的电气噪声可以轻松地更改目标地址。如果目标地址更改为不同于控制器发送的地址值，则目标会发回 NACK。

### 3.4 验证启动和停止条件

在通过 I2C 总线发送任何地址或数据位之前，必须先发送启动条件。SCL 为高电平时 SDA 线路上从高电平到低电平的转换将定义启动条件（在该转换发生后，SCL 必须变为低电平，才能使帧正式开始）。使用示波器来验证在 I2C 总线上发送任何数据或地址位之前是否正确发送了启动条件。图 3-2 显示了启动条件的示例，以及根据运行频率所需的最短保持时间。

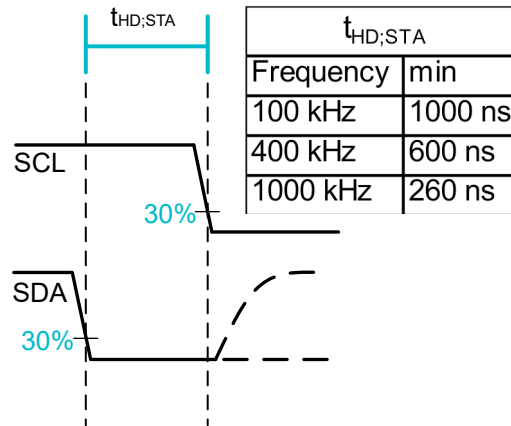


图 3-2. 启动条件示例

在发送地址和数据位后，会发送停止条件，以便控制器能够使总线进入空闲状态（假定总线上没有其他控制器，如果有其他控制器，则重新启动条件可能有效）。当 SCL 已为高电平时 SDA 线路上从低电平到高电平的转换将定义停止条件。使用示波器来验证控制器准备好使 I2C 总线进入空闲后是否正确启动了停止条件。图 3-3 显示了停止条件和根据运行频率所需的最短建立时间。

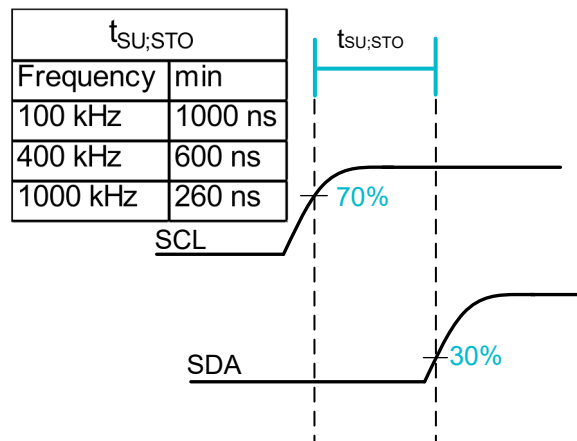


图 3-3. 停止条件示例

### 3.5 检查字节格式

在第一个启动条件和最后一个停止条件之间，控制器向目标发送数据字节。数据字节可以按照以下顺序发送到目标：目标字节地址、命令字节，然后是数据字节（假设目标器件有多个寄存器）。以其他顺序发送到目标的数据可能会导致出现 NACK。为防止出现这种情况，请使用示波器验证数据是否按正确的顺序（目标字节地址、命令字节、数据字节）发送到目标器件。请记住，SCL 信号线上的时钟脉冲用于对 SDA 线上发送的各个位进行分段。每个帧需要为数据位提供 8 个时钟脉冲，为 ACK 或 NACK 位提供 1 个时钟脉冲。

- Controller controls SDA line
- Target controls SDA line

### Write to one register in a device

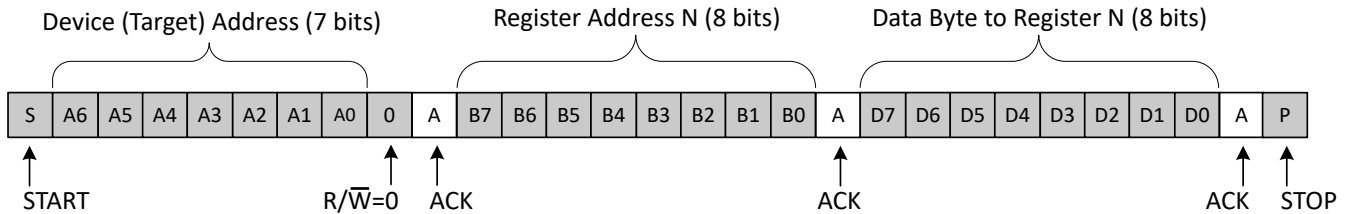


图 3-4. 具有多个寄存器地址的 I2C 写入格式示例

### 3.6 上升时间是否符合 I2C 标准？

I2C 中的上升时间定义为 I2C 信号从逻辑低电平转换到逻辑高电平所需的时间。I2C 标准中逻辑高电平的最小值定义为  $V_{CC}$  的 70%；I2C 标准中逻辑低电平的最大值定义为  $V_{CC}$  的 30%。因此，上升时间的测量值为 I2C 信号从  $V_{CC}$  的 30% 转换为  $V_{CC}$  的 70% 的时间。图 3-5 显示了上升转换期间 SDA、SCL 的一个示例。使用示波器测量 I2C 总线上 SDA 和 SCL 线路的上升时间。

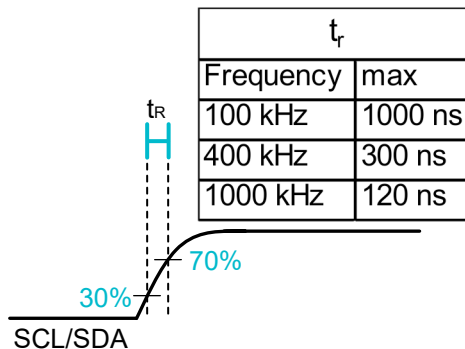


图 3-5. 上升时间示例

调试 I2C 总线时，应确认上升时间不超过 I2C 总线工作频率的最大上升时间要求（请参阅图 3-5 中的表格），这一点非常重要。如果上升时间超过 I2C 标准所述的限值，可能会导致数据位被无意中从数据传输帧中删除（对于目标中的每个 ACK 位，应该从控制器发送 8 位）。总线电容和上拉电阻都是可能影响上升时间的因素，因此每当遇到上升时间超出允许限制的问题时，请检查这两个参数（有关如何使用上拉电阻和电容来计算上升时间的更多信息，请参阅 [I2C 总线上拉电阻计算](#) 应用手册）。

图 3-6 显示了上升时间超过 I2C 标准所规定最大值的示例。

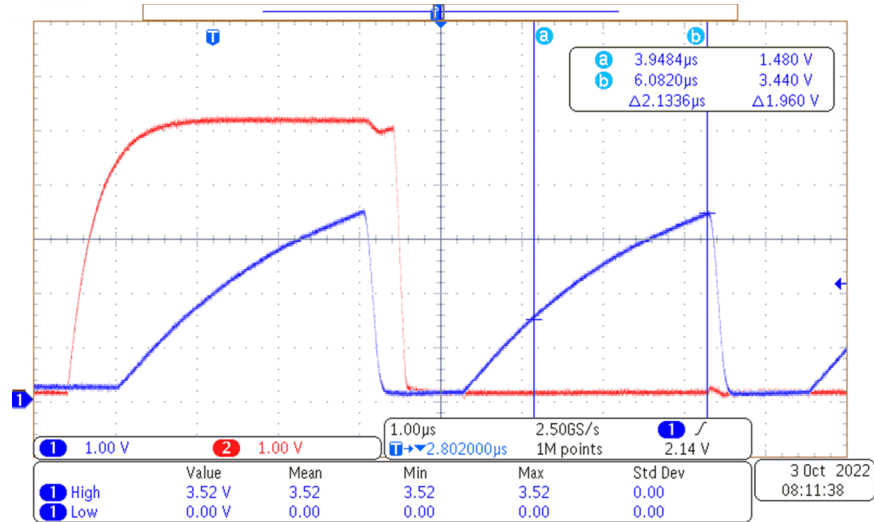


图 3-6. 超出规格范围的上升时间示例

图 3-7 显示了上升时间符合 I2C 标准的示例。

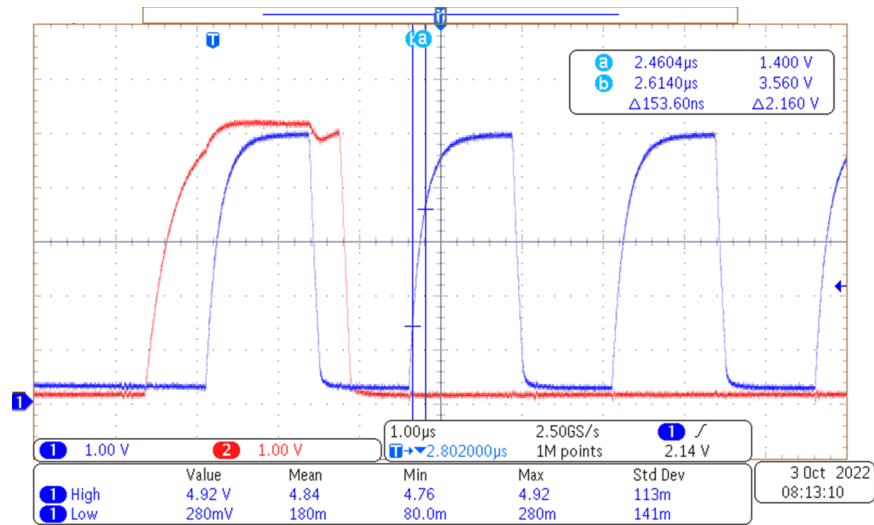


图 3-7. 处于规格范围内的上升时间示例



### 3.7 发送的命令字节是否有效？

如果未为特定目标器件定义命令字节，则向控制器发送 **NACK**。为了确保为器件发送正确的命令字节，请使用示波器检查发送到目标的所有 8 位是否与器件数据表中定义的命令位相匹配。请记住，命令字节需要在帧中的地址字节之后和数据字节之前发送。

图 3-9 显示了一个示例，其中先发送了 I2C 目标地址和写入位，后跟一个导致 **NACK** 的错误（超出 I2C 目标的可用寄存器）命令字节。此示例中的目标器件只有四个寄存器（0x00h 至 0x03h）。如果发送寄存器值为 0x04h 的命令字节，则预期结果为 **NACK**，因为 0x04h 超出了 0x00h 至 0x03h 的可接受字节。

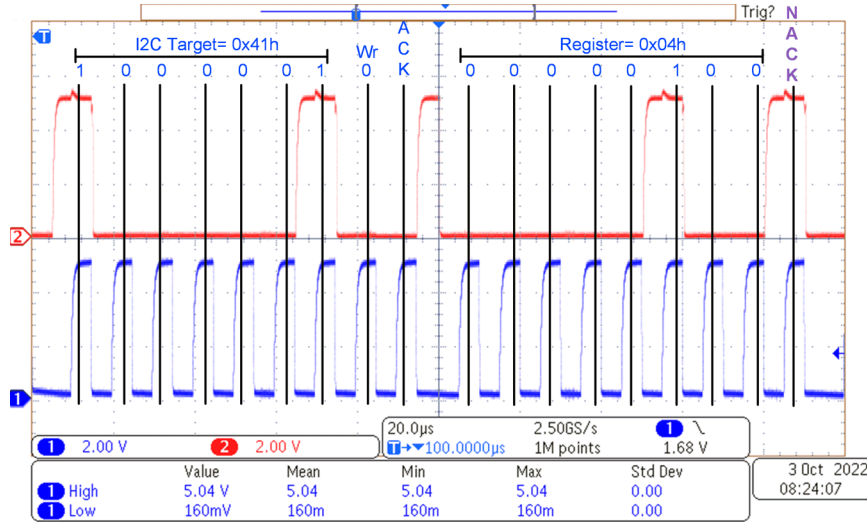


图 3-8. 收到 **NACK** 的无效寄存器示例

图 3-9 所示的示例使用了与图 3-8 中相同的 I2C 目标地址和写入位，但发送了已知良好的命令字节（I2C 目标识别的命令字节），从而产生 **ACK**。此示例中的目标器件接受 0x03h 寄存器字节，因为目标器件具有 0x00h 至 0x03h 的寄存器值，所有这些寄存器均为可写入的寄存器。

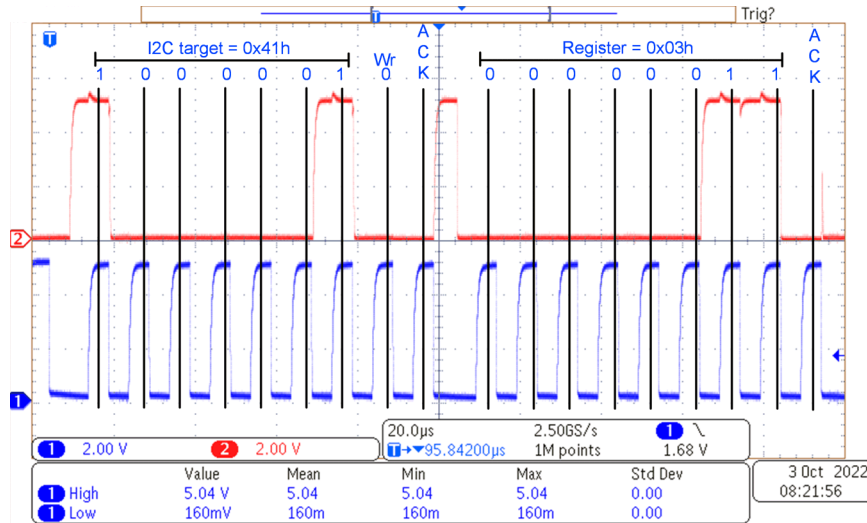


图 3-9. 收到 **ACK** 的可接受命令字节示例

## 4 I2C 开关

### 4.1 TI I2C 开关的停止条件

德州仪器 (TI) I2C 开关器件需要一个停止条件，才能正确读取 I2C 写入的信息。停止条件必须在 I2C 数据传输帧结束时发送，才能使接收器件执行信息（重复启动条件不起作用）。如果用户对 I2C 开关执行写操作并执行重新启动条件，然后执行 I2C 读取事务，则 I2C 开关数据读取会显示从最后一次写入事务写入的相同数据；但是，该器件实际上不会启用预期的通道。简而言之，如果使用重复启动条件来从 TI I2C 开关读取数据，则读取的数据看起来正确，但实际上并未实现。有关此特殊功能的更多详细信息，请参阅[此 E2E™ 论坛主题](#)。

## 5 I2C 缓冲器

### 5.1 缓冲器的 VoL 与 ViLc

许多 I2C 缓冲器使用内部静态失调电压来确定 I2C 总线的哪一侧生成低电平信号。虽然该特性在避免总线锁定条件方面非常有效，但是如果缓冲器连接不正确，该特性也会给用户带来额外的问题。如果缓冲器连接到静态失调电压位置处（通常称为器件侧）的目标器件，则该位置的 VoL 值必须低于器件的 ViLc 值。ViLc 是一个内部电压值（通常在器件数据表中规定），由缓冲器的内部逻辑电路用于通过器件传播信号。为了使缓冲器的内部逻辑能够正确地从缓冲器侧传播低电平信号，目标器件的 VoL 必须低于缓冲器提供的 ViLc 值。如果超过该值，则缓冲器会进入输出不断在低值和高值之间交替的状态。为避免发生此错误，请始终验证连接到缓冲侧的器件的 VoL 值是否低于缓冲器数据表提供的 ViLc 值。

### 5.2 缓冲器的 VoL 超过 I2C 目标器件的 ViL

缓冲器侧的 VoL 不能超过所连器件的 ViL 电平。如果 VoL 超过 ViL，则当 I2C 总线被拉至低电平时，器件无法识别逻辑低电平。为防止出现这种情况，请务必通过检查缓冲器和连接的器件的数据表来验证 VoL 是否小于 ViL。

### 5.3 缓冲器的静态失调电压不能连接到其他静态失调电压

将两个缓冲器连接在一起时，请勿将两个缓冲器置于会使两者的静态失调电压连接在一起的配置中。如果连接在一起，每个缓冲器的静态失调电压会影响这两个器件的内部逻辑结构，并在目标器件拉低时防止低电平传播到控制器。为避免此问题，切勿通过缓冲侧将两个缓冲器连接在一起。如需简要了解缓冲器可接受的不同连接配置，请参阅[使用 I2C 缓冲器的原因、情形和方法](#) 应用手册。

## 6 检查清单

表 6-1 至表 6-3 显示了 I2C IO 扩展器、I2C 开关、I2C 多路复用器和 I2C 缓冲器的原理图检查清单。

**表 6-1. I2C IO 扩展器原理图检查清单**

选中	注释 (如果需要)
本地去耦电容器	通常, 在 V <sub>CC</sub> 上放置一个 0.1 μF 电容器, 并尽可能靠近器件。
验证原理图引脚排列是否与数据表引脚排列相匹配。	
验证 SDA 和 SCL 线网名称是否与 SDA 和 SCL 引脚排列相匹配。	
检查原理图中的 SDA 和 SCL 线网上是否存在上拉电阻器。	
未使用的 GPIO 引脚通过电阻器偏置到 V <sub>CC</sub> 或 GND。	TI 的大多数 IO 扩展器产品系列在 p 端口引脚上均不包含内部上拉电阻器, 但 PCF8575、PCF8574、PCF8574A、TCA955 PCA9555、PCA9554 TCA9554 以及 TCA9554A PCA9554A 除外, 因此这些引脚可以保持悬空。 另一种方法是为器件上电后, 任何未使用的 p 端口引脚都可以设置为输出 (无论设置为高电平还是低电平, 都无关紧要)。
除非使用 I2C 开关或 I2C 多路复用器来解决冲突, 否则总线上的器件地址是唯一的。	
如果器件具有 #RESET 引脚, 则应在上电后将引脚偏置为高电平 (最好使用上拉电阻器)。	
如果器件具有 #INT 引脚且使用了 #INT 引脚, 则应将该引脚连接到上拉电阻器。	如果未使用, #INT 引脚可以保持悬空, 因为该引脚是开漏输出。

**表 6-2. I2C 开关或 I2C 多路复用器原理图检查清单**

选中	注释 (如果需要)
本地去耦电容器	通常, 在 V <sub>CC</sub> 上放置一个 0.1 μF 电容器, 并尽可能靠近器件。
验证原理图引脚排列是否与数据表引脚排列相匹配。	
检查 SDA 和 SCL 线网名称是否与 SDA 和 SCL 引脚排列相匹配。	
检查原理图中的 SDA 和 SCL 线网上是否存在上拉电阻器。	
器件地址在总线上是唯一的, 除非器件位于 I2C 开关或 I2C 多路复用器的下游以解决冲突。	
如果器件具有 #RESET 引脚, 则应在上电后将引脚偏置为高电平 (最好使用上拉电阻器)。	
如果器件具有 #INT 输入引脚, 则需要对该引脚进行偏置 (通常通过电阻器偏置到 V <sub>CC</sub> 或 GND)。	即使未使用该引脚, 也应将其偏置到 GND 或 V <sub>CC</sub> , 并最好使用电阻器。
如果器件具有 #INT 输出引脚并且使用了该引脚, 则应将该引脚连接到上拉电阻器。	如果未使用, #INT 引脚可以保持悬空, 因为该引脚是开漏输出。

**表 6-3. I2C 缓冲器原理图检查清单**

选中	注释 (如果需要)
本地去耦电容器	通常, 在 $V_{CC}$ 上放置一个 $0.1 \mu F$ 电容器, 并尽可能靠近器件。
验证原理图引脚排列是否与数据表引脚排列相匹配。	
检查 SDA 和 SCL 线网名称是否与 SDA 和 SCL 引脚排列相匹配。	
验证原理图中的 SDA 和 SCL 线网上是否存在上拉电阻器。	
检查是否遵循了 $V_{CC}$ 规则。	
验证静态失调电压未连接到失调电压侧的任何其他 I2C 缓冲器。	对于 TCA9517、TCA9517A、TCA9617A 和 TCA9617B, 失调电压位于 B 侧。 P82B96 在 Sx 或 Sy 侧具有失调电压。 TCA9509 在 A 侧具有失调电压。 TCA980x 在 B 侧具有电流失调, 也无法连接到 B 侧的任何失调电压。 TCA9515A 和 TCA9515B 两侧均有其失调电压, 并且不能连接到任一侧的任何静态失调电压器件。
如果器件具有使能引脚, 请确保在上电后正确偏置该引脚。	一些器件包含一个内部上拉电阻器。 当外部噪声可在嘈杂环境中耦合到使能引脚上时, 建议使用一个外部上拉电阻器。

## 7 结论

要有效地调试 I2C 系统和器件, 必须充分了解可能发生通信错误的不同方式。了解发生 NACK 的所有可能方式有助于加快识别和更正系统中错误的过程。使用正确的工具和分析技术也是调试过程的重要组成部分。如果在捕获和检查 I2C 数据传输帧时使用了正确的工具和分析技术, 则更容易识别通信错误。凭借良好的背景知识和正确的分析技术, 开发者可以快速有效地调试 I2C 系统和器件中的错误。如需额外的 I2C 调试帮助, 请访问 TI 的 [E2E™ 论坛](#)。

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司