

Richard Palmer and Katherine Li

## 摘要

输入失调电压 ( $V_{OS}$ ) 是运算放大器规格中常见的直流参数。本报告旨在通过对 BJT、JFET 和 CMOS 器件的  $V_{OS}$  原因进行定义和详细说明，让工程师熟悉  $V_{OS}$  的基础知识和现代化方面的信息。本文重点介绍了测量技术、数据表规格、 $V_{OS}$  对电路设计的影响以及进行校正的修整方法。

## 内容

摘要.....	1
1 引言.....	2
2 定义的输入失调电压.....	3
3 导致 $V_{OS}$ 的原因.....	4
4 主要器件类型中的 $V_{OS}$ 和温漂.....	5
4.1 双极.....	5
4.2 JFET.....	6
4.3 CMOS.....	6
5 $V_{OS}$ 的制造商测量、修整和规格.....	8
5.1 测量.....	8
5.2 修整.....	8
5.3 规格.....	8
6 $V_{OS}$ 对电路设计和校正方法的影响.....	11
6.1 交流耦合.....	11
6.2 直流反馈.....	13
6.3 内部校准.....	13
7 总结.....	15
8 参考文献.....	16
9 修订历史记录.....	17

## 插图清单

图 1-1. 理想运算放大器模型和模型参数.....	2
图 1-2. 非理想运算放大器模型.....	3
图 2-1. OPA2991 的 $V_{OS}$ 分布.....	3
图 3-1. 简化的差分对放大器，Q1 和 Q2 是 BJT、FET 或 MOS.....	4
图 4-1. 双极晶体管差分对电路（左）基本电路和（右）一般电路（用于计算 $V_{OS}$ ）.....	5
图 5-1. 简化伺服环路测试电路.....	8
图 5-2. $V_{OS}$ 温漂.....	10
图 5-3. TLV9161 运算放大器的 $V_{OS}$ 与 $V_{CM}$ 间的关系.....	10
图 5-4. OPAx991（左）和 TL07xH（右）的 $V_{OS}$ 与 $V_{CM}$ 间的关系.....	10
图 6-1. 包含 $V_{OS}$ 的反相运算放大器电路.....	11
图 6-2. 交流耦合反相放大器.....	12
图 6-3. 直流反馈环路的一般形式.....	13
图 6-4. 自动置零放大器.....	13
图 6-5. 斩波稳定放大器.....	14
图 6-6. 斩波器功能模块图.....	14

## 表格清单

表 4-1. 每种器件工艺的输入失调电压和温漂范围.....	5
表 5-1. $V_{OS}$ 规格示例（取自 OPA2991 数据表）.....	9

表 5-2. 指定环境温度时的温度标识符..... 9  
 表 6-1. 每项器件工艺技术的输入失调电压和温漂范围..... 11  
 表 6-2. 转换器分辨率..... 12

商标

自校准™ is a trademark of Texas Instruments.

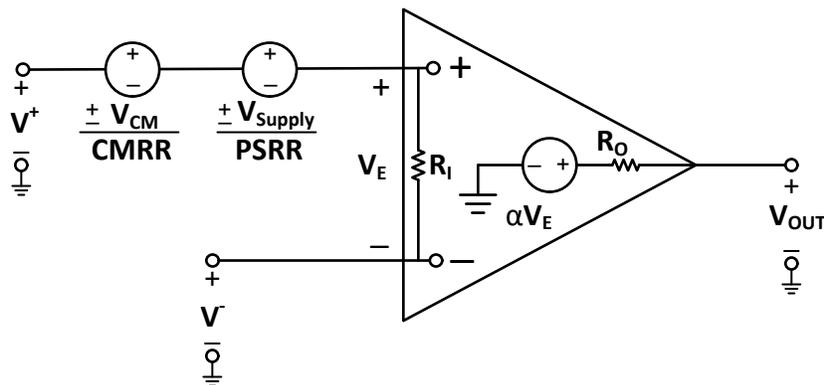
所有商标均为其各自所有者的财产。

1 引言

运算放大器广泛应用于各种电路中，针对特定应用的适当规格，则需要了解数据表的相关参数。数据表规格分为两大类：直流参数和交流参数。直流参数表示由于运算放大器内器件和组件之间的失配而产生的内部误差。此类误差从接通电源起（例如，在施加任何输入信号之前、期间和之后）就一直存在，它们决定了输出与理想运算放大器模型的匹配程度。因此，运算放大器的精度取决于直流误差的大小。

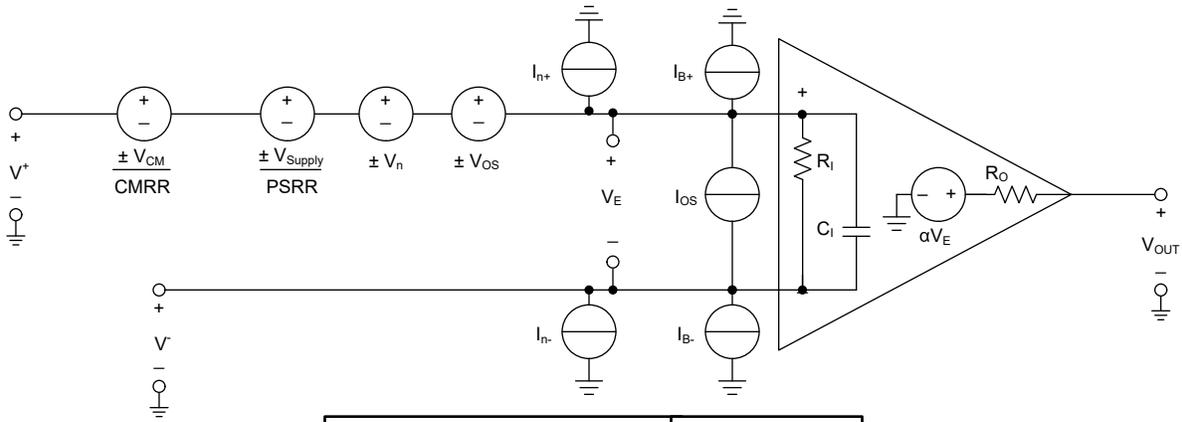
本报告的目的是为设计人员提供了解每个参数所需的信息，即其定义，造成原因，以及测量、修整和指定方法。

图 1-1 显示了理想运算放大器模型以及理想参数表（更多有关理想运算放大器的信息，请参阅[了解基本理想模拟运算放大器](#)）。表中列出的一般假设简化了设计分析，并提供了良好的一阶近似值，该值在运算放大器限值未被推定时是合理的。然而，大多数应用都将运算放大器更最大限度地用于一个或多个参数，因此需要进行更详细的分析。这时就必须使用非理想或实际运算放大器模型。图 1-2 显示了这种非理想运算放大器模型，并以 OPAx991 为例，显示了运算放大器典型参数值。



PARAMETER	IDEAL VALUE
Open-loop Gain ( $\alpha, A_{OL}$ )	$\infty$
Open-loop Input resistance ( $R_i$ )	$\infty$
Open-loop Output resistance ( $R_o$ )	0
Common-mode rejection ratio (CMRR)	$\infty$
Power-supply rejection ratio (PSRR)	$\infty$
Error Voltage ( $\alpha V_E$ )	0

图 1-1. 理想运算放大器模型和模型参数



PARAMETER	OPAx991	
	TYP VALUE	UNITS
Open-loop Gain ( $\alpha$ , $A_{OL}$ )	145	dB
Open-loop Output resistance ( $R_O$ )	525	$\Omega$
Common-mode rejection ratio (CMRR)	130	dB
Power-supply rejection ratio (PSRR)	$\pm 0.3$	$\mu\text{V}/^\circ\text{C}$
Input capacitance ( $C_i$ )	$540 \parallel 9$	$\text{G}\Omega \parallel \text{pF}$
Input bias current ( $I_{B+}$ , $I_{B-}$ )	$\pm 10$	pA
Input noise current ( $I_{n+}$ , $I_{n-}$ )	2	$\text{fA}/\sqrt{\text{Hz}}$
Input offset current ( $I_{OS}$ )	$\pm 10$	pA
Input offset voltage ( $V_{OS}$ )	$\pm 125$	$\mu\text{V}$
Input noise voltage ( $V_n$ )	0.3	$\mu\text{V}_{\text{RMS}}$

图 1-2. 非理想运算放大器模型

## 2 定义的输入失调电压

输入失调电压 ( $V_{OS}$ ) 定义为必须在运算放大器的两个输入端子之间施加的电压，以便在输出端获得零伏电压。 $V_{OS}$  用一个与正极输入端子或负极输入端子串联的电压源表示（这两种方式在数学上是等效的）。 $V_{OS}$  被视为直流误差，无论有无输入信号，从上电至关断，一直都存在。它发生在运算放大器的偏置期间，其影响只能降低而无法消除。

它的极性可以是负极，也可以是正极，并且可能因同一晶圆批次的器件（裸片）而异。图 2-1 显示了在 OPA2991 运算放大器的一个晶圆批次中测得的  $V_{OS}$  分布，以此作为  $V_{OS}$  可能产生差异的示例。

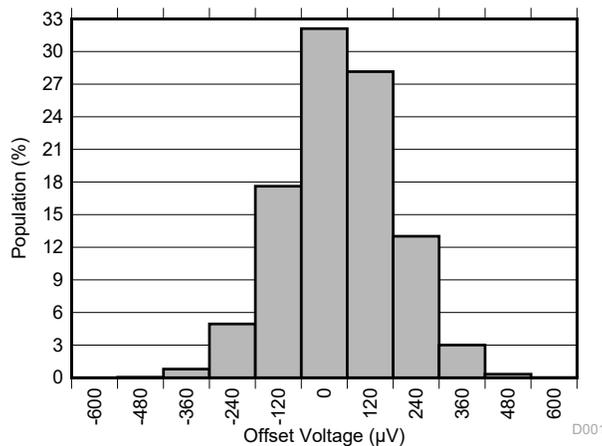


图 2-1. OPA2991 的  $V_{OS}$  分布

### 3 导致 $V_{OS}$ 的原因

导致  $V_{OS}$  的原因众所周知：这主要是由硅片制造过程中输入晶体管和组件的固有失配导致，但在封装过程中施加在裸片上的应力只起到了很小的作用。此类效应共同导致流经输入电路（主要是输入器件）的偏置电流失配，从而在运算放大器的输入端子上产生电压差。随着现代制造工艺的发展， $V_{OS}$  已通过提高匹配度和改进封装材料及组装而降低。

大多数运算放大器的输入级由差分对放大器组成。简化版本如图 3-1 所示，其中  $Q_1$ （+ 或同相输入端子）和  $Q_2$ （- 或反相输入端子）可以是 BJT、FET 或 MOS 晶体管。运算放大器的输入端子是此类晶体管的基极（BJT）或栅极（FET、MOS）。电流源对晶体管进行偏置，理想情况下，电路的每个桥臂都是平衡的，以便一半的电流流经每个晶体管（ $I_{Q1} = I_{Q2} = \frac{I_{REF(基准)}}{2}$ ），并且反相和非反相输入处于同一电位。 $R$ 、 $Q_1$  和  $Q_2$  的失配使该电流失衡。晶体管的基极（栅极）电压随后变得不相等，从而产生较小差分电压  $V_{OS}$ 。

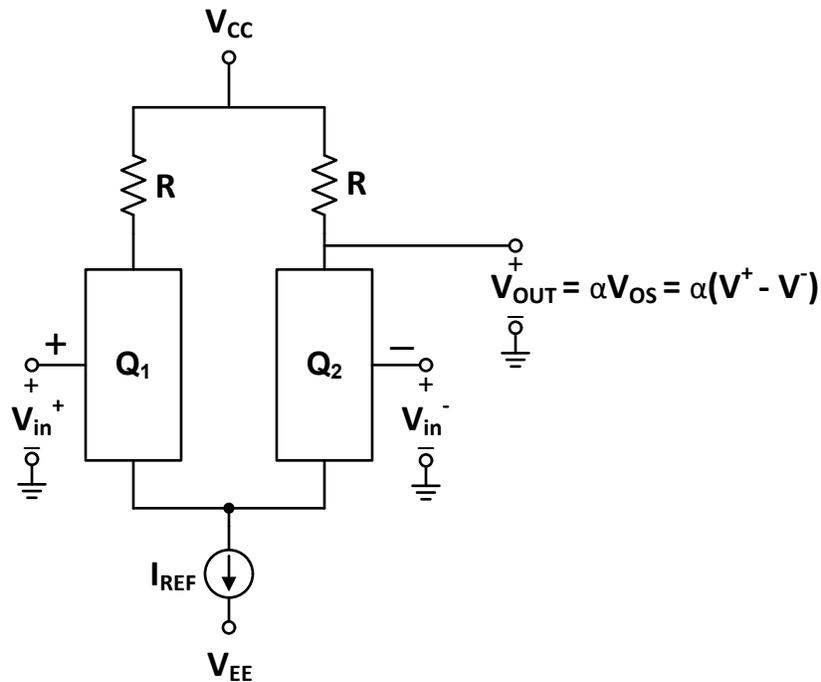


图 3-1. 简化的差分对放大器， $Q_1$  和  $Q_2$  是 BJT、FET 或 MOS

当运算放大器为开环时，该小差分电压与放大器的开环增益（ $A_{OL}$  或  $\alpha$ ）相乘。至少，输出动态范围将大幅减小。然而，通常情况下，运算放大器的输出被驱动到其中一个电源轨，从而使器件饱和。当运算放大器闭环运行时，差分电压与运算放大器的同相闭环增益相乘，该增益由电路设计人员设置。

## 4 主要器件类型中的 $V_{OS}$ 和温漂

大多数运算放大器可按三种主要制造工艺进行分组：双极、JFET 和 CMOS。 $V_{OS}$  的大小各不相同，但每种工艺都有一个与之关联的范围。表 4-1 显示了与每种工艺类型相关的范围和温漂，并列出每种类型的各种运算放大器的典型、最大和满量程  $V_{OS}$ 。下面将简要介绍每种工艺以及该特定工艺的  $V_{OS}$  和温漂机制。请参阅 Gray 和 Meyer [2] 以及 Dostál [3]，以便了解更多有关本节所述工艺的  $V_{OS}$  和温漂的详细信息。

表 4-1. 每种器件工艺的输入失调电压和温漂范围

†典型规格\* (经激光修整)

注意：列出的器件为商用器件，在所有温度范围内均有效

过程	器件类型	年份	25°C 时的 $V_{OS}$ † ( $\mu V$ )	$\Delta V_{OS}/\Delta T$ † ( $\mu V/^\circ C$ )
双极	LM2904B	2019 年	300	3.5
	LM2902B	2022	300	7
	TLV6003	2019 年	390	2
JFET	OPA462	2018	200	4
	OPA828*	2018	50	0.45
CMOS	OPA2991	2019 年	125	0.3
	TLV9041	2021 年	600	0.8
	OPA2310	2022	250	0.5
	TLV9162	2021 年	210	0.25

### 4.1 双极

双极运算放大器仅由双极结型晶体管 (BJT) 组成。有多种性能规格可供选择，包括低性能、广泛使用的旧产品 (如 LM324) 以及更现代的运算放大器 (如 LM2904B 和精密运算放大器 OPA828)。

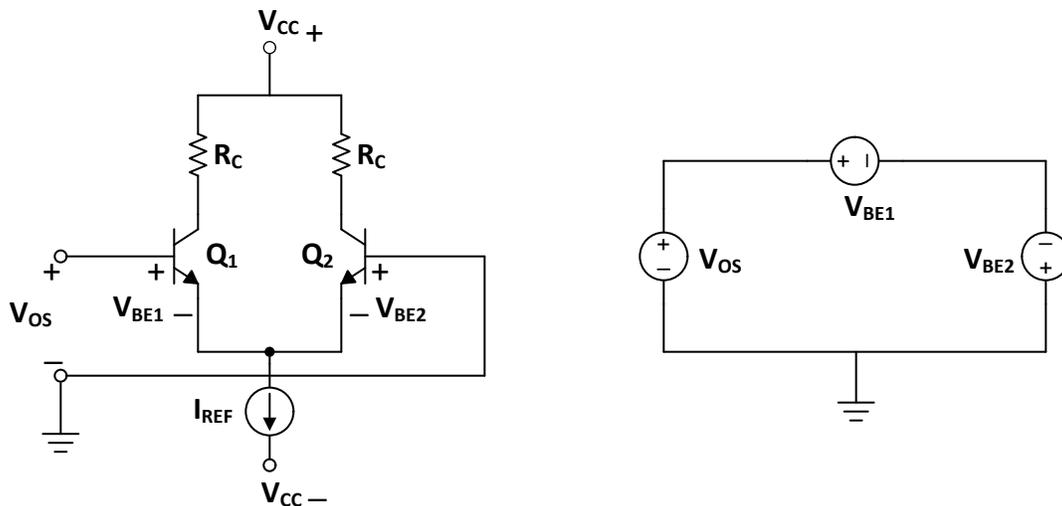


图 4-1. 双极晶体管差分对电路 (左) 基本电路和 (右) 一般电路 (用于计算  $V_{OS}$ )

用双极 NPN 晶体管代替图 3-1 电路中的  $Q_1$  和  $Q_2$  并设置  $R = R_C$  即可获得图 4-1 左侧所示的基本 NPN 双极差分输入电路。也可以将小型电阻器放置在器件的发射极处，以增加噪声和降低开环增益为代价来提高线性度和速度。通常这样做是因为这样可以提升稳定性，但此处未讨论该效果。

在双极工艺中， $V_{OS}$  主要由晶体管  $Q_1$  和  $Q_2$  的基极宽度、发射极面积以及基极和集电极的掺杂程度的差异产生 (请参阅 Gray 和 Meyer [2])。此类误差会导致流入差分对基极的偏置电流出现差异。总体结果是  $Q_1$  和  $Q_2$  的  $V_{BE}$  值存在差异，这会导致差分电压  $V_{OS}$  出现在运算放大器输入端。

当输入端接地时，将形成一条环路，如图 4-1 中右侧所示。然后，使用基尔霍夫电压定律 (KVL) 获得方程 1，并以方程 2 的形式重写。在方程 3 中定义了  $V_{BE}$ ，其中  $kT/q$  项称为热电压 ( $V_T$ )， $I_C$  是集电极电流， $I_S$  是反向饱和电流。然后代入方程 2 并处理成方程 4 中的形式：

$$-V_{OS} + V_{BE1} - V_{BE2} = 0 \quad (1)$$

$$V_{OS} = V_{BE1} - V_{BE2} \quad (2)$$

$$V_{BE} = \left(\frac{kT}{q}\right) \ln\left(\frac{I_C}{I_S}\right) \quad (3)$$

$$V_{OS} = \left(\frac{kT}{q}\right) \ln\left(\frac{I_{C1}}{I_{C2}} \cdot \frac{I_{S2}}{I_{S1}}\right) \quad (4)$$

方程 4 中由  $I_C$  项引入的误差是由于 RC 电阻的失配造成的。 $I_S$  项误差主要是由于发射极区域和基极宽度和掺杂的失配造成的 (请参阅 Gray 和 Meyer [2])。  $V_T$  ( $kT/q$ ) 的值取决于材料 (例如，硅为 26mV) 并且是所有晶体管固有的值。该项对  $V_{OS}$  及其温漂的影响最大。随着 T 的变化， $V_{OS}$  会出现可预测性变化，如方程 5 所示。

$$V_{OS} = V_{OS}(25^\circ C) + \left(\frac{V_{OS}}{T}\right) \cdot \Delta T \quad (5)$$

## 4.2 JFET

JFET 运算放大器由一个 JFET 输入级以及增益和输出级中的 BJT 组成。此类器件通常具有最高的  $V_{OS}$  和三种工艺类型的温漂。这可以归因于 JFET 的跨导，比 BJT 的跨导低 (请参阅 Gray 和 Meyer [2])。JFET 运算放大器牺牲了直流精度，因此通常在需要高输入阻抗或交流性能时使用。

JFET 差分输入电路与图 4-1 中所示的双极电路相同，使用 JFET 晶体管代替  $Q_1$  和  $Q_2$ 。集电极负载电阻器  $R_C$  现在变成漏极负载电阻器  $R_D$ 。基尔霍夫电压定律也被用来推导方程 6。  $V_{GS}$  在方程 7 中定义，假定 JFET 是平方律器件，并代入方程 6，得出方程 8。

$$V_{OS} = V_{GS1} - V_{GS2} \quad (6)$$

$$V_{GS} = V_P \left[ 1 - \sqrt{\frac{I_D}{I_{DSS}}} \right] \quad (7)$$

$$V_{OS} = (V_{P1} - V_{P2}) - V_{P1} \sqrt{\frac{I_{D1}}{I_{DSS1}}} + V_{P2} \sqrt{\frac{I_{D2}}{I_{DSS2}}} \quad (8)$$

JFET 对  $Q_1$ 、 $Q_2$ 、 $R_D$  和  $I_{REF}$  通道中的失配引起的偏置电流变化更为敏感，因此总  $V_{OS}$  高于双极差分输入级。JFET 工艺的  $V_{OS}$  主要是由于方程 8 的第一项 (括号中) 所示的器件夹断电压 ( $V_P$ ) 的失配而产生的。通道掺杂程度和厚度是产生该误差的  $V_P$  的分量。第二项和第三项也有一些由  $V_P$  引入的误差，以及由  $I_D$  引入的误差 (由输入晶体管的通道几何形状和掺杂程度导致的  $R_D$  和  $I_{DSS}$  失配引起)。总体结果是  $Q_1$  和  $Q_2$  的  $V_{GS}$  电压不同，导致  $V_{OS}$  出现在运算放大器输入端。

使用方程 5 计算类似于双极型的 JFET 的总  $V_{OS}$ 。

## 4.3 CMOS

CMOS 运算放大器由整个器件中的互补 MOS 晶体管 (NMOS 和 PMOS 一起) 组成。在所有三种工艺中，CMOS 器件通常具有低  $V_{OS}$  和最低的温漂。

CMOS 差分输入电路与图 3-1 中的双极输入电路相同，使用 MOS 晶体管代替  $Q_1$  和  $Q_2$ 。推导出的环路公式与方程 6 相同。方程 9 中  $V_{GS}$  的 MOSFET 定义代入方程 6 并处理成方程 10 的形式。在这里， $V_{OS}$  主要是由阈值电压  $V_T$  (不要与双极器件的热电压  $V_T$  相混淆) 的差异造成的。这些是由晶体管中通道的宽度、长度、厚度和掺杂程度的变化引起的 (请参阅 Gray 和 Meyer [2])。

$$V_{GS} = V_T + \sqrt{\frac{2I_D}{k'} \cdot \frac{L}{W}} \quad (9)$$

$$V_{OS} = (V_{T1} - V_{T2}) + \sqrt{\left(\frac{2I_{D1}}{\mu C_{OX}} \cdot \frac{L_1}{W_1}\right)} - \sqrt{\left(\frac{2I_{D2}}{\mu C_{OX}} \cdot \frac{L_2}{W_2}\right)} \quad (10)$$

## 5 $V_{OS}$ 的制造商测量、修整和规格

数据表中列出了所有器件的凸极直流参数。要充分理解数据表上的规格，必须了解制造商用来测量和修整（减少） $V_{OS}$  的方法。本节简要说明了如何执行测量和修整过程。然后，该节说明并提供了各种器件的规格示例。

### 5.1 测量

大多数参数使用伺服环路进行测量。图 5-1 显示了简化电路。该测试环路用于测量主要直流参数。在开关  $S_1$  和  $S_2$  闭合的情况下测量  $V_{OS}$ ，由此可提供的源阻抗基本上很低，从而确保在测量过程中输入偏置电流失调可以忽略不计。运算放大器  $A_1$  的反相输入通过包含  $R_F$  和  $50\ \Omega$  电阻器的反馈环路控制被测器件 (DUT) 的输出。当  $S_3$  闭合时， $A_1$  通过向正极端子施加必要的电压，将 DUT 的输出电压驱动为零。因此， $50\ \Omega$  电阻器两端的电压等于  $V_{OS}$ ， $A_1$  的输出为  $(R_F/50)V_{OS}$ 。 $R_F$  根据 DUT 的预期失调电压进行调整，以便  $A_1$  的输出不会饱和，但又容易辨别。

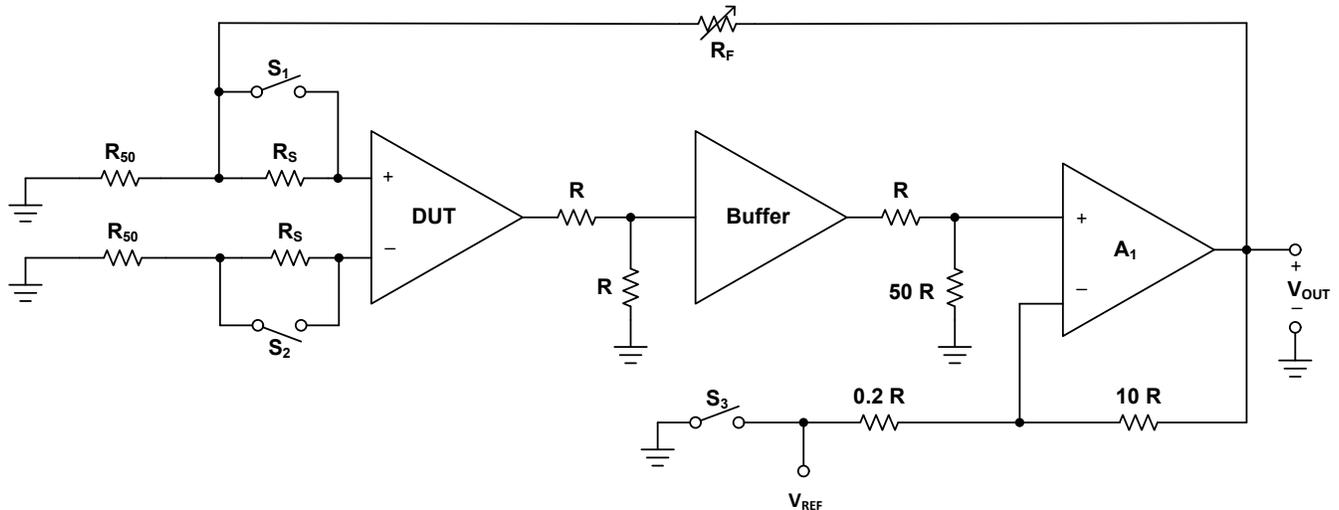


图 5-1. 简化伺服环路测试电路

### 5.2 修整

大多数运算放大器在制造过程中都会进行某种形式的失调电压修整。具有双极和 JFET 输入的运算放大器使用齐纳二极管修整技术来降低失调电压。使用该方法，可以将具有串联电阻的齐纳二极管网络与偏置集电极/漏极电阻器并联。然后，齐纳二极管根据需要进行熔断来增加并联电阻，从而降低电路所需桥臂中的总偏置电阻。

具有 CMOS 输入的运算放大器使用保险丝链路修整网络，因为 CMOS 二极管结构不可用。使用该方法可以将保险丝与电阻器而不是齐纳二极管串联。移除保险丝后，并联电阻减小，并且电路所需桥臂中的偏置电阻增大。

激光修整是常用于降低  $V_{OS}$  的另一种替代方法。创建一个电阻网络，然后消除了其中的一部分，从而增加或减少电阻并平衡差分对每个桥臂中的电流。这种技术更为精确，专用于精密器件。

采用多种运算放大器封装（双通道和四通道）的器件通常具有的修整功能较少。这是因为在硅片上增加修整网络所需的面积减小了。封装上的多个运算放大器，尤其是四通道运算放大器，占用了所有可用空间。因此，四通道封装上的一个或多个运算放大器的失调电压额定值可能高于单通道或双通道封装器件，尽管 IC 的良好设计和布局往往可以防止这种情况发生。

### 5.3 规格

顾名思义，输入失调电压是指运算放大器输入。所有的误差源都是如此，因为从误差源可以看出，任何误差源产生的实际输出都取决于电路的闭环增益 ( $A_{CL}$ )。因此， $V_{OS}$  必须与同相电路的  $A_{CL}$ （以输出为基准）相乘。

表 5-1. V<sub>OS</sub> 规格示例 ( 取自 OPA2991 数据表 )

在 V<sub>S</sub> = (V<sub>+</sub>) - (V<sub>-</sub>) = 2.7V 至 40V (±1.35V 至 ±20V)、T<sub>A</sub> = 25°C、R<sub>L</sub> = 10kΩ ( 连接至 V<sub>S</sub>/2 )、V<sub>CM</sub> = V<sub>S</sub>/2 且 V<sub>OUT</sub> = V<sub>S</sub>/2 条件下测得 ( 除非另有说明 )。

参数	测试条件	最小值	典型值	最大值	单位	
失调电压						
V <sub>OS</sub>	输入失调电压	OPA991、OPA2991 V <sub>CM</sub> = V <sub>-</sub>		±125	±750	μV
			T <sub>A</sub> = -40°C 至 125°C		±780	
dV <sub>OS</sub> /dT	输入失调电压漂移	OPA4991 V <sub>CM</sub> = V <sub>-</sub>		±125	±830	μV/°C
			T <sub>A</sub> = -40°C 至 125°C		±850	
			T <sub>A</sub> = -40°C 至 125°C	±0.3		

表 5-2. 指定环境温度时的温度标识符

标识符位于器件名称之后，封装名称之前。

标识符	环境温度范围	标识符含义
C	0°C 至 70°C	商用级
I	-40°C 至 85°C	工业类
T	-40°C 至 105°C	不适用
Q	-40°C 至 125°C	汽车
E	-40°C 至 150°C	扩展
M	-55°C 至 125°C	军用

表 5-1 显示了 OPA2991 数据表的 V<sub>OS</sub> 部分。每个 V<sub>OS</sub> 规格在数据表上都有一列用于列出最小值、典型值和最大值。对于运算放大器，可提供三种主要的 V<sub>OS</sub> 规格：25°C 时的 V<sub>OS</sub>、满量程 V<sub>OS</sub> 和温漂 (ΔV<sub>OS</sub>/ΔT)。过去，器件在特定的工作温度范围内需要使用字母标识符，如表 5-2 所示。然而，大多数新器件的温度范围均为 -40°C 至 +125°C，与应用无关。某些器件还标有 A 或 B 等字母。此类等级表示器件的精度，质量 ( 等级 ) 越高，直流误差则越低。但情况并非总是如此，因此请务必查看数据表以便了解实际的 V<sub>OS</sub> 规格。

第一个条目是针对静态温度条件下的 V<sub>OS</sub>，其中列出了 25°C 温度下的最大值和典型值。几乎所有运算放大器数据表都列出了该规格，并以毫伏 (mV) 或微伏 (μV) 表示。用于创建器件工艺中的自然变化或未来变化有可能导致 V<sub>OS</sub> 与典型值大相径庭。每款器件在出厂时都经过测试，以确保在发货给客户之前不超过最大指定值，因此稳健的设计可能要求设计人员关注最大值而不是典型值。

在数据表中，满量程 V<sub>OS</sub> 通常仅提供最大额定值。该规格列出了在额定温度范围内可能遇到的最差 V<sub>OS</sub>。有时，满量程额定温度范围小于最大工作温度范围，因此必须严格注意这些条件。

器件的温漂由 ΔV<sub>OS</sub>/ΔT 表示。这是使用方程式 11 中所示的额定温度范围的两端计算的平均值。例如，许多器件的 V<sub>OS</sub> 是在 -40°C (T<sub>A1</sub>) 和 +125°C (T<sub>A2</sub>) 条件下测得的，计算其结果并表示为每摄氏度温度变化时 V<sub>OS</sub> 增加的微伏数 (μV/°C)。温漂通常作为数据表中的典型值给出。请注意，TI 仅对最大值进行了生产测试，因此请查看满量程数据或测量温漂，以便更全面地了解器件的温漂。

$$\frac{\Delta V_{OS}}{\Delta T} = \frac{V_{OS}(T_{A1}) - V_{OS}(T_{A2})}{T_{A1} - T_{A2}} \quad (11)$$

一些器件的温漂图中有多个斜率，因此使用了方程式 12。当不同区域存在不同的斜率时，这很有用，因为在整个范围内进行计算只会显示较小的温漂，而可能会有较大的温漂来抵消。

$$\frac{\Delta V_{OS}}{\Delta T} = \frac{|V_{OS}(T_{A1}) - V_{OS}(25^\circ\text{C})| + |V_{OS}(T_{A2}) - V_{OS}(25^\circ\text{C})|}{|T_{A1} - T_{A2}|} \quad (12)$$

图 5-2 显示了在 -40°C 至 +125°C ( 典型温度范围 ) 内测得的 V<sub>OS</sub> ( 针对多个器件 )，并比较了 V<sub>OS</sub> 温漂特性。每条线的斜率表示该部分的温漂幅度或称 ΔV<sub>OS</sub>/ΔT。直线越陡，ΔV<sub>OS</sub>/ΔT 就越大。与 LM358B 相比，OPA2991 的温漂更小。如果应用中预计会出现温度变化，设计人员应考虑满量程温漂特性。

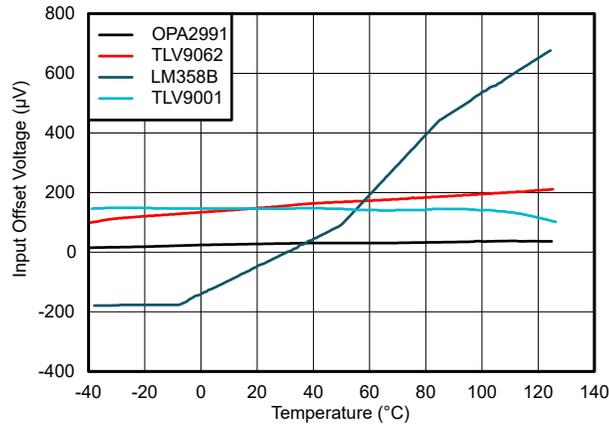


图 5-2.  $V_{OS}$  温漂

图 5-3 和图 5-4 是使用 TLV9161、OPA $x$ 991 和 TLV07 $x$ H 时,  $V_{OS}$  与输入共模电压 ( $V_{CM}$ ) 间关系的示例。由于  $V_{OS}$  通常在  $V_{CM}$  设为一个值的条件下进行测试, 因此此类图表可用于推断数据表中未指定的特性。这样, 设计人员能够了解器件在各种值下的特性。

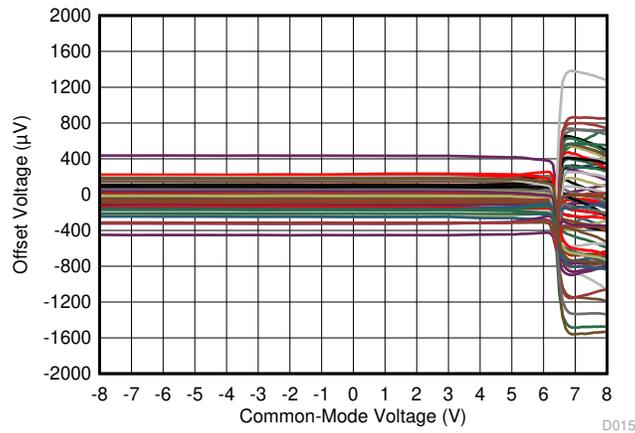


图 5-3. TLV9161 运算放大器的  $V_{OS}$  与  $V_{CM}$  间的关系

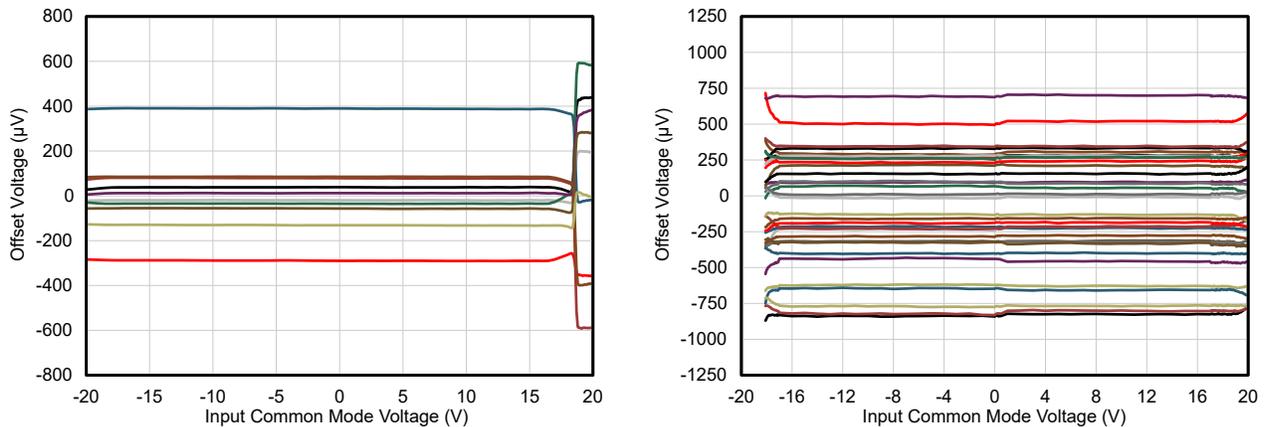


图 5-4. OPA $x$ 991 (左) 和 TL07 $x$ H (右) 的  $V_{OS}$  与  $V_{CM}$  间的关系

## 6 $V_{OS}$ 对电路设计和校正方法的影响

表 6-1. 每项器件工艺技术的输入失调电压和温漂范围

†典型规格

注意：列出的器件为商用器件，在所有温度范围内均有效

器件类型	工艺	年份	25°C 时的 $V_{OS}$ † (μV)	$\Delta V_{OS}/\Delta T$ † (μV/°C)	技术
OPA397	CMOS	2021 年	20	0.18	e-trim™
OPA2387	CMOS	2020	0.35	0.003	零漂移
OPA210	双极	2018	5	0.1	超 β
OPA2325	CMOS	2016	40	2	零交叉

图 6-1 显示了包含  $V_{OS}$  的反相运算放大器电路。叠加用于求得方程式 13 中电路的闭环增益 ( $A_{CL}$ ) (请参阅了解基本模拟电路公式)。

$$V_{OUT} = V_{IN} \left( \frac{-R_F}{R_G} \right) \pm V_{OS} \left( 1 + \frac{R_F}{R_G} \right) \quad (13)$$

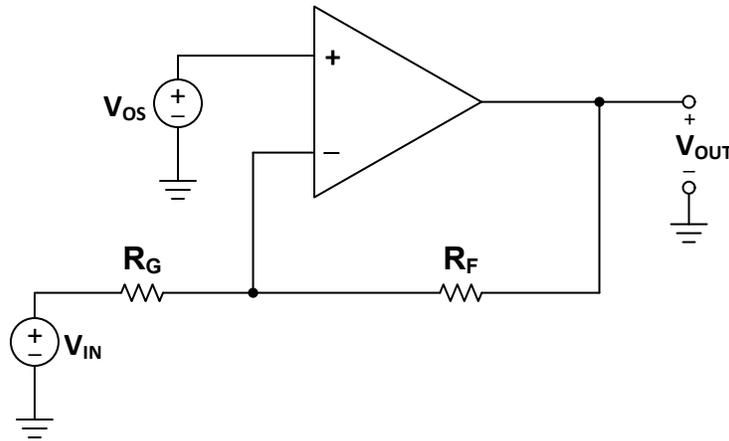


图 6-1. 包含  $V_{OS}$  的反相运算放大器电路

$V_{OS}$  始终与运算放大器的同相增益相乘并与电路的信号增益相加 (或相减)，在本例中为  $-(R_F/R_G)$ 。在大增益直流耦合电路中， $V_{OS}$  值可能很大，并且可能需要通过失调电压调节技术来减小，尽管失调电压极低的运算放大器可能不需要进行调节。通常情况下，仅在为了减少失真而需要直流精度时才会进行  $V_{OS}$  调节。

将温漂的影响加到方程式 13，可得出方程式 14。这样，可以相当准确地计算出由  $V_{OS}$  引起的最坏情况输出变化。然而，电阻值也会随温度而变化，并会影响  $V_{OS}$  的增益。方程式 14 仅关注温漂的影响，不包括图 1-2 所示的非理想运算放大器中其他直流源和交流源的误差，因此并非完全精确。

$$V_{OUT} = V_{IN} \left( \frac{-R_F}{R_G} \right) + V_{OS} \left( 1 + \frac{R_F}{R_G} \right) + \frac{\Delta V_{OS}}{\Delta T} (T) \quad (14)$$

第一步是确定系统中允许的最大直流误差。必须进行误差预算分析从而确定系统中的所有直流误差源以及受设计支持的每个部分的最大影响。如果运算放大器或其他器件不符合  $V_{OS}$  的规格，则必须对其进行补偿从而去除或降低失调电压。

降低  $V_{OS}$  影响的方法包括电路修改，例如交流耦合和直流反馈。在某些应用中，解决方法是使用具有某种形式的内部校准 (例如斩波稳定、自动置零环路或失调电压修整) 的器件。后续章节会简要介绍此类方法。

### 6.1 交流耦合

$V_{OS}$  影响运算放大器电路在交流耦合和直流耦合电路中的信号调节能力。图 6-2 所示为交流耦合反相运算放大器。电容器  $C_1$  与上一级的输入进行交流耦合，而电容器  $C_2$  将输出交流耦合至负载。因此， $C_1$  可防止任何直流电流流经  $R_F$  和  $R_G$  (偏置电流除外)， $C_2$  可防止任何直流电流流入负载。 $V_{OS}$  出现在输入端。因为没有直流电流，

放大器处于单位增益状态，输出与反相输入处于相同电位。即使输出未进行直流耦合（不存在  $C_2$ ），情况也是如此，因为  $V_{OS}$  不会出现在  $R_G$  上。电容器还起到了在电路中建立一些滤波的作用。

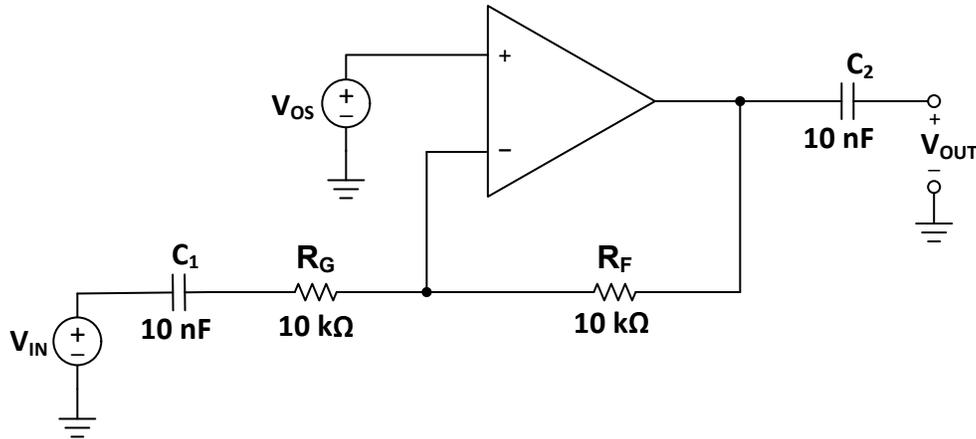


图 6-2. 交流耦合反相放大器

当  $C_1$  从电路中移除时，放大器直流耦合至信号源。许多传感器都是这种情况，例如温度传感器、应变计以及 DAC。对于传感器输出电压、电流或电阻，后两种输出需要转换为电压。此类应用需要直流转换，其中  $V_{OS}$  和温漂对精度起着重要作用。移除  $C_1$  后，运算放大器的  $V_{OS}$  与电路的同相增益  $(1 + R_F/R_G)$  相乘，并与信号增益  $(-R_F/R_G)$  相乘的源的任何直流失调电压相加。最坏的情况是两个失调电压加在一起。如果电路的增益很大，要么动态范围大幅缩小，要么输出就会饱和。如果还移除了  $C_2$ ，负载现在会施加直流失调电压，从而使情况恶化。

音频功率放大器在输入端使用交流耦合，从而防止输入信号的任何直流电压分量增加到音频电路的直流电平中（通常设置为电源的中轨以获得最大动态范围）。对于耳机等单端负载，输出为交流耦合，从而防止扬声器两端的任何直流电压下降，这可能会损坏扬声器。

$V_{OS}$  也会缩小 ADC 的动态范围。动态范围的损耗会影响 ADC 电路的分辨率，因为最大分辨率需要最大动态范围。表 6-2 显示了不同输入电压范围下最低有效位 (LSB) 的分辨率。通常，可以选择  $V_{OS}$  足够低的运算放大器来满足所需的分辨率。对于 8 位或 10 位转换器来说，很容易找到符合  $V_{OS}$  规范的运算放大器，但随着分辨率的提高，要想找到符合要求的运算放大器则变得越来越困难。高速、低压采集电路可能需要在运算放大器输入端进行交流耦合，从而消除前几级的失调电压影响。另一种方法是在 ADC 输入之前对运算放大器输出进行交流耦合，从而消除直流分量，特别是当  $V_{OS}$  高于所需值时（请参阅[适合所有人的运算放大器](#)）。对于高速运算放大器尤其如此，它们通常具有高  $V_{OS}$ 。给定  $V_{OS}$  引入的误差位数由位数给出，等于  $A_{CL}V_{IO}/LSB$ ，其中  $A_{CL}$  为闭环增益，LSB 由  $V_{(满量程)}/2^N$  得出，是 ADC 的最低有效位。

表 6-2. 转换器分辨率

位数	代码数	LSB 值		
		2.7V	5V	10V
8	256	10.55mV	19.53mV	39.06mV
10	1024	2.64mV	4.88mV	9.76mV
12	4096	659.18 $\mu$ V	1.22mV	2.44mV
14	16,384	164.79 $\mu$ V	305.18 $\mu$ V	610.35 $\mu$ V
16	65,536	41.20 $\mu$ V	76.29 $\mu$ V	152.59 $\mu$ V
18	262,144	10.30 $\mu$ V	19.07 $\mu$ V	38.15 $\mu$ V
20	1,048,576	2.57 $\mu$ V	4.77 $\mu$ V	9.54 $\mu$ V

高速放大器电路通常使用输入和输出的交流耦合来更大幅度地减小  $V_{OS}$  幅度，特别是在具有高增益的电路中。当无法进行交流耦合或由于某种原因交流耦合不可行时，可以采用直流反馈或具有校准功能的运算放大器来降低  $V_{OS}$ 。

## 6.2 直流反馈

移除  $V_{OS}$  的另一种方法是使用某种形式的直流反馈环路。这可以通过多种方法来实现，但电路的一般形式如图 6-3 所示。此类环路用于限制某段电路的  $V_{OS}$ ，通常就在必须去除失调电压的某些关键输入之前。它仅仅将失调电压降低至误差放大器的失调电压，该误差放大器可以是 DAC、运算放大器或其他一些更复杂的电路。直流测量必须在没有如开关所示的输入时进行。与系统的速度相比，此类失调电压校正需要很长的时间（通常为几毫秒），并且是在一些非关键时间（如启动期间）进行的。

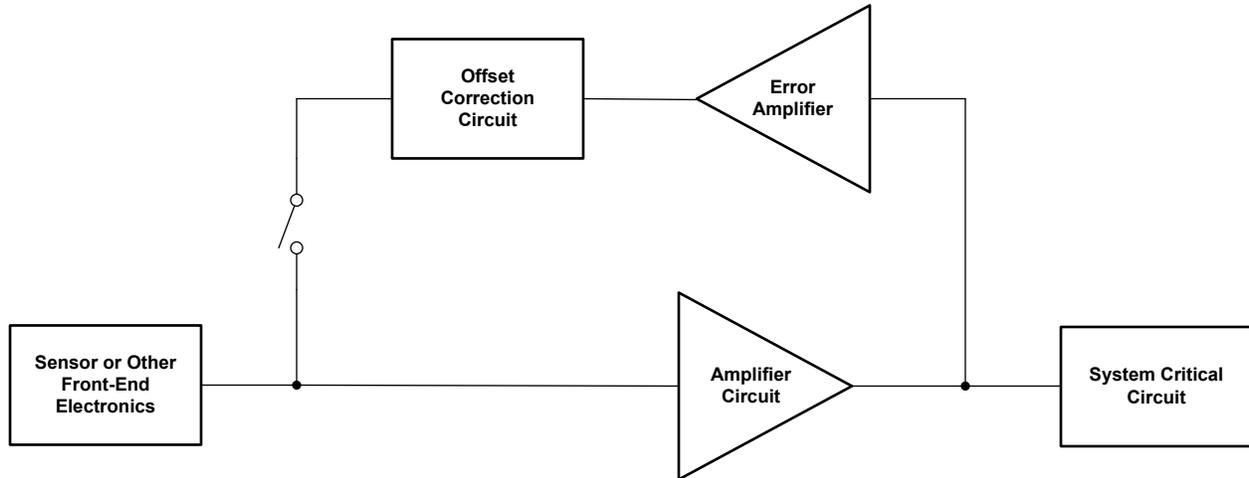


图 6-3. 直流反馈环路的一般形式

## 6.3 内部校准

一些器件提供输入失调电压和温漂的内部校准。此类功能称为自动校准、零温漂、自动置零、斩波或自校准™。德州仪器 (TI) 零温漂运算放大器采用自动置零或斩波稳定技术来实现。它们都具有内部控制环路，可消除由温度、电源电压、输入共模或输出电压变化引起的输入失调电压。因此，零温漂放大器不仅实现了几  $\mu V$  的失调电压和数十  $nV/^\circ C$  的温漂，还实现了极高的 AOL、CMRR、PSRR（高于 140dB）。

如果是自动置零，则主放大器  $A_1$  和归零放大器  $A_2$  各自具有相关的输入失调电压，分别在采样阶段存储在  $C_1$  和  $C_2$  上（请参阅图 6-4）。在自动置零阶段，来自两个电容器的电荷被转移，从而将总失调电压归零。内部高阶滤波器用于更大程度地降低开关噪声。德州仪器 (TI) 首批发布的一些自动置零运算放大器是 OPA335 和 OPA735，其最大失调电压为  $\pm 5 \mu V$ 、最大温漂为  $\pm 0.05 \mu V/^\circ C$ 。

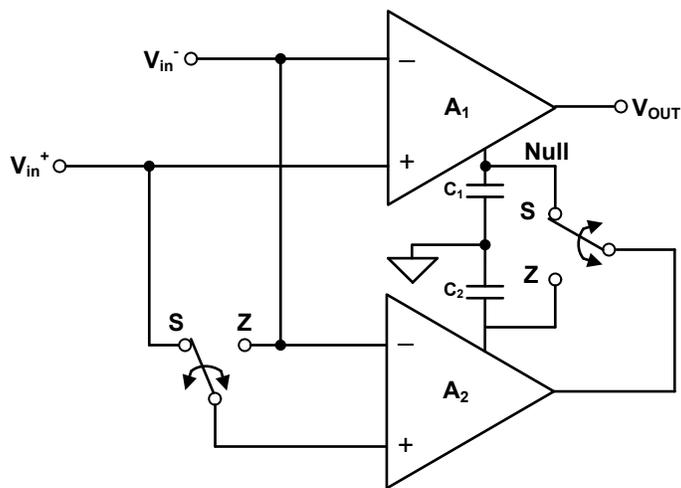


图 6-4. 自动置零放大器

图 6-5 显示了斩波运算放大器的输入级。该放大器是相对传统的跨导级，具有差分输入和差分输出电流。斩波是在输入和输出的换向开关上完成的，它们同步地反转极性。跨导级的失调电压位于输入开关网络内部，因此它对

输出的贡献会由输出开关定期反向。失调电压导致的输出电流会导致  $C_1$  上的电压以相同的速率上升和下降。内部逻辑可确保相等的上升和下降时间，因此  $C_1$  上的平均输出电压为零。由于差分输入级和输出级同时反相，因此对输出电容器  $C_1$  的净效应是同相信号和零平均失调电压。

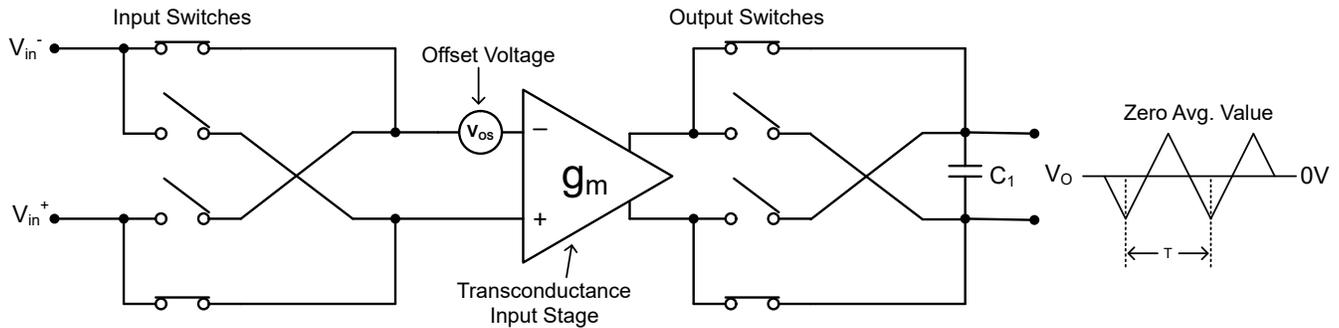


图 6-5. 斩波稳定放大器

新一代斩波器要安静得多，其中包含一个开关电容器滤波器，该滤波器具有多个与斩波频率及其奇次谐波对齐的陷波。而高频输入信号则使用快速正向 (GM\_FF) 级将斩波 (直流) 级全部旁路在一起 (请参阅图 6-6)。出色滤波是通过电荷求一个完整周期的积分，然后将其电荷传输到运算放大器的下一级来实现的。在一个完整的上/下周期上进行积分之后，其净值为零。在频域中，这将生成一个  $\text{sinc}(x)$  或  $\text{sin}(x)/x$  滤波器响应，其零位与三角波的基波和所有谐波精准对齐。由于  $1/f$  (闪烁) 噪声仅是缓慢的时变失调电压，因此斩波器几乎可以在低频范围内消除该增加的噪声频谱密度。斩波将基带信号移至斩波频率，超出输入级的  $1/f$  区域。因此，斩波器低频信号范围的噪声频谱密度等于放大器宽带频谱噪声的噪声频谱密度。

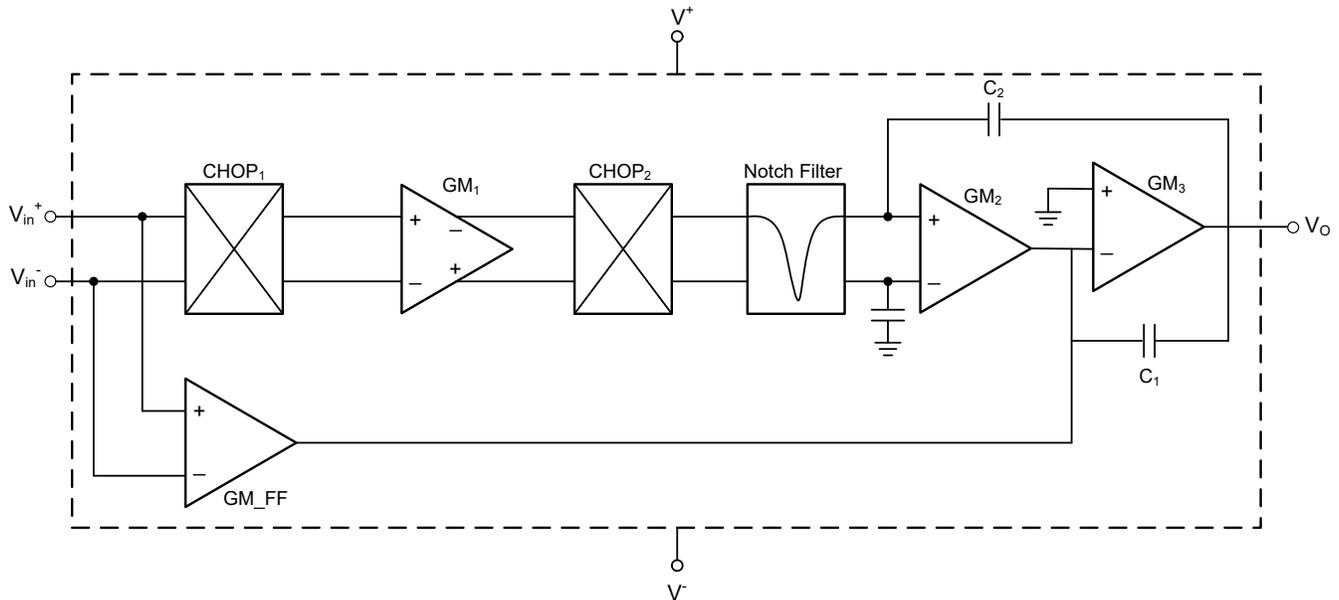


图 6-6. 斩波器功能模块图

德州仪器 (TI) 最近推出的一些高压斩波放大器 (如 OPA182) 可实现  $\pm 4 \mu\text{V}$  的最大失调电压和  $\pm 12\text{nV}/^\circ\text{C}$  的最大温漂，典型 AOL、CMRR 和 PSRR 超过 166dB。TI 的低压电源斩波器 (如 OPA387) 最大失调电压和温漂限值分别为  $\pm 2 \mu\text{V}$  和  $\pm 12\text{nV}/^\circ\text{C}$ ，而其典型 CMRR、PSRR 和 AOL 均超过 145dB。然而，输入偏置电流受输入零温漂电路的充电和放电电流干扰的影响。这有效地在数百 Pa 内产生反极性的重复  $I_B$  电流脉冲。因此，不建议将零温漂放大器用于具有高源阻抗的应用。从输入级灌入或拉取的  $I_B$  电流量取决于输入阻抗 (电阻和电容) 的组合，以及此类阻抗在两个输入端的平衡和匹配。此类由输入电容积分的正负输入电流脉冲可能导致视在“平均偏置电流”发生漂移，从而导致失调电压漂移。由于输入偏置平均电流可能取决于输入阻抗，因此在不知道终端电路和相关寄生电容器的情况下，很难估计实际输入偏置电流是多少。因此，为了更最大限度地减小由不相等的正负  $I_B$  脉冲引起的失调电压漂移，匹配两个输入端子之间的输入阻抗非常重要。

## 7 总结

直流参数表示由于运算放大器内器件和组件之间的失配而产生的内部误差。运算放大器的精度由此类误差的大小决定。主要直流误差之一是输入失调电压 ( $V_{OS}$ )，定义为在运算放大器的两个输入端子之间施加的电压，以便在输出端获得零伏电压。 $V_{OS}$  用一个与正极输入端子或负极输入端子串联的电压源表示，该电压源可以具有负极性或正极性，并且因器件而异。

$V_{OS}$  是由输入晶体管和组件 (主要是运算放大器的输入级) 的失配引起的。此类误差主要在硅片制造过程中引入，而在封装过程中对裸片施加的应力只起到了很小的作用。此类效应共同导致流经输入电路的偏置电流失配，从而在运算放大器的输入端子上产生电压差。

大多数运算放大器可按三种主要制造工艺进行分组：**CMOS**、**JFET** 和**双极**。其中，**CMOS** 器件通常具有最低的  $V_{OS}$ ，并且具有最低的温漂。**JFET** 器件具有最差的  $V_{OS}$  和温漂。双极器件的  $V_{OS}$  接近于 **CMOS** 器件的  $V_{OS}$ ，并且具有低温漂。

所有器件在发货给客户之前都经过测试，以确保其偏移量低于数据表中指定的最大值。直流参数使用伺服环路进行测量并通常在该测量过程中进行修整。由于裸片上可用空间有限，采用多个封装的器件通常具有的修整功能较少。发生这种情况时， $V_{OS}$  在单通道封装、双通道封装和四通道封装之间会有所不同。具有**双极**和**JFET**输入的运算放大器使用齐纳二极管修整技术来降低失调电压。具有**CMOS**输入的运算放大器使用保险丝链路修整网络，因为**CMOS**二极管结构不可用。激光修整是常用于降低  $V_{OS}$  的另一种替代方法。

运算放大器的  $V_{OS}$  可以在输入规格表下的运算放大器数据表中找到。所有的误差源都是如此，因为从误差源可以看出，任何误差源产生的实际输出都取决于电路的闭环增益 ( $A_{CL}$ )。 $V_{OS}$  与同相电路的  $A_{CL}$  (以输出为基准) 相乘。对于运算放大器，可提供三种主要的  $V_{OS}$  规格： $25^{\circ}\text{C}$  时的  $V_{OS}$ 、满量程  $V_{OS}$  和  $V_{OS}$  温漂 ( $\Delta V_{OS}/\Delta T$ )。当列出最大值或最小值时，对规格进行了充分测试和确定。无法确定典型规格。数据图仅显示典型规格信息。

误差预算分析有助于确定系统中的所有直流误差源以及受设计支持的每个部分的最大影响。如果运算放大器或其他器件不符合  $V_{OS}$  的规格，则必须对其进行补偿从而去除或降低失调电压。降低  $V_{OS}$  影响的方法包括交流耦合和直流反馈。在某些应用中，解决方法是使用具有某种形式的内部或外部校准 (例如斩波稳定、自动置零环路或失调电压修整) 的器件。

音频放大器、通信电路和转换器通常使用交流耦合来移除  $V_{OS}$ 。直流反馈通常用于精度要求高的测量系统。仪表放大器、数据转换器、编解码器、处理器和**CMOS**斩波放大器以及自校准™放大器等许多器件在内部对失调电压进行校正。此类技术大多只在一个温度下仅仅将  $V_{OS}$  最小化。斩波放大器即使在一定温度范围内也能提供连续校正，因此其温漂非常低。每种  $V_{OS}$  校正方法都有缺点，每种设计都必须考虑这些缺点。

## 8 参考文献

1. 德州仪器 (TI), [了解基本理想模拟运算放大器](#), 应用报告。
2. Paul Gray 和 Robert Meyer, *模拟集成电路的分析和设计*, 第 3 版, John Wiley 和 Sons, 纽约州纽约市, 1993 年。
3. Jiří Dostál, *运算放大器*, 第 2 版, Butterworth-Heinemann, 马萨诸塞州波士顿, 1993 年。
4. 德州仪器 (TI), [OPAx991 40V 轨至轨输入/输出、低失调电压、低噪声运算放大器](#) 数据表。
5. 德州仪器 (TI), [了解基本模拟电路公式](#), 应用报告。
6. 德州仪器 (TI), [运算放大器的调零输入失调电压](#), 应用报告。

## 9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

<b>Changes from Revision A (October 2022) to Revision B (March 2023)</b>	<b>Page</b>
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 将公式 8 中的 VGS 更新为 VOS .....	6

<b>Changes from Revision * (March 2001) to Revision A (October 2022)</b>	<b>Page</b>
• 更新了命名规则、新器件和运算放大器技术.....	2

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司