

Analog Engineer's Circuit

具有高速比较器的 LVDS GaN 驱动器
发送器电路

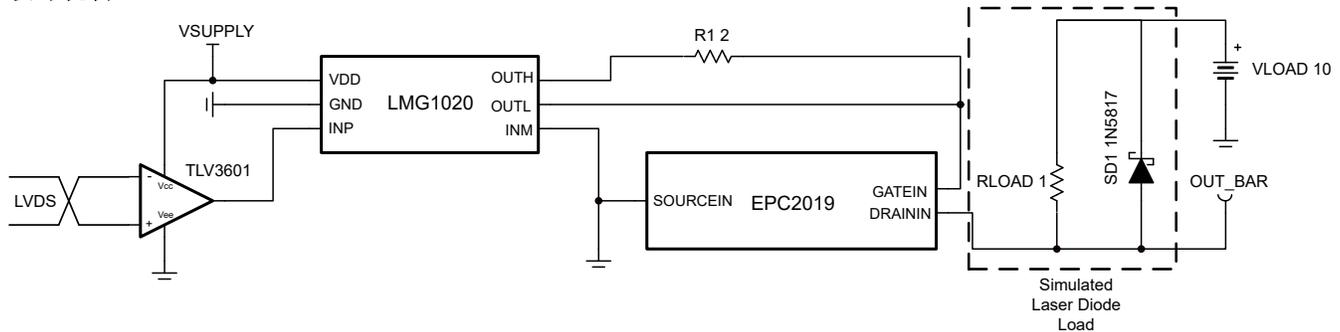
Amplifiers

设计过程

设计目标

| 系统电源 | 输入类型 | 输出脉冲 宽度 50% 至 50% 以驱动 LED | FET 开关类型 |
|------|------|------------------------------|-------------|
| 5V | LVDS | 3ns ±10% | 低侧 |

设计说明



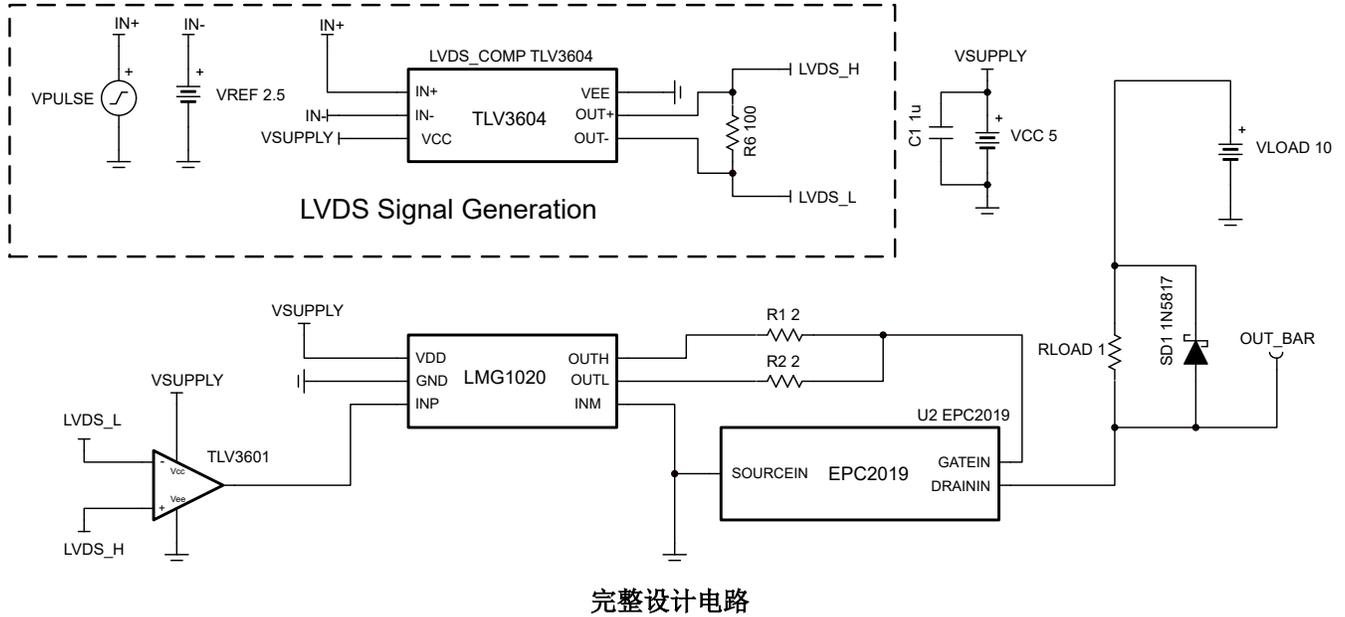
LVDS GaN 驱动器发送器电路

对于此应用，在驱动激光二极管时产生尽可能窄的脉冲至关重要。对于此设计，GaN FET 的输出能产生 3ns 宽脉冲，用于控制低电阻 1Ω 负载。在长电缆或长布线上使用低压差分信号 (LVDS) 来降低 EMI 是很常见的做法。GaN FET 驱动器接口电路的输入也必须接受 LVDS 输入。为了提供速度并接受 LVDS 输入信号，可以使用 TLV3601 高速比较器。TLV3601 用于将 LVDS 信号转换为单端输出，以驱动 GaN FET 驱动器的输入。此外，还可使用 EPC2019 GaN FET 和 LMG1020 GaN FET 驱动器。设计目标表中反映了相关设计要求。

设计说明

1. 选择可由 LVDS 信号差分驱动的高速比较器
2. 在仿真中使用低电阻 1Ω 负载来代替 LED
3. TLV3601 和 LMG1020 器件均由 5V 电源 (VSUPPLY) 供电

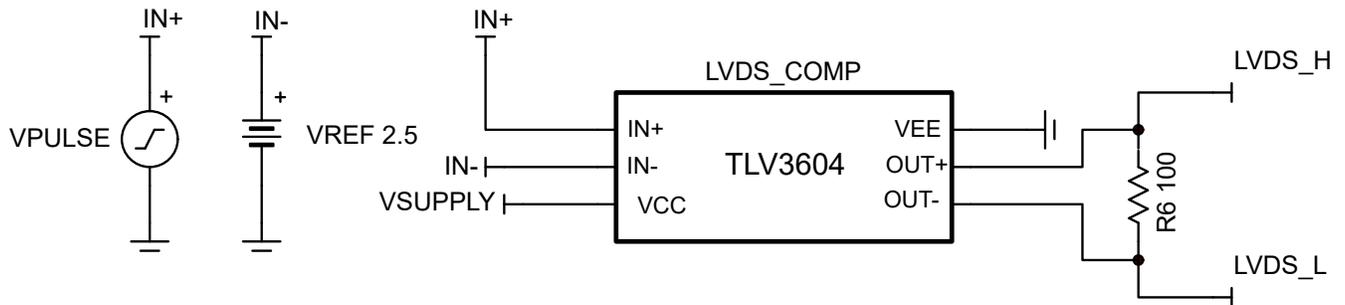
设计步骤



完整设计电路

步骤 1 : 使用 TLV3604 生成 LVDS

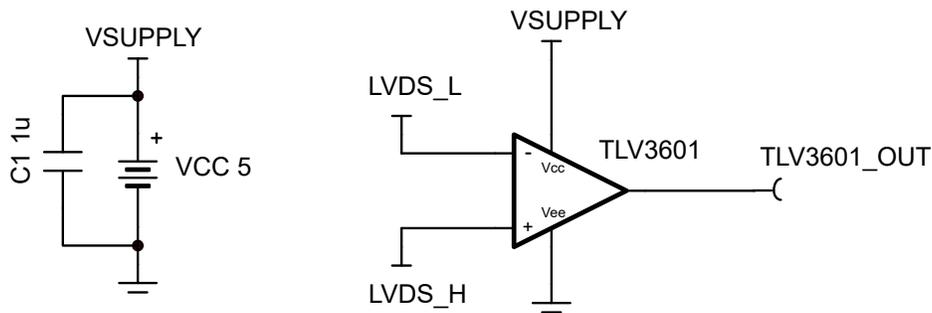
TLV3604 同相输入由 100mV、3ns 脉冲和 2.5V 直流失调电压 (VPULSE) 驱动。



使用 TLV3604 生成 LVDS

步骤 2 : 使用 TLV3601 进行 LVDS 至单端输出的转换

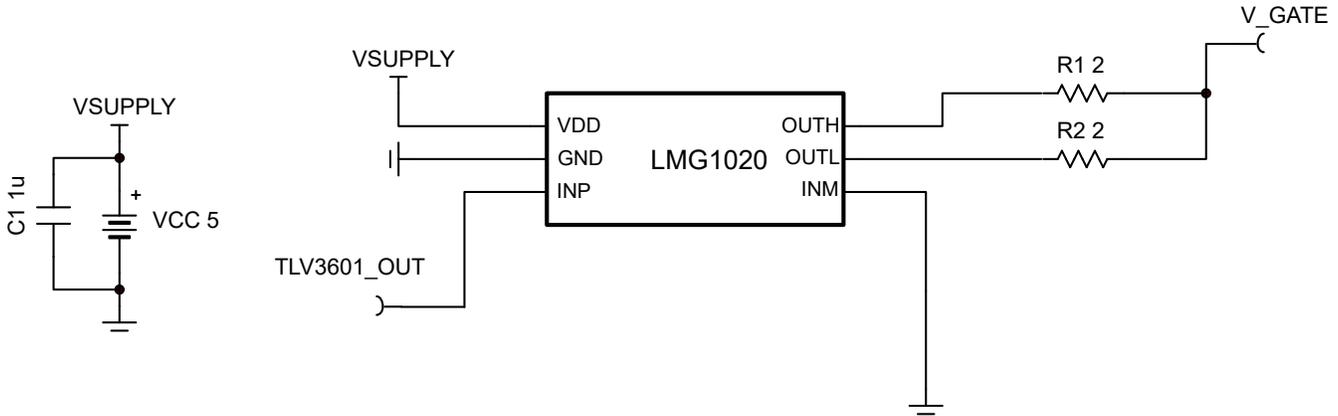
TLV3604 的 LVDS 输出 (LVDS_H 和 LVDS_L) 用于驱动 TLV3601 的输入。由于 TLV3604 的输出端接有 100Ω 负载, 因此该负载上的电压可以差分驱动 TLV3601 的输入。



连接 TLV3601

步骤 3 : 配置 GaN FET 驱动器

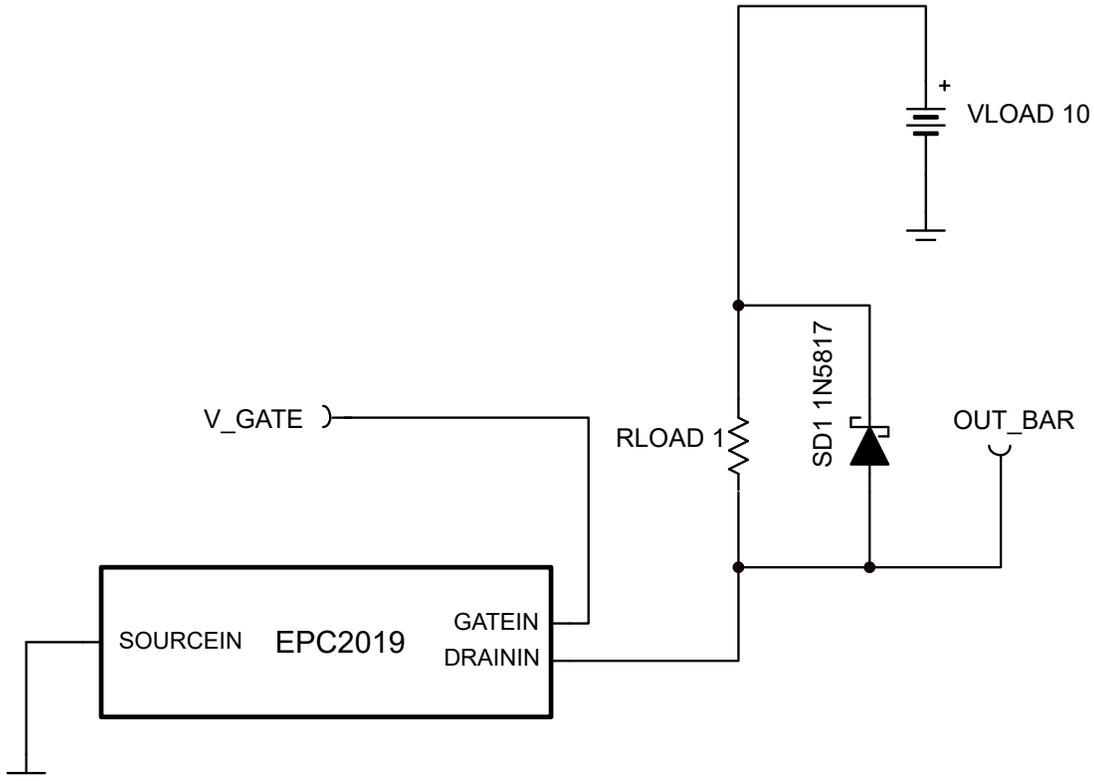
LMG1020 使能引脚 (TINA 仿真模型中的 INM) 处于低电平有效, 因此可以接地以保持 LMG1020 启用。输出上的串联电阻遵循 *LMG1020 适用于 1ns 脉冲宽度应用的 5V、7A/5A 低侧 GaN 和 MOSFET 驱动器* 数据表 典型应用一节建议的最小值为 2Ω 。然后, 短路输出驱动 EPC2019 GaN FET (V_GATE) 的栅极。LMG1020 输入由 TLV3601 的输出 (TLV3601_OUT) 驱动。



LMG1020 配置

步骤 4 : 连接 EPC2019 GaN FET

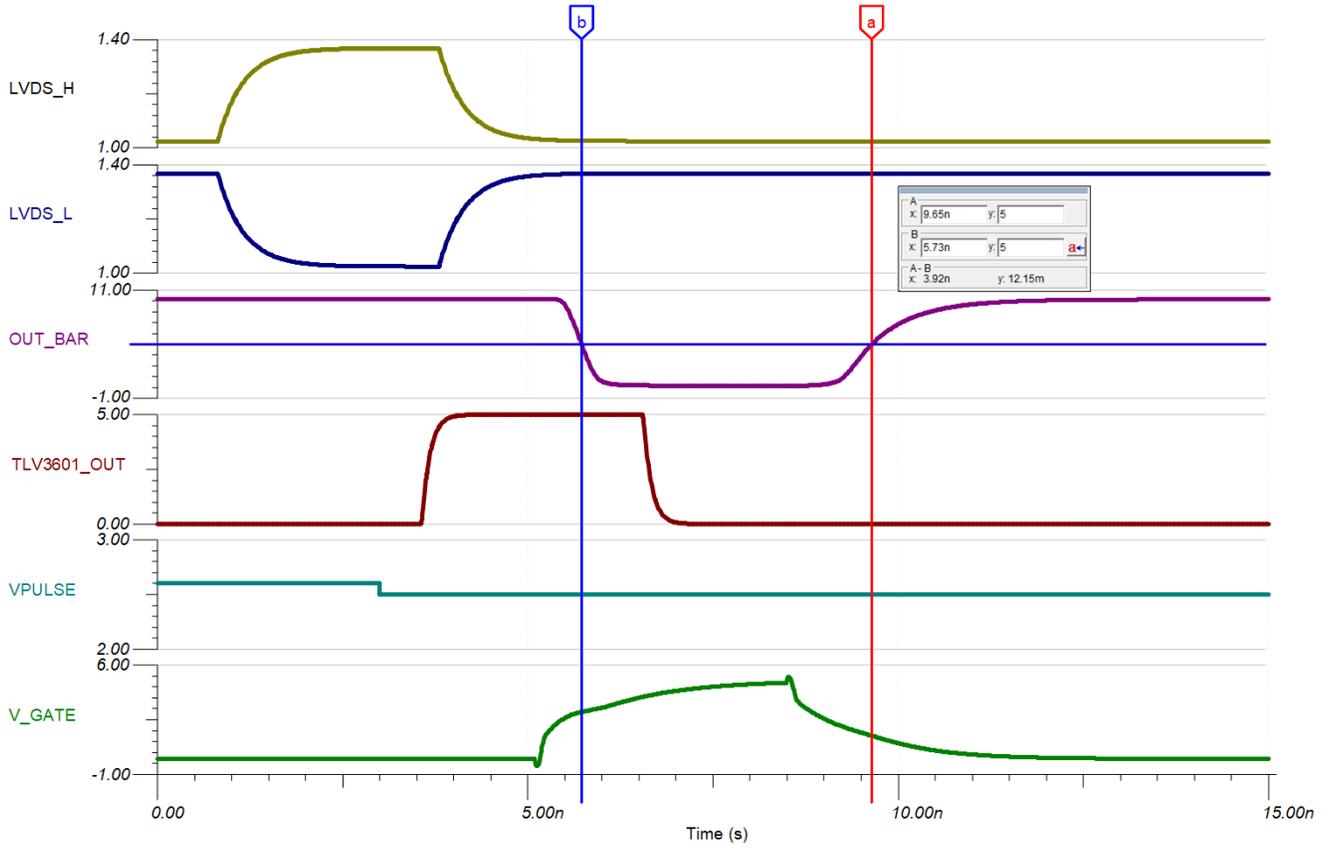
GaN FET 通过 1Ω 负载控制 10V 电源电流。为安全起见, 肖特基二极管与负载并联放置, 以确保负载两端的电压不超过 20V。



低侧 GaN FET 连接

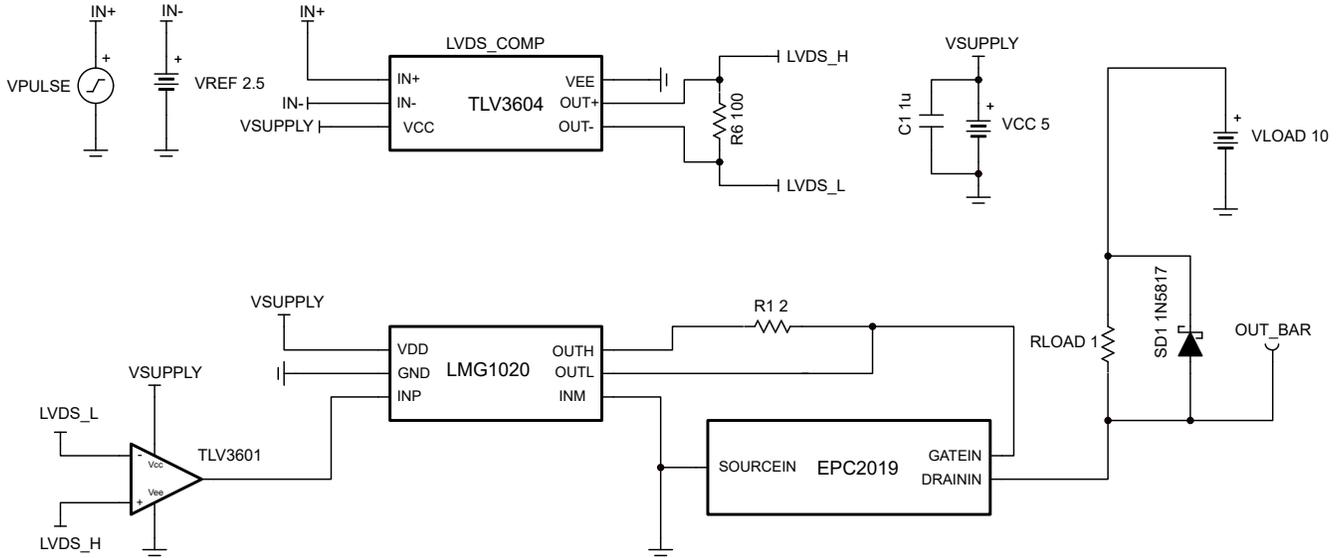
瞬态仿真结果

使用馈入 TLV3604 的“VPULSE”脉冲波形发生器，低于 1Ω 负载电阻的电压被监控为 *OUT_BAR*。当 GaN FET 的栅极被充分驱动时，漏极处的明显电压约为 $0V$ 。下图展示了初始仿真结果。



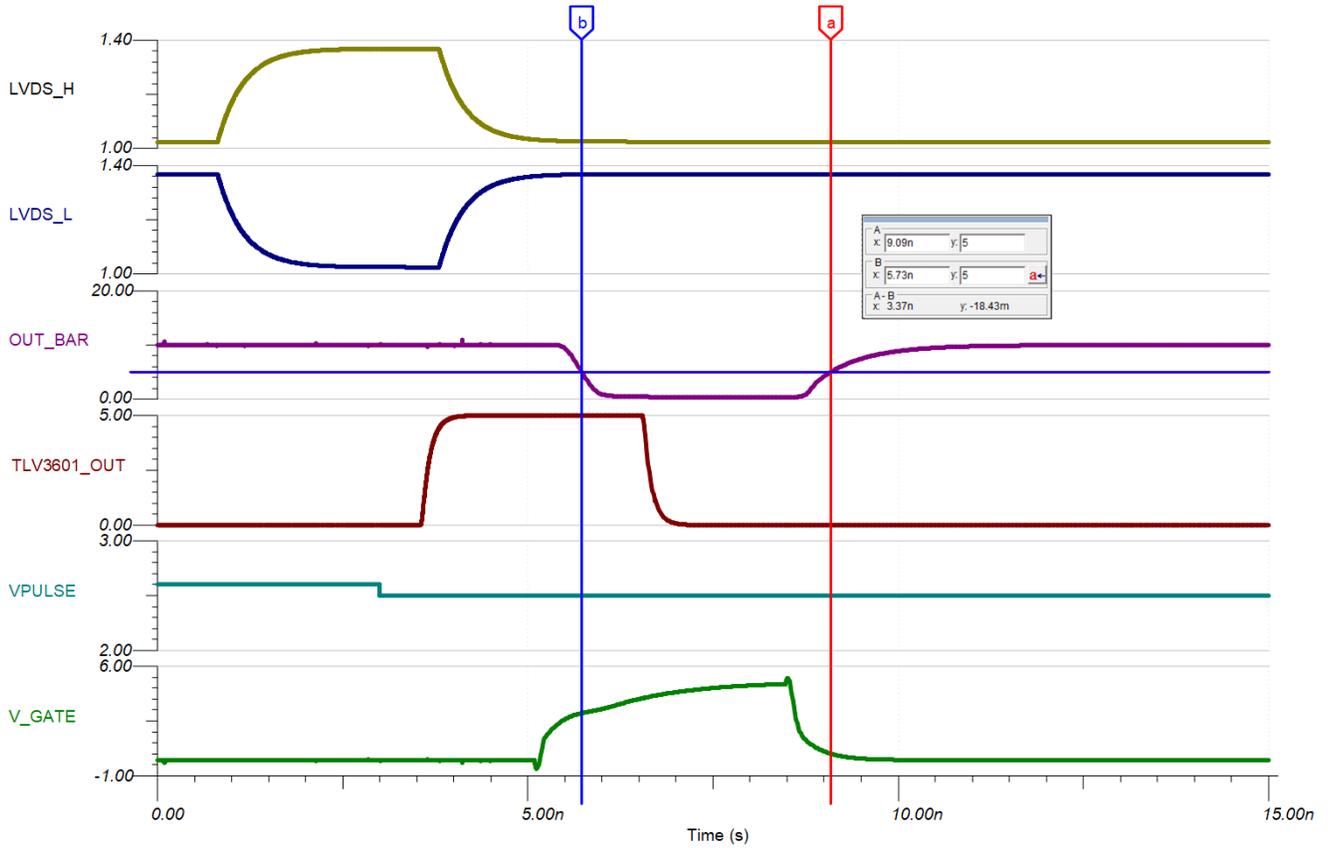
初始仿真结果

如初始仿真结果所示，脉冲宽度比设计要求 (3.92ns) 宽约 0.6ns。部分原因是 EPC2019 栅极上的串联电阻用于避免感应振铃导致的电压过应力。为了缩短 GaN FET 驱动器和 GaN FET 的关断时间，可将 LMG1020 的 OUTL 输出短接到 EPC2019 的栅极，如 [LMG1020 适用于 1ns 脉冲宽度应用的 5V、7A/5A 低侧 GaN 和 MOSFET 驱动器数据表典型应用](#) 一节所建议。



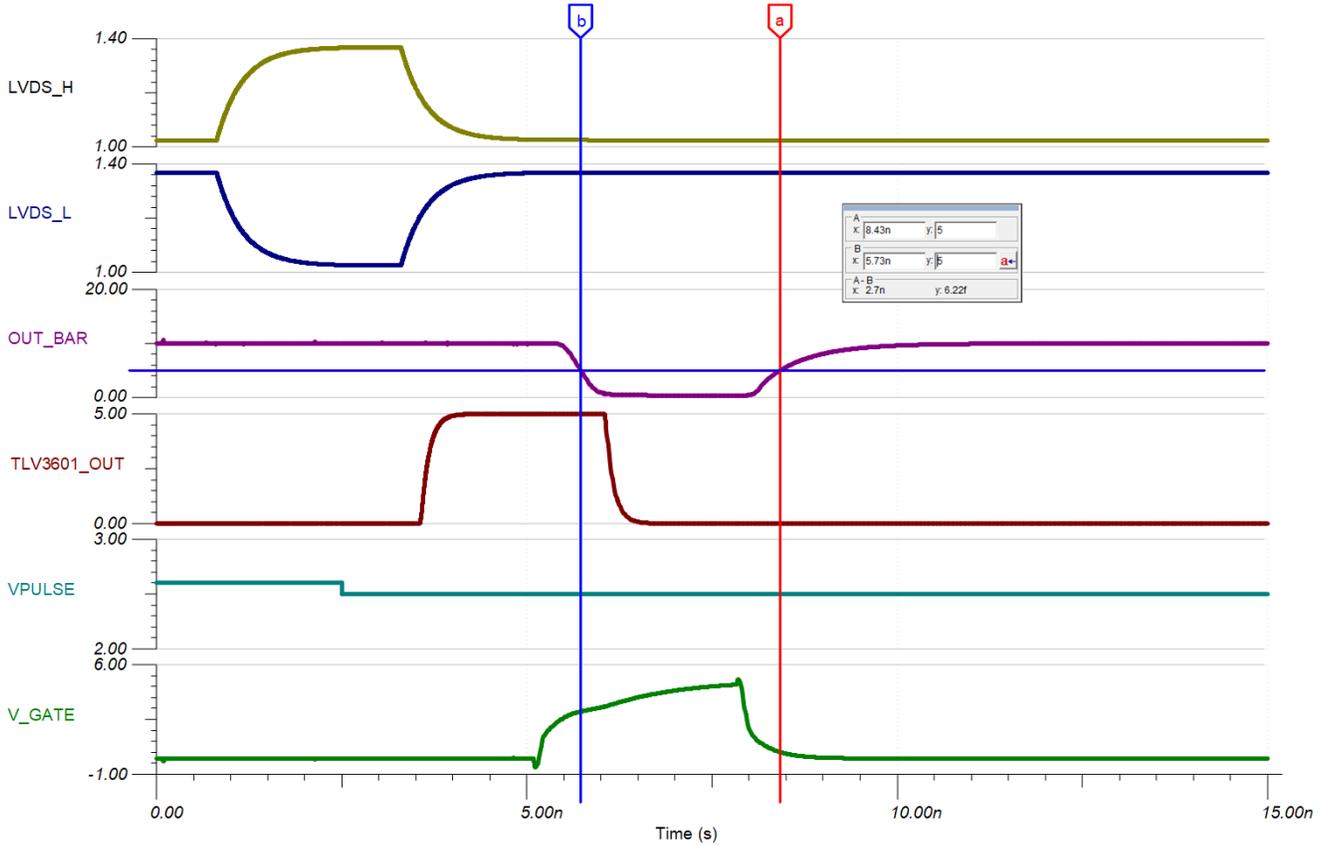
修改了原理图以改善脉冲宽度

接下来，再次对电路进行仿真，看看减小后的脉冲宽度是否符合设计要求。



移除电阻器后的仿真结果

如**移除电阻器后的仿真结果**中的仿真结果所示，OUT_BAR 的宽度略超出设计要求，脉冲宽度为 3.37ns。为了进一步改善脉冲宽度，将更窄的 LVDS 脉冲发送到 TLV3601。为此，驱动 TLV3601 非反相输入的发生器脉冲宽度 VPULSE 会减小。发生器脉冲宽度调整为 2.5ns，以确保脉冲宽度符合设计要求。**符合设计标准的仿真**展示了符合设计要求的 2.70ns 仿真脉冲宽度。



符合设计标准的仿真

设计参考资料

有关 TI 综合电路库的信息，请参阅[模拟工程师电路设计指导手册](#)。

请参阅德州仪器 (TI) 的以下文档：

- [何时使用高速比较器或 ADC 在光学飞行时间系统中进行距离测量](#) 应用报告
- [TLV3601、TLV3603 具有 2.5ns 传播延迟的 325MHz 高速比较器](#) 数据表
- [LMG1020 适用于 1ns 脉冲宽度应用的 5V、7A/5A 低侧 GaN 和 MOSFET 驱动器](#) 数据表

电路 SPICE 仿真文件：[SNOM733](#)

有关大量比较器主题（包括迟滞、传播延迟和输入共模范围）的更多信息，请参阅 [TI 高精度实验室培训](#)。

设计特色比较器

| TLV3601 | |
|-----------------------------------|----------------|
| V_s | 2.4V - 5.5V |
| V_{inCM} | -0.2 V 至 5.7 V |
| V_{os} (25°C 时的失调电压) (最大值) (mV) | 5 |
| I_q | 每通道 6 mA |
| T_{PD} (ns) | 2.5 |
| 输出类型 | 推挽 |
| 通道数 | 1 |
| TLV3601 | |

设计备用比较器

| | TLV3603 | TLV3501 |
|-----------------------------------|-------------------------|-------------------------|
| V_s | 2.4V - 5.5V | 2.7V - 5.5V |
| V_{inCM} | -0.2V 至 5.7V | -0.2 V 至 5.7 V |
| V_{os} (25°C 时的失调电压) (最大值) (mV) | 5 | 6.5 |
| I_q | 每通道 6 mA | 3.2 |
| T_{PD} (ns) | 2.5 | 4.5 |
| 输出类型 | 推挽 | 推挽 |
| 通道数 | 1 | 1 |
| 特性 | 可配置迟滞 | 关断 |
| 产品文件夹 | TLV3603 | TLV3501 |

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司