

## 摘要

TI 的 DLP® 技术为汽车动态地面投影 (DGP) 应用提供了一种完全可编程的高分辨率解决方案。DLP 技术利用 WVGA (864 × 480) 输入分辨率，每个模块具有近 50 万的可寻址像素，其分辨率超过了现有的地面投影技术。动态地面投影技术能够显示同一模块内的任何静态或视频图形，通过提供新的创新照明功能改变消费者对小型投影仪照明的看法。示例包括可以为车外周边区域提供照明或从一个侧视镜上投射汽车信息（如电动汽车充电水平和剩余电量、胎压警报、交通警告、转向指示、检查引擎灯警告、汽油量/里程等）的汽车“光毯”。地面照明还有帮助汽车与驾驶员和行人沟通的其他增强功能，包括角落照明、倒车照明、车辆定制和停车指示灯。

DLP3021LEQ1EVM 是 DLP3021-Q1 光引擎评估模块 (EVM)，包含 DLP3021-Q1 光引擎，可加快对 DLP3021-Q1 芯片组的评估。此模块整合了一组元件，包括 DLP3021-Q1 DMD、基于 FPGA 的 DMD 控制器和 TPS65100 PMIC，可提供一种用于评估动态地面投影技术的高效系统。在实验室环境中配合使用计算机进行 GUI 控制时，可使用该评估模块演示以下特性：

## 内容

1 商标.....	3
2 DLP3021-Q1 电子器件 EVM 概述.....	4
2.1 引言.....	4
2.2 DLP3021-Q1 光引擎 EVM 的组成.....	4
2.3 非光学规格.....	9
3 快速入门.....	11
3.1 套件组装说明.....	11
3.2 软件安装.....	12
3.3 加电.....	12
3.4 选择显示内容.....	12
3.5 LED 驱动器.....	13
4 光学元件和机械装置.....	15
5 软件.....	16
5.1 DLP Composer.....	16
5.2 DLP 控制程序.....	23
5.3 MSP430 示例代码.....	26
6 修订历史记录.....	27

## 插图清单

图 2-1. DLP3021LEQ1EVM 方框图.....	5
图 2-2. DLP3021LEQ1EVM 单元.....	5
图 2-3. 工作模式开关：电路板 S1-A 和 S1-B 开关.....	6
图 2-4. 工作模式开关：SPI 适配器板 S1 和 S2 开关.....	6
图 2-5. DLP3021LEQ1EVM 附带的 FTDI 线缆.....	8
图 2-6. LED 驱动器时序规格.....	10
图 3-1. 线缆连接.....	11
图 3-2. 装配了 FTDI 的 DLP3021 Q1 光引擎.....	11
图 3-3. 主机静音工作模式下 LED 的状态.....	12
图 3-4. 在 GUI 中建立的成功 FTDI 线缆连接.....	13
图 5-1. DLP Composer - 默认寄存器配置.....	16
图 5-2. DLP Composer - 照明.....	17
图 5-3. DLP Composer - 序列集.....	17

图 5-4. DLP Composer - Degamma 曲线.....	18
图 5-5. DLP Composer - 图像/视频.....	19
图 5-6. DLP Composer - 闪存块.....	20
图 5-7. DLP Composer - 闪存编程.....	22
图 5-8. 闪存编程工作模式的 LED 状态.....	22
图 5-9. DLP Composer - 连接.....	23
图 5-10. DLP 控制程序 - 连接.....	23
图 5-11. DLP 控制程序 - 脚本.....	24
图 5-12. DLP 控制程序 - 脚本参考.....	25
图 5-13. DLP 控制程序 - 寄存器.....	25
图 5-14. DLP Composer - 命令.....	26
图 5-15. 适用于 DGP EVM 的 MSP430G2553-Q1 Code Composer 示例工程.....	27

## 表格清单

表 2-1. DLP3021LEQ1 EVM 工作模式开关位置.....	7
表 2-2. 光引擎性能规格.....	8
表 2-3. DLP3021LEQ1EVM 线缆.....	8
表 2-4. 电气规格.....	9
表 2-5. LED 驱动器时序规格.....	10
表 3-1. FTDI C232HM MPSSE 线缆与 SPI 适配器板的连接.....	11
表 3-2. LED PWM 驱动电流转换基准.....	14
表 5-1. 顶层闪存结构.....	20
表 5-2. 闪存信息块.....	21

## 1 商标

DLP 是德州仪器 (TI) 的注册商标。所有其他商标的所有权均属于其各自所有者。

## 2 DLP3021-Q1 电子器件 EVM 概述

此用户指南概述了 DLP3021-Q1 电子器件 EVM，对其主要特性和功能进行了一般性描述，并介绍了即时评估的快速入门流程。TI 建议用户首先阅读《动态地面投影应用要求》(DLPA116) 和《DLP3021-Q1 动态地面投影系统设计》(DLPA086) 报告，熟悉动态地面投影领域与 DLP3021-Q1 芯片组相关的术语、变量、应用注意事项和系统设计的要求。

### 2.1 引言

DLP3021LEQ1EVM 评估模块 (EVM) 是一个完整的电子和光学子系统，专用于对 DLP3021-Q1 芯片组进行控制和交互。DLP3021-Q1 与基于 FPGA 的 DMD 控制器相连。该芯片组与照明和投影光学器件以及 RGB LED 相结合，打造出一款亮度高达 30 流明的投影仪，该投影仪外形小巧，可播放全动态视频。DLP3021LEQ1EVM 并非产品设计，仅用于评估。

### 2.2 DLP3021-Q1 光引擎 EVM 的组成

DLP3021-Q1 光引擎 EVM 由三个子系统和两块电路板组成：

- DLP3021LEQ1EVM 电路板：
  - 格式器 - 包含 DLP3021-Q1 DMD、基于 FPGA 的 DMD 控制器、MSP430G2553 MCU、外部闪存和 TPS65100-Q1 PMIC。
  - 照明驱动器 - 包含照明驱动器和 FET。
  - 光引擎 - 外形小巧的光引擎，专门用于显示格式器中的图像。
- 适用于 3.3V 逻辑电平 SPI 通信的 FTDI C232HM-DDHSL-0 USB 转 MPSSE 串行线缆，具有基于 FPGA 的 DMD 控制器和外部闪存。Cheetah™ USB 转 SPI 接口是另一种可加速 USB 转 SPI 通信的接口，不过此接口需要单独购买。
- SPI 适配器板 - FTDI USB 转 SPI 线缆和 DLP3021LEQ1EVM 电路板之间的中间板，这是主机静音和闪存编程工作模式所必需的，包括用于更改 EVM 工作模式的切换开关。

图 2-1 所示为 DLP3021LEQ1EVM 的方框图。

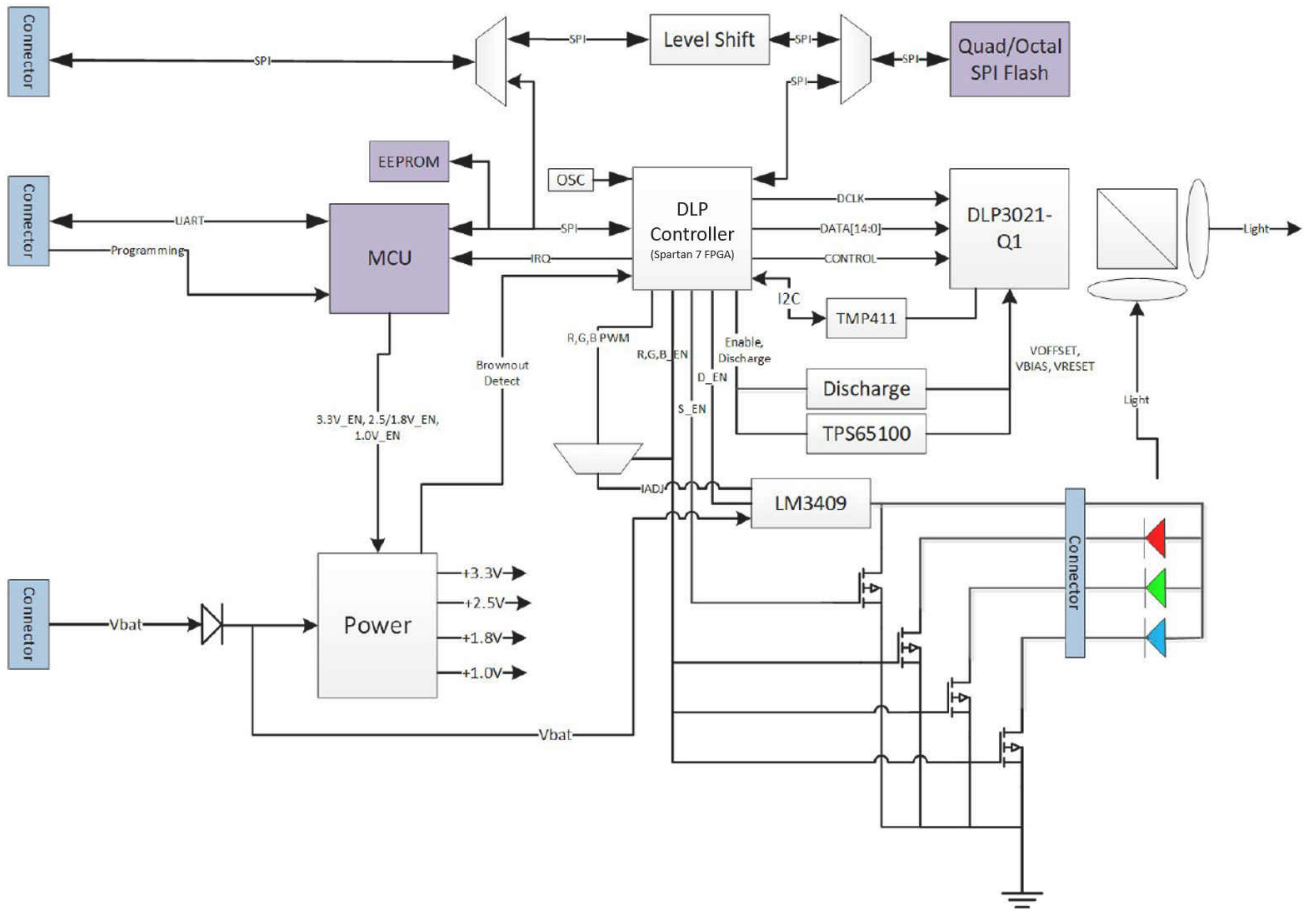
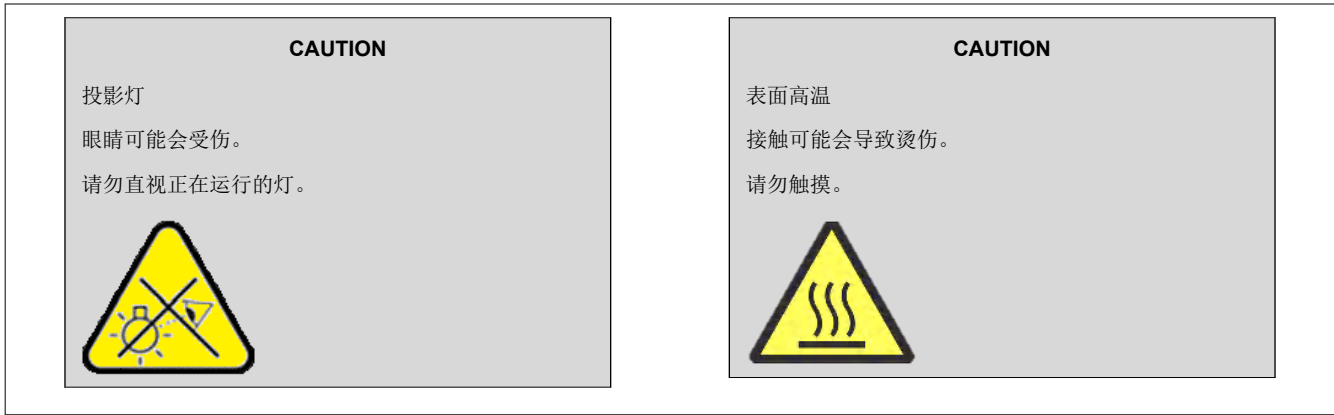


图 2-1. DLP3021LEQ1EVM 方框图

图 2-2 显示了已组装的 DLP3021LEQ1EVM 单元。



图 2-2. DLP3021LEQ1EVM 单元



### 2.2.1 格式器子系统

格式器子系统可通过基于 FPGA 的 DMD 控制器，将存储在外部闪存中的图像/视频转换为与 DLP3021-Q1 数据总线兼容的双倍数据速率 (DDR) 接口格式。EVM 提供两种工作模式来指定图像/视频的内容以及显示方式：使用板载 MSP430 MCU 的闭环独立模式或借助适合 GUI 操作的外部控制器（例如 FTDI USB 转 SPI 线缆或 Cheetah™ SPI 主机适配器）。

借助 DLP3021L1Q1EVM 上 S1 处的 DIP 双位置开关，用户可设置格式器子系统的工作模式。SPI 适配器板还有两个物理开关（S1 和 S2），可设置相同的工作模式。图 2-3 显示了实现独立操作的 *主机控制* 工作模式下 S1 开关的默认状态，图 2-4 显示了连接 SPI 适配器板后 *主机静音* 工作模式下开关的默认状态。

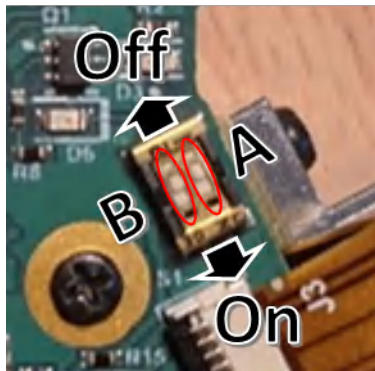


图 2-3. 工作模式开关：电路板 S1-A 和 S1-B 开关

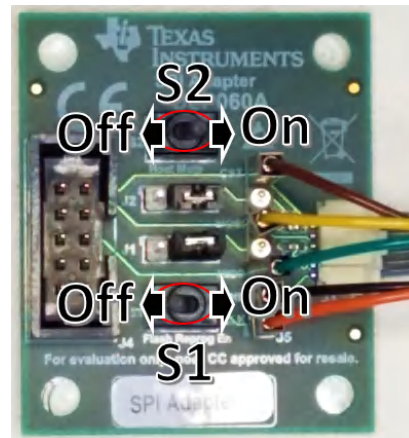


图 2-4. 工作模式开关：SPI 适配器板 S1 和 S2 开关

请参阅表 2-1 了解每种工作模式所需的开关位置。

表 2-1. DLP3021LEQ1 EVM 工作模式开关位置

工作模式	DLP3021LEQ1EVM		SPI 适配器板		LED 状态
	S1-A	S1-B	S1	S2	
主机静音	关闭	打开	关闭	打开	蓝色=ON, 琥珀色=OFF, 绿色=ON
本地主机控制	关闭	关闭	关闭	关闭	蓝色=OFF, 琥珀色=OFF, 绿色=ON
FPGA 编程	打开	打开	打开	打开	蓝色=ON, 琥珀色=ON, 绿色=ON
未定义	打开	关闭	打开	关闭	蓝色=OFF, 琥珀色=ON, 绿色=OFF

下面简要说明了每种工作模式：

**主机静音：** 此模式允许直接读取/写入 DMD 控制器参数。这是针对初始开发和调试目的提供的建议 EVM 工作模式。在此模式下，需要使用 FTDI 线缆和 SPI 适配器板来运行 EVM，它们会绕过 MSP430G2553-Q1 MCU 板载主机控制器。DLP 控制程序是 GUI，用于在此模式下配置 DMD 控制参数。

**本地主机控制：** 在此模式下，允许将 MSP430G2553-Q1 MCU 板载主机控制器本地读取/写入到 DMD 控制器。在此模式下，无需其他硬件或 GUI 来运行 EVM，因为 EVM 通电后，MCU 会自动开始执行命令。建议将此模式用于演示目的或系统测试，以模拟最终产品模块。此工作模式不需要 SPI 适配器板和 FTDI 线缆。

**FPGA 编程：** 在此模式下，允许使用 DLP Composer GUI 对 DMD 控制器进行重新编程。在此模式下，需要使用 FTDI 线缆和 SPI 适配器板来运行 EVM，因为系统会通过 FTDI 线缆将闪存程序二进制文件从 PC 上传至 EVM。将禁用光引擎，这样，当 EVM 处于此模式时将不显示任何内容。有关闪存编程的详细信息，请参阅节 5.1.7。

**未定义：** EVM 不支持此模式，不应使用。

若要允许 SPI 适配器板设置工作模式，TI 建议将 DLP3021LEQ1EVM 电路板 S1 开关始终设置为本地主机控制模式。这是因为任一电路板导通状态始终会覆盖另一电路板的关断状态。此设置将支持使用 SPI 适配器板上更易于使用的 S1 和 S2 切换开关来设置工作模式。拆下 SPI 适配器板后，EVM 将在本地主机控制模式下自动启动，以便 MSP430 配置和运行 EVM，而无需 FTDI 线缆等外部控制器的干预。在不同工作模式之间切换时，TI 建议对 EVM 进行完整的下电上电操作，以重置并应用最近设置的工作模式。

## 2.2.2 照明子系统

照明子系统包括 LED 驱动器电路和 RGB LED。FPGA 有三路 PWM 输出，通常对应红色、绿色和蓝色照明颜色。可根据需要调整 PWM 占空比，将基准电压设置为外部照明驱动器电路，从而平衡颜色并调整输出亮度。

DLP3021Q1EVM 的典型照明配置：

- 最佳色彩：PWM=450，占空比：红色=30%，绿色=45%，蓝色=25%
- 高亮度：PWM=450，占空比：红色=24.9%，绿色=62.4%，蓝色=12.7%

PWM 是一个 10 位值，被初始化为 DLP Composer 的默认寄存器配置值，但在显示过程中可实时修改。只能在 DLP Composer 中将每个 RGB 的占空比作为序列设置列表的一部分进行配置。

## 2.2.3 光引擎

DLP3021LEQ1EVM 随附的光引擎可以达到表 2-2 中所列的规格。

**表 2-2. 光引擎性能规格**

参数			最小值	标称值	最大值	单位
在 1.76m 处达到照 度峰值 (在图像中 心测量)	最佳色彩 <sup>1</sup>	白色		135		勒克斯
		黑色		0.35		
	高亮度 <sup>2</sup>	白色		178		
		黑色		0.47		
全开/全关对比度 (平均)	最佳色彩 <sup>1</sup>			233		
	高亮度 <sup>2</sup>			286		
视场 (FOV)、水平 × 垂直				18.3 × 10.4		度
<sup>1</sup> : LED PWM=1023; 占空比: R34%, G40.8%, B25.2% <sup>2</sup> : LED PWM=1023; 占空比: R24.9%, G62.4%, B12.7%						

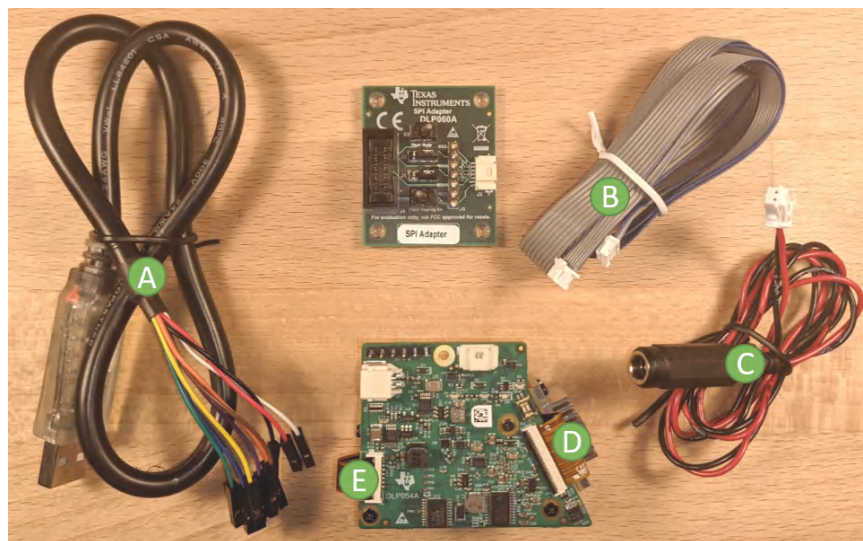
## 2.2.4 线缆

DLP3021LEQ1EVM 套件包含图 2-5 中所示的以下线缆。

**表 2-3. DLP3021LEQ1EVM 线缆**

名称	参考号	数量
FTDI USB 转 SPI 线缆	A	1
主机 SPI 适配器线缆	B	1
输入电源线	C	1
DMD 信号柔性 PCB 线缆 <sup>(1)</sup>	D	1
LED 驱动器柔性 PCB 线缆 <sup>(1)</sup>	E	1
Cheetah™ SPI 主机适配器 <sup>(2)</sup>	F	0
Cheetah™ USB Type-A 转 Type-B 线缆 <sup>(2)</sup>	G	0
MSP-FET MSP MCU 编程器和调试器 <sup>(2)</sup>	H	0

(1) = 本地连接在 DLP3021LEQ1EVM 电路板上  
(2) = 单独出售, 无需评估。


**图 2-5. DLP3021LEQ1EVM 附带的 FTDI 线缆**



## 2.3 非光学规格

### 2.3.1 电气规格

表 2-4. 电气规格

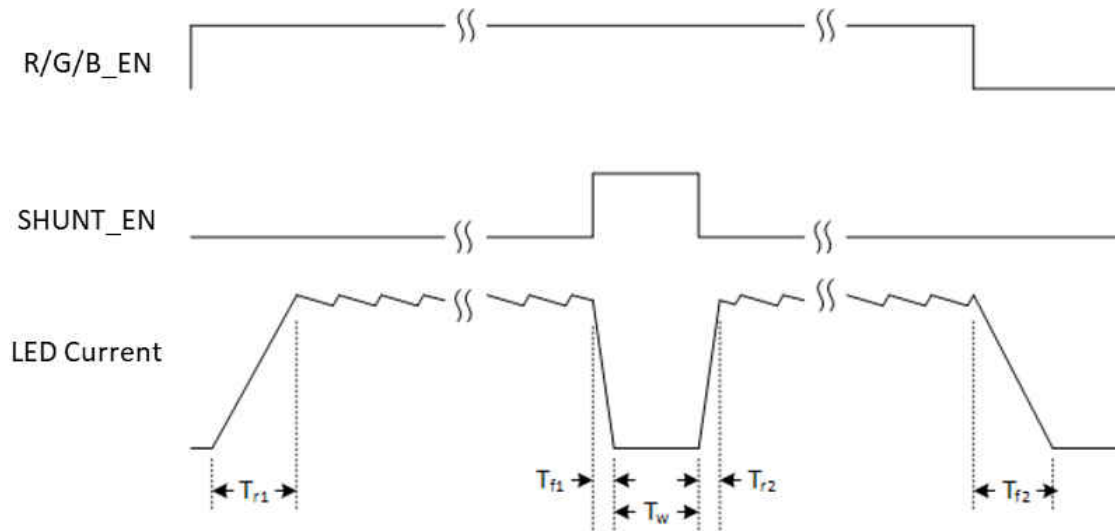
参数	最小值	标称值	最大值	单位
<b>输入</b>				
电压	10.5	12	18	V
功率 ( PWM 启用 )		2.64		W
功率 ( PWM 禁用 )		0.96		W
<b>到负载的 LED 驱动器输出</b>				
电压 ( 每个 LED 通道 )		3.3 <sup>(2)</sup>		V
电流 ( 每个 LED 通道 )		0.5 <sup>(2)</sup>	1.2 <sup>(1)</sup>	A
功率 ( 所有 LED 通道之和 )		1.65 <sup>(2)</sup>		W
<b>温度</b>				
工作 DMD 温度	- 40		105 <sup>(3)</sup>	°C
<p>(1) : 虽然 EVM 的 LED 驱动器能够驱动每通道 1A 以上的电流, 但考虑到各个元件的温度等级和热管理限制, TI 不建议长时间驱动 500mA 以上的电流, 以防对 EVM 造成损坏。</p> <p>(2) : 数据基于 DLP3021LEQ1EVM LED 器件在 500mA 驱动电流下的数值 :</p> <ul style="list-style-type: none"> <li>• 绿色 : Osram LCG H9RM-LXMX-1</li> <li>• 红色和蓝色 : Osram LE BR Q7WM-TGTI-24+JXJZ-23</li> </ul> <p>(3) : 一些元件的额定温度仅为 85°C。</p>				

### 2.3.2 元件温度等级

电路板和大多数电路板元件的额定工作温度是 - 40°C 至 105°C, 如 DLP3021-Q1、MSP430 MCU 和 FPGA DMD 控制器。一些板载元件 ( 如开关、连接器和指示灯 LED ) 不符合此温度等级。请参阅 EVM 物料清单, 查看 EVM 设计中所用各元件的温度规格。

### 2.3.3 LED 驱动器设计

旨在与 LED 照明配合使用的 DLP3021-Q1 芯片组, 包含基于用于高功率 LED 的 LM3904-Q1 P-FET 降压控制器的照明调制功能。此照明调制功能可在微镜重置期间关闭光输出, 从而提高系统对比度。关于 DLP3021LEQ1EVM 的系统时序规格, 请参阅图 2-6。


**图 2-6. LED 驱动器时序规格**

时序规格如表 2-5 所示。

**表 2-5. LED 驱动器时序规格**

参数	值
$T_{r1}$ 、 $T_{r2}$	$< 50 \mu\text{s}$
$T_{f1}$ 、 $T_{r2}$	$< 2 \mu\text{s}$
$T_w$	最少为 $1 \mu\text{s}$

### 2.3.4 视频规范

在此架构中，视频内容被压缩并存储在外部闪存中。将从 MSP430 MCU (在本地主机控制工作模式下) 或 FTDI 接口 (在主机静音工作模式下) 将低速 SPI 命令发送给 DMD 控制器，以指示要从外部 2Gb 闪存中读取哪些图像/视频内容。会将图像/视频内容存储在存储器中，因而无需使用高速视频接口来连接模块，从而提升了与典型汽车基础设施的兼容性。由于略去了图形生成步骤并且无需使用接口，还降低了整体系统尺寸和成本。控制器可解压缩视频数据 (608 × 684 的分辨率) 的每个位平面，并快速连续地将这些数据显示在 DMD 上，从而以 25Hz 的帧速率创建完整的视频图像。由于存储器限制，建议使用 25Hz 的帧速率，但 DLP3021-Q1 可以支持最高 60Hz 的帧速率。由于 DMD 像素采用菱形格式，输出图像的有效分辨率为 864 × 480。控制器可以将 DMD 位平面数据与 LED 色彩控制器和驱动器电路的 RGB 使能时序同步。

### 3 快速入门

使用以下说明设置 DLP3021-Q1 光源 EVM 和 PC。

#### 3.1 套件组装说明

DLP3021-Q1 光引擎 EVM 电路板是一款组装完备的器件。图 3-1 显示了所有线缆连接的示意图。图 3-2 中显示了完整的光引擎组件。

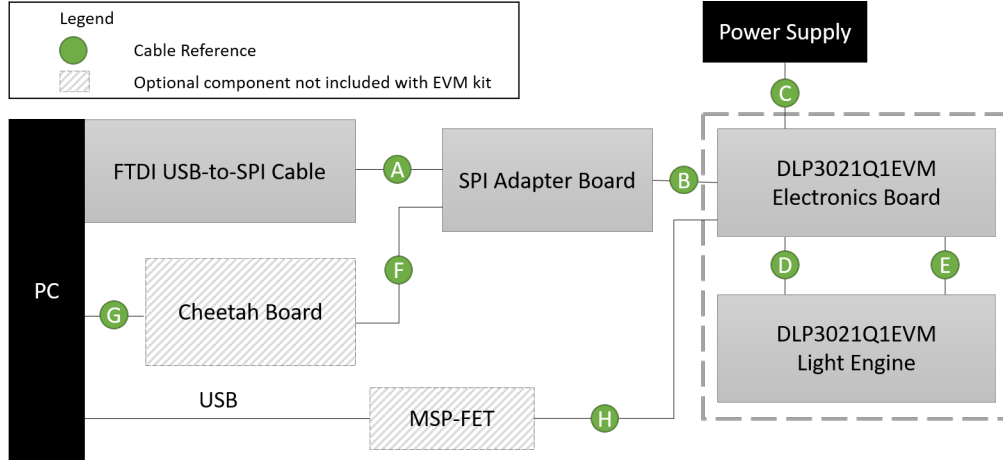


图 3-1. 线缆连接

表 3-1. FTDI C232HM MPSSE 线缆与 SPI 适配器板的连接

FTDI 引线信号 ( 引脚 )	FTDI 配线颜色	SPI 适配器板 FTDI 接头引脚
TCK (2)	橙色	J5-1
GND (10)	黑色	J5-2
TDO (4)	绿色	J5-3
TDI (3)	黄色	J5-5
TMS (5)	棕色	J5-7

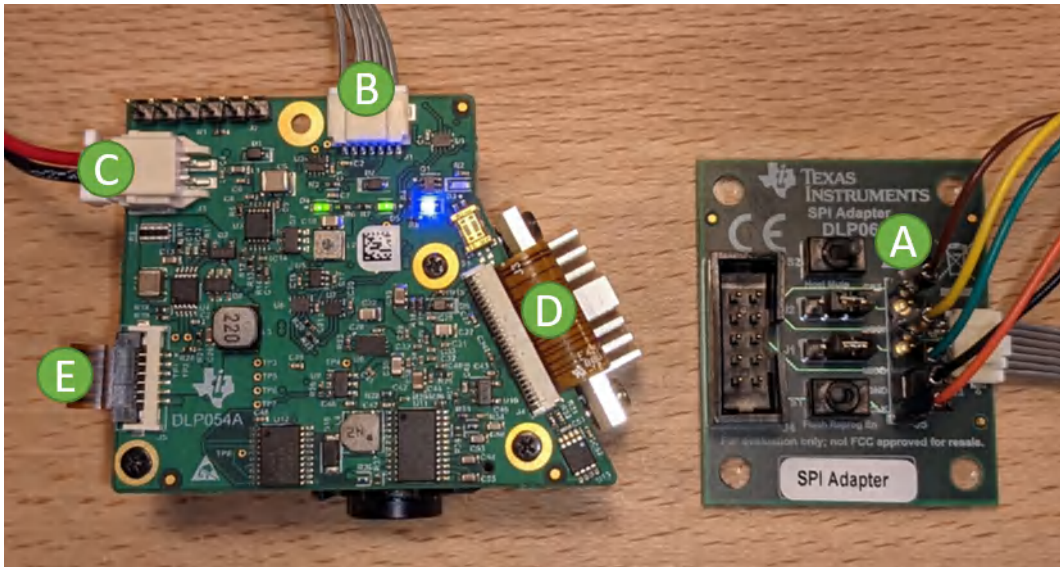


图 3-2. 装配了 FTDI 的 DLP3021 Q1 光引擎

### 3.2 软件安装

下载并安装以下 TI 软件：

- DLP3021-Q1 Composer 工程和 FPGA 配置 (DLPC135) : <https://www.ti.com/cn/lit/zip/dlpc135>
- 适用于 DLP3021-Q1 DMD 的 DLP 控制程序 (DLPC136) : <https://www.ti.com/cn/lit/zip/dlpc136>
- 适用于 DLP3021-Q1 的 DLP Composer (DLPC137) : <https://www.ti.com/cn/lit/zip/dlpc137>
- MSP430 示例代码 (DLPC138) : <https://www.ti.com/cn/lit/zip/dlpc138>

下载并安装以下第三方软件：

- C232HM MPSSE 线缆需要使用 USB 设备驱动程序，可从 <http://www.ftdichip.com> 上免费获取。D2XX 驱动程序与应用软件配合使用，以借助 DLL 通过线缆直接访问 FT232H。
- 可选：Total Phase Cheetah™ USB 适配器：<http://www.totalphase.com/products/usb-driverswindows>

### 3.3 加电

按如下步骤为 EVM 妥善供电：

1. 将电源线连接到满足节 2.3.1 中定义的输入电源规范的电源。建议使用电压为 12V、电流限值为 0.5A 的电源进行即时评估。V+ 端使用红色线缆，V- 端使用黑色线缆。
2. 将工作模式开关设置为节 2.2.1 中定义的本地主机控制工作模式。进行出厂即时评估时，已使用 TI 演示图像/视频内容对 EVM 的闪存进行了编程。
3. 打开电源，EVM 将立即显示内容。

### 3.4 选择显示内容

按照以下步骤运行 DGP 软件以更改显示内容和设置：

1. 关闭电源。
2. 将工作模式开关设置为节 2.2.1 中定义的主机静音工作模式。
3. 打开电源。图 3-3 显示了在主机静音工作模式下 EVM 中 LED 的状态。

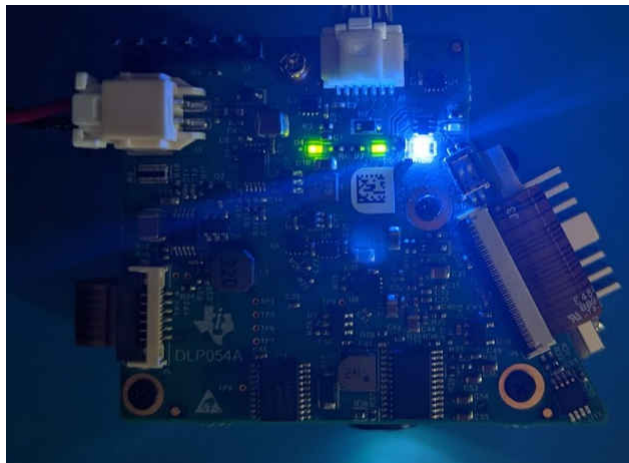


图 3-3. 主机静音工作模式下 LED 的状态

4. 在主机静音工作模式下启动时，默认的投影内容是垂直色条的静态图像。
5. 确认将 FTDI 线缆连接至 PC。运行 DLP 控制程序时，请点击 *Connection* (连接) 列表。如果还未连接 FTDI 线缆，请点击 *Connect* (连接) 按钮。请注意，“Connection” (连接) 设置的时钟速率必须为 5MHz，超时为 500ms。

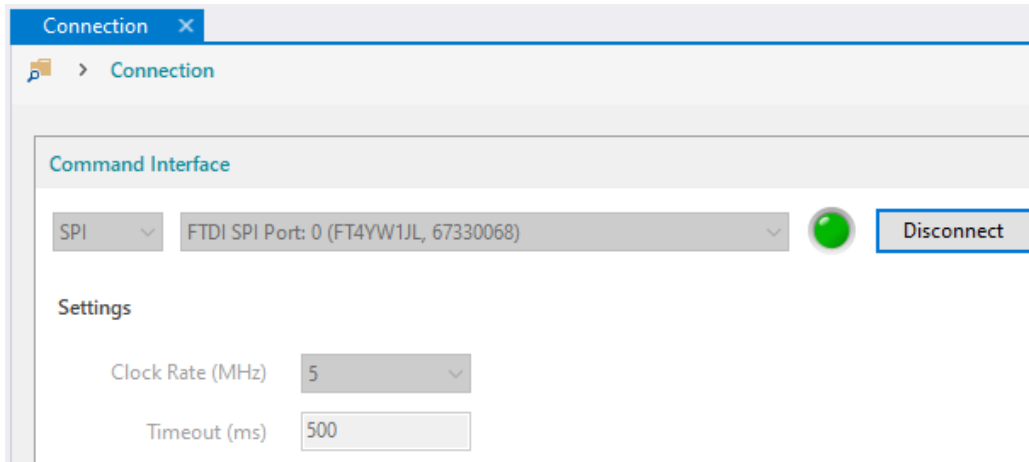


图 3-4. 在 GUI 中建立的成功 FTDI 线缆连接

- 可以从 **Scripting** (脚本编写) 窗口中运行 Python 脚本。可使用以下所示的脚本为 DLP3021-Q1 DGP composer 工程选择一个预先编程的测试图案。按下绿色按钮可运行脚本，投影的内容将在静态图像和视频之间切换。

```

7.
from dgp.commands import *
#-----
#取消一个静态测试模式的注释
#-----
#WriteVideoStartAddress1(0x85980) # Color Bars
#WriteVideoStartAddress1(0x95F64) # Color Bars Gradient
#WriteVideoStartAddress1(0xC2734) # Solid Black
#WriteVideoStartAddress1(0xD3830) # Solid Red
#WriteVideoStartAddress1(0xE3E14) # Solid Green
#WriteVideoStartAddress1(0xF43F8) # Solid Blue
#WriteVideoStartAddress1(0x1049DC) # Solid White
#WriteVideoStartAddress1(0x114FC0) # Black to White Gradient
#WriteVideoStartAddress1(0x1546C8) # Checkerboard
#WriteVideoStartAddress1(0x179F3C) # MTF Chart
WriteVideoStartAddress1(0x1A2280) # Bird
WriteVideoConfiguration1(0,30)
#-----
#取消所需视频测试模式的注释
#-----
WriteVideoStartAddress2(0x20A98C) # Race Car
WriteVideoConfiguration2(220,0)
#-----
# 配置和运行视频控制
#-----
VideoControl = VideoControl()
VideoControl.Play = True
VideoControl.Stop = False
VideoControl.Autostop = False
VideoControl.BufPtr = 0
VideoControl.LoopConfigs = True
VideoControl.ToggleConfigs = True
WriteVideoControl(VideoControl)

```

- 在关闭 GUI 之前，请点击 **Connection** (连接) 窗口中的 **Disconnect** (断开连接) 按钮，以正确断开 FTDI 线缆接口的连接。如果 EVM 已下电上电，请重复步骤 **c** 和 **d** 以重新选择和显示内容。

### 3.5 LED 驱动器

可通过 DMD 控制器的 PWM 输出对 LED 亮度进行控制。使用 DLP 控制程序“General” (通用) 选项卡，PWM 输入文本框 (RPWM DC、GPWM DC 和 BPWM DC) 可控制流经每个 LED 驱动器通道的电流。请注意，在某些 LED 配置中，PWM 控制可能超过某些 LED 的最大电流规格。表 3-2 针对常用电流水平提供从 PWM 等级到驱动电流的基准转换。

表 3-2. LED PWM 驱动电流转换基准

PWM 等级 ( 10 位 )	驱动器电流 (mA)
0	≈ 0 <sup>(1)</sup>
128	142
256	284
384	426
450	500
512	568
640	710
768	852
896	995
1024	1137

(1) = 一部分电流将继续流经 PWM 等级为 0 的 LED，且仍然可以看到光输出。为了完全清除 LED 电流，必须设置 DMD 控制器来禁用 PWM 输出。

## 备注

DLP3021LEQ1EVM 中随附的 RGB LED 的最大持续正向额定电流为 0.5A，最大正向脉冲额定电流为 1A。

## 4 光学元件和机械装置

DLP3021-Q1 光引擎 EVM 中包含光学元件和推荐的散热器（用于 DMD 和 LED）。这些散热器旨在使 DLP3021-Q1 DMD 和 LED 在其数据表规格范围内工作。

## 5 软件

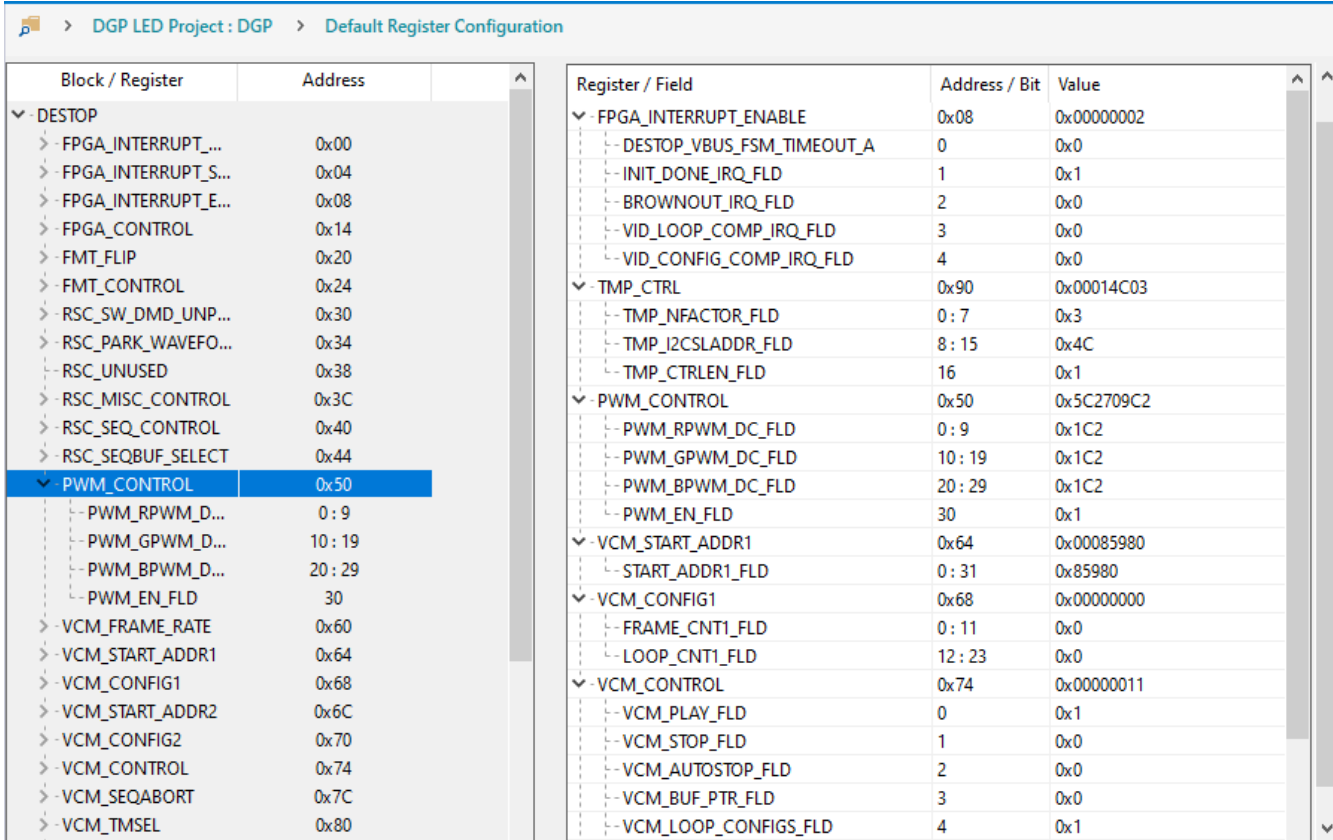
### 5.1 DLP Composer

适用于 DLP3021-Q1 的 DLP Composer 是一款软件工具，使用户能够为 EVM 的 DMD 控制器配置和生成固件闪存数据。对于 DLP3021LEQ1EVM，生成的固件文件仅针对基于 FPGA 的 DMD 控制器，并会加载至外部 SPI 闪存。DMD 控制器可执行命令以从 SPI 闪存中读取图像/视频内容，并将该内容处理为与 DLP3021-Q1 数据总线兼容的数据速率 (DDR) 接口格式。在运行 GUI 之前，必须将图像/视频内容闪存至外部 SPI 闪存中。无法实时将图像/视频内容上传或流式传输至 DMD 控制器。

《DLP3021-Q1 动态地面投影系统设计》(DLPA086) 报告中详细介绍了 DLP Composer DGP 流程。

#### 5.1.1 默认寄存器配置

此页面用于确定所选 DMD 控制器寄存器的默认启动条件。某些寄存器在典型运行条件下支持读取和写入权限，允许在闪存编程后更改设置，而某些寄存器在典型运行条件下只支持闪存编程后的读取权限。有关每个寄存器的详细信息，请参阅《DLP3021-Q1 FPGA 用户指南》(DLPU100)。



Block / Register	Address	Register / Field	Address / Bit	Value
DESTOP		FPGA_INTERRUPT_ENABLE	0x08	0x00000002
FPGA_INTERRUPT_...	0x00	DESTOP_VBUS_FSM_TIMEOUT_A	0	0x0
FPGA_INTERRUPT_S...	0x04	INIT_DONE_IRQ_FLD	1	0x1
FPGA_INTERRUPT_E...	0x08	BROWNOUT_IRQ_FLD	2	0x0
FPGA_CONTROL	0x14	VID_LOOP_COMP_IRQ_FLD	3	0x0
FMT_FLIP	0x20	VID_CONFIG_COMP_IRQ_FLD	4	0x0
FMT_CONTROL	0x24	TMP_CTRL	0x90	0x00014C03
RSC_SW_DMD_UNP...	0x30	TMP_NFACTOR_FLD	0 : 7	0x3
RSC_PARK_WAVEFO...	0x34	TMP_I2CSLADDR_FLD	8 : 15	0x4C
RSC_UNUSED	0x38	TMP_CTRLLEN_FLD	16	0x1
RSC_MISC_CONTROL	0x3C	PWM_CONTROL	0x50	0x5C2709C2
RSC_SEQ_CONTROL	0x40	PWM_RPWM_DC_FLD	0 : 9	0x1C2
RSC_SEQBUF_SELECT	0x44	PWM_GPWM_DC_FLD	10 : 19	0x1C2
PWM_CONTROL	0x50	PWM_BPWM_DC_FLD	20 : 29	0x1C2
PWM_RPWM_D...	0 : 9	PWM_EN_FLD	30	0x1
PWM_GPWM_D...	10 : 19	VCM_START_ADDR1	0x64	0x00085980
PWM_BPWM_D...	20 : 29	START_ADDR1_FLD	0 : 31	0x85980
PWM_EN_FLD	30	VCM_CONFIG1	0x68	0x00000000
VCM_FRAME_RATE	0x60	FRAME_CNT1_FLD	0 : 11	0x0
VCM_START_ADDR1	0x64	LOOP_CNT1_FLD	12 : 23	0x0
VCM_CONFIG1	0x68	VCM_CONTROL	0x74	0x00000011
VCM_START_ADDR2	0x6C	VCM_PLAY_FLD	0	0x1
VCM_CONFIG2	0x70	VCM_STOP_FLD	1	0x0
VCM_CONTROL	0x74	VCM_AUTOSTOP_FLD	2	0x0
VCM_SEQABORT	0x7C	VCM_BUF_PTR_FLD	3	0x0
VCM_TMSEL	0x80	VCM_LOOP_CONFIGS_FLD	4	0x1

图 5-1. DLP Composer - 默认寄存器配置

此页面上需要配置的关键设置包括：

- 是否应在上电后立即显示内容。
- 上电后立即显示的就绪状态默认内容。
- 每个 LED 驱动器的 PWM 和占空比以及 PWM 启用状态。

#### 5.1.2 照明

在此页中，DMD 控制器可将额外的启用延迟、禁用延迟和下降边缘引入 LED 照明过渡状态。虽然并不是所有场合都需要，但一些 LED 或应用可能需要更多延迟进行功率预算优化，实现更精准的 LED 开/关计时、校准、调光或采取与 LED 驱动器相关的其他应对措施。为了确定亮度优先顺序，应禁用延迟或尽可能缩短延迟。



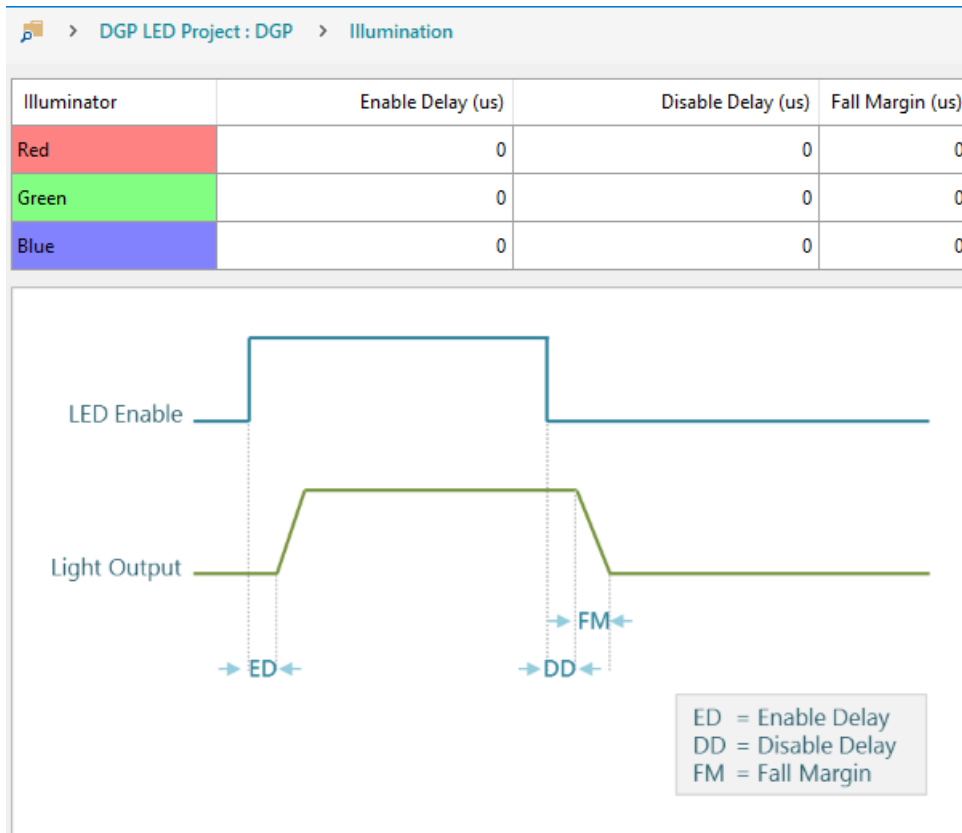


图 5-2. DLP Composer - 照明

### 5.1.3 序列集

序列集可确定每种 RGB 色彩的帧速率和占空比。推荐的帧速率为 25Hz。理想情况下，三种色彩（红绿蓝）的占空比应平均分配为 33%；然而，我们建议增大绿色占空比来提高亮度输出。

Build	Sequence Set Name	Frame Rate (Hz)	Red Duty Cycle	Green Duty Cycle	Blue Duty Cycle	Description
<input checked="" type="checkbox"/>	baseline	25	34	40.8	25.2	
<input checked="" type="checkbox"/>	high brightness	25	24.9	62.4	12.7	

图 5-3. DLP Composer - 序列集

TI 创建的工程包括两个序列：基准亮度和高亮度。TI 建议使用基准序列来实现最佳色彩，而仅使用高亮度序列来更大限度地增加流明输出。

可通过结合使用多路复用器与由 FPGA 的 PWM\_SEL\_0 和 PWM\_SEL\_1 引脚选择的通道来实现每种色彩的占空比。这样，结合整个 LED 驱动器、每种色彩的 PWM 和分流启用，就能够为每种色彩选择不同的电流限值，对于通过颜色校准和调暗图像来降低温度而言，这一点非常重要。

### 5.1.4 Degamma 曲线

此页面使用户能够从五条不同的伽马曲线中选择一条，从而以相同的方式应用于所有三个 RGB 通道：

- *enhanced.dgm* - 增强型：在低照度条件下分配更多位，使人眼更容易感知亮度梯度。推荐用于整个亮度强度范围。
- *enhphoto.dgm* - 增强照片：与增强型相同，在高亮度范围内，映射的线性度更高。
- *linear.dgm* - 线性：从输入到输出的像素强度始终不变。推荐用于高亮度内容。

- *maxbright.dgm* - 与增强型相同，但斜率更大，可更快达到高亮度内容饱和。由于中等范围内的分辨率降低，推荐用于二进制内容，其结合了极低亮度和极高亮度的内容。
- *photo.dgm* - 照片：为低照度和中等照度分配更多位。推荐用于高亮度不太重要的内容。

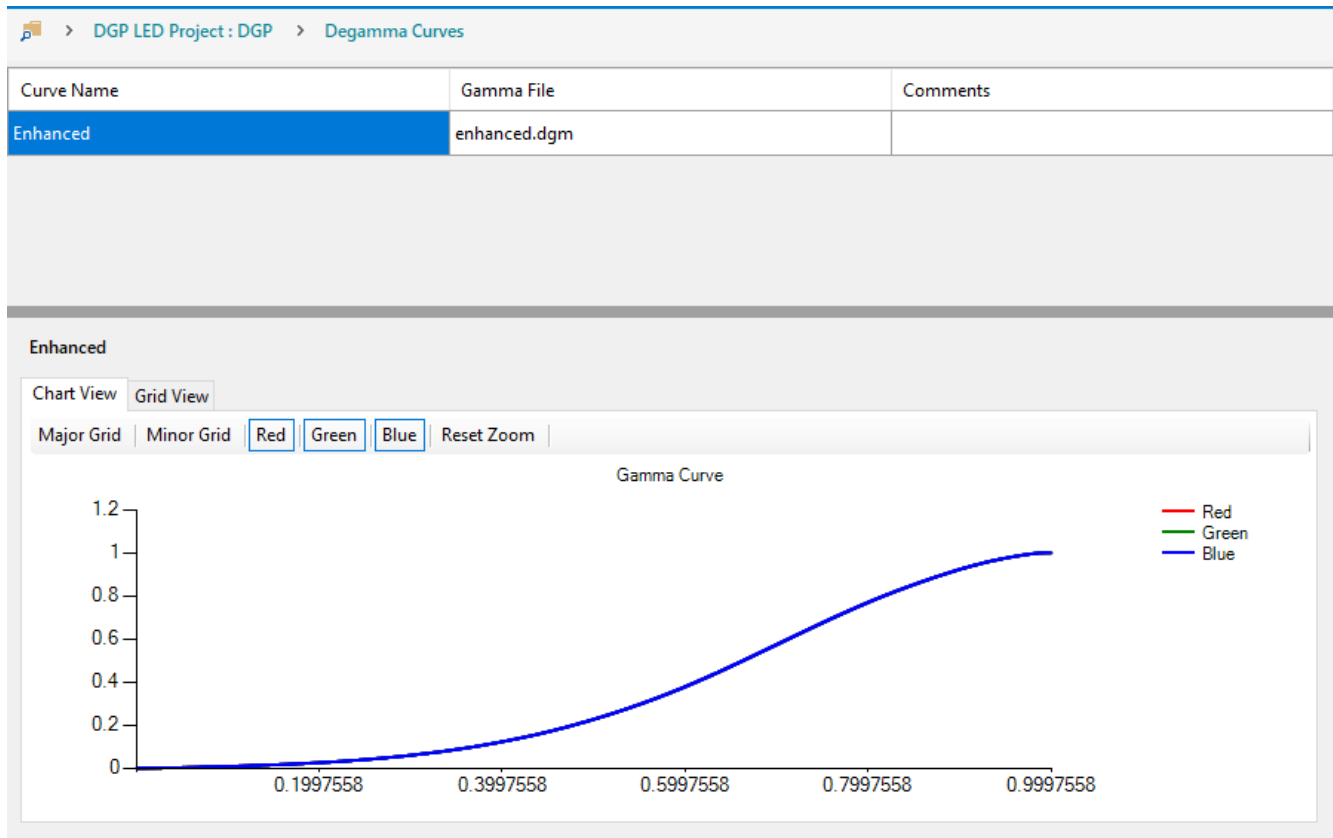


图 5-4. DLP Composer - Degamma 曲线

伽马校正是一种调整输入到输出像素强度水平映射的方法，通常用于考虑亮度的视觉感知。大多数显示屏和摄像头系统都需要执行此过程。人类的视觉系统不能线性感知光照强度，相比于明亮光强度水平，人类在低光强度水平下能更好地感知细微的亮度差异。因此，通常需要对源视频内容进行伽马编码，以优化位的分配，具体做法是为低照度分配更多位，这样人眼最容易感知亮度阶跃。然后，显示屏将应用相应的 de-gamma 曲线以将输入位解码为相应的显示亮度。

有关伽马曲线效应的更多详细信息，请参阅《面向光控制应用的 DLP5531-Q1 芯片组视频处理》(DLPA101)。

### 5.1.5 图像/视频

在此页面中，用户可以选择要编程到 SPI 闪存中的图像/视频内容。若要使内容成为可选项，必须在以下目录 DLP Composer 工程中提供图像/视频文件：“(dgp\_project\_root)\Inputs\Videos”。勾选 *Build* (构建) 复选框，可将对应内容包含在固件构建中或排除在外。

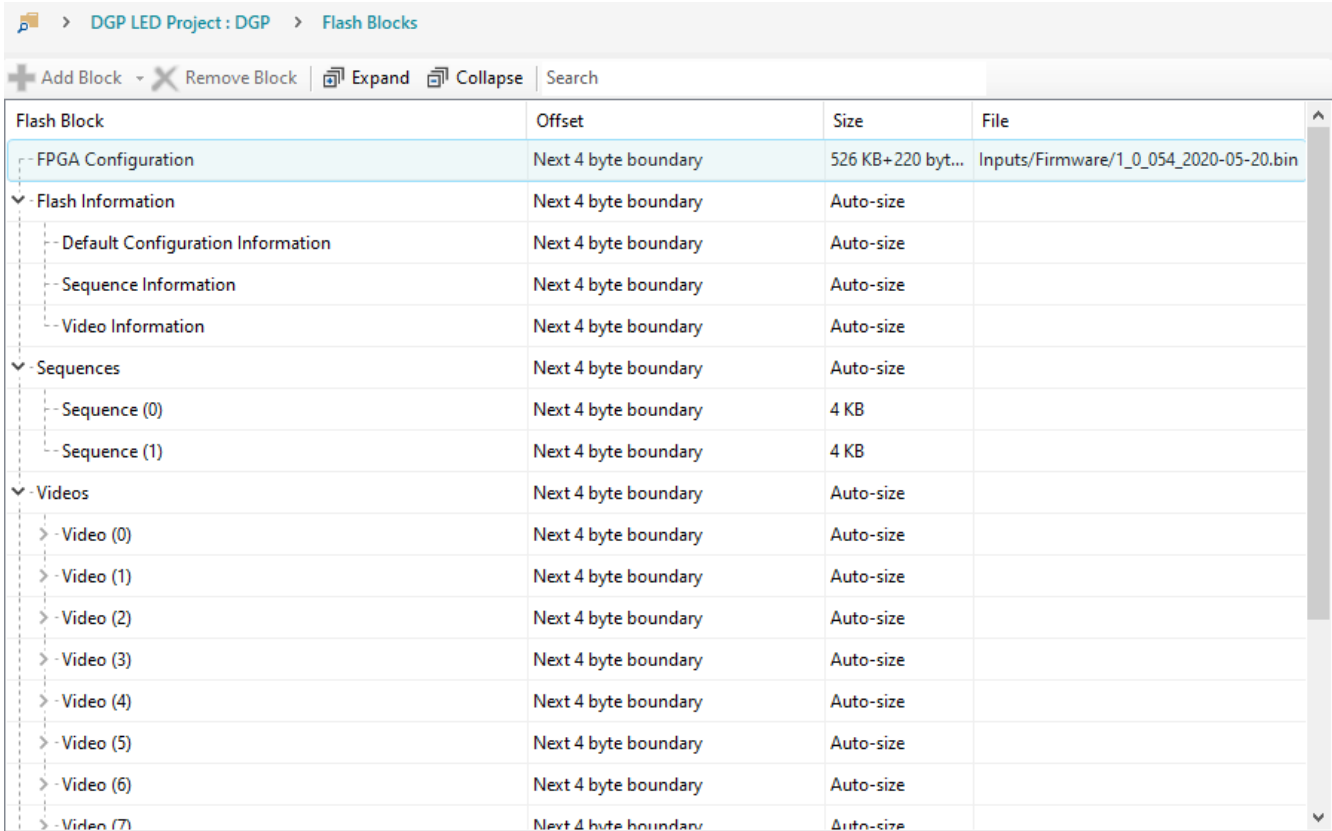
	Build	Image/Video Name	File	Frame Rate (Hz)	Frame Count	Image Format
0	<input checked="" type="checkbox"/>	color bars	cbars.bmp	0	1	RGB
1	<input checked="" type="checkbox"/>	color bars gradient	cbars_0-100.bmp	0	1	RGB
2	<input checked="" type="checkbox"/>	solid black	solid black.png	0	1	RGB
3	<input checked="" type="checkbox"/>	solid red	solid red.png	0	1	RGB
4	<input checked="" type="checkbox"/>	solid green	solid green.png	0	1	RGB
5	<input checked="" type="checkbox"/>	solid blue	solid blue.png	0	1	RGB
6	<input checked="" type="checkbox"/>	solid white	solid white.png	0	1	RGB
7	<input checked="" type="checkbox"/>	Gray ramp	grayramp.bmp	0	1	RGB
8	<input checked="" type="checkbox"/>	ANSI Checkerboard	ANSI_checkerboard.png	0	1	RGB
9	<input checked="" type="checkbox"/>	MTF Chart	MTF chart.png	0	1	RGB
10	<input checked="" type="checkbox"/>	Warbler	DSC_4331_3325_sm.jpg	0	1	RGB
11	<input type="checkbox"/>	DLP logo video	DLP Logo.mp4	30	139	RGB
12	<input checked="" type="checkbox"/>	Racecar Video	Racecar.mp4	25	221	RGB

图 5-5. DLP Composer - 图像/视频

此 EVM 使用户能够在 2Gb SPI 闪存设备中存储大约二十秒钟的全彩内容。然而，通过优化内容并设置正确的照明 ( RGB 或单色 ) 以与要显示的内容类型相匹配，可显著增加内容的持续时间。视频内容必须采用 .MP4 格式才能与 DLP Composer 兼容。

### 5.1.6 闪存块

DGP 系统的闪存分为五个主要块：DLP Composer 全权负责闪存二进制文件的创建。适用于 Xilinx XA7S15-1CPGA196Q Spartan®-7 FPGA 的 FPGA 配置已经过编译，而德州仪器 (TI) 提供的示例工程附带此配置。



The screenshot shows the 'Flash Blocks' window in DLP Composer. It contains a table with the following columns: Flash Block, Offset, Size, and File. The table lists various blocks such as FPGA Configuration, Flash Information (with sub-items like Default Configuration Information, Sequence Information, Video Information), Sequences (with sub-items like Sequence (0), Sequence (1)), and Videos (with sub-items like Video (0) through Video (7)).

Flash Block	Offset	Size	File
FPGA Configuration	Next 4 byte boundary	526 KB+220 byt...	Inputs/Firmware/1_0_054_2020-05-20.bin
Flash Information	Next 4 byte boundary	Auto-size	
- Default Configuration Information	Next 4 byte boundary	Auto-size	
- Sequence Information	Next 4 byte boundary	Auto-size	
- Video Information	Next 4 byte boundary	Auto-size	
Sequences	Next 4 byte boundary	Auto-size	
- Sequence (0)	Next 4 byte boundary	4 KB	
- Sequence (1)	Next 4 byte boundary	4 KB	
Videos	Next 4 byte boundary	Auto-size	
> - Video (0)	Next 4 byte boundary	Auto-size	
> - Video (1)	Next 4 byte boundary	Auto-size	
> - Video (2)	Next 4 byte boundary	Auto-size	
> - Video (3)	Next 4 byte boundary	Auto-size	
> - Video (4)	Next 4 byte boundary	Auto-size	
> - Video (5)	Next 4 byte boundary	Auto-size	
> - Video (6)	Next 4 byte boundary	Auto-size	
> - Video (7)	Next 4 byte boundary	Auto-size	

图 5-6. DLP Composer - 闪存块

表 5-1. 顶层闪存结构

数据	地址	长度
FPGA 配置	0x0	0x838DC
闪存信息	0x83900	变量
默认配置 (Defconfig)	变量	变量
序列 1	变量	0x1000
序列 2	变量	0x1000
序列...	变量	0x1000
序列 n	变量	0x1000
视频/图像 1	变量	变量
视频/图像 2	变量	变量
视频/图像...	变量	变量
视频/图像 n	变量	变量

### FPGA 配置

FPGA 配置块始终位于地址 0x0 处，固定大小为 0x838DC 字节。该大小从 Xilinx XA7S15 规格中得出，可实现最大配置长度。请参阅 ([https://www.xilinx.com/support/documentation/user\\_guides/ug470\\_7Series\\_Config.pdf](https://www.xilinx.com/support/documentation/user_guides/ug470_7Series_Config.pdf)) 了解更多详细信息。

### 闪存信息

闪存信息块提供关于闪存内容的元数据，用于帮助外部 MCU 或软件工具了解闪存内容。例如，它定义了视频在闪存内的位置，以便 MCU (例如 EVM 上的 MSP430G2553-Q1) 能够动态地加载这些视频。闪存信息块被分为如

表 5-2 中所示的四个主要部分。可提供序列数等信息，以便软件可以导航闪存块并确定目标数据的正确偏移。信息块中的序列数和视频条目是可变的，但每个条目的大小固定。

**表 5-2. 闪存信息块**

偏移 (十六进制)	0	1	2	3
00	主要	次要	补丁	
04	“D”	“E”	“F”	“C”
08	块地址			
0C	计数 (寄存器写入次数)			
10	“S”	“E”	“Q”	“L”
14	大小 (序列块)			
18	计数 (序列数)			
1C	序列 0 地址			
20	序列 0 红色占空比		序列 0 绿色占空比	
24	序列 0 蓝色占空比		序列 0 帧速率	
28	序列 1 地址			
2C	序列 1 红色占空比		序列 1 红色占空比	
30	序列 1 蓝色占空比		序列 1 蓝色占空比	
34	序列...地址			
38	序列...红色占空比		序列...红色占空比	
3C	序列...蓝色占空比		序列...蓝色占空比	
变量	“V”	“I”	“D”	“E”
变量	大小 (视频块)			
变量	计数 (视频数量)			
变量	视频 0 地址			
变量	视频 0 帧速率		视频 0 帧计数	
变量	视频 1 地址			
变量	视频 1 帧速率		视频 1 帧速率	
变量	视频...地址			
变量	视频...帧速率		视频...帧速率	

### 序列

序列是由 DLP Composer 根据所选占空比生成的。在闪存中，为每个序列条目保存 4kB 的空间。

### 视频

视频和静态图像内容是 DLP Composer 中动态地面投影工程的输入。Composer 接收并扩展内容，将其转换为一系列 DMD 原生的位平面格式，然后使用行程编码 (RLE) 进行压缩，以便将其存储在闪存中。当显示视频和静态图像时，FPGA 会解压缩每个位平面，并按顺序和序列指定的时序显示。

### 默认配置

默认配置块是针对每个 FPGA 寄存器的一组值。完成 FPGA 配置后，由 FPGA 加载此信息。这些值会取代《DLP3021-Q1 FPGA 用户指南》中所述的上电默认值。可使用 *Default Register Configuration* 页面上的 DLP Composer 来设置默认配置值。

### 5.1.7 闪存编程

根据需要对 DLP Composer 工程进行配置后，请使用 *Flash Programming* 页面将闪存二进制文件编程至 EVM 的 SPI 闪存并进行验证。

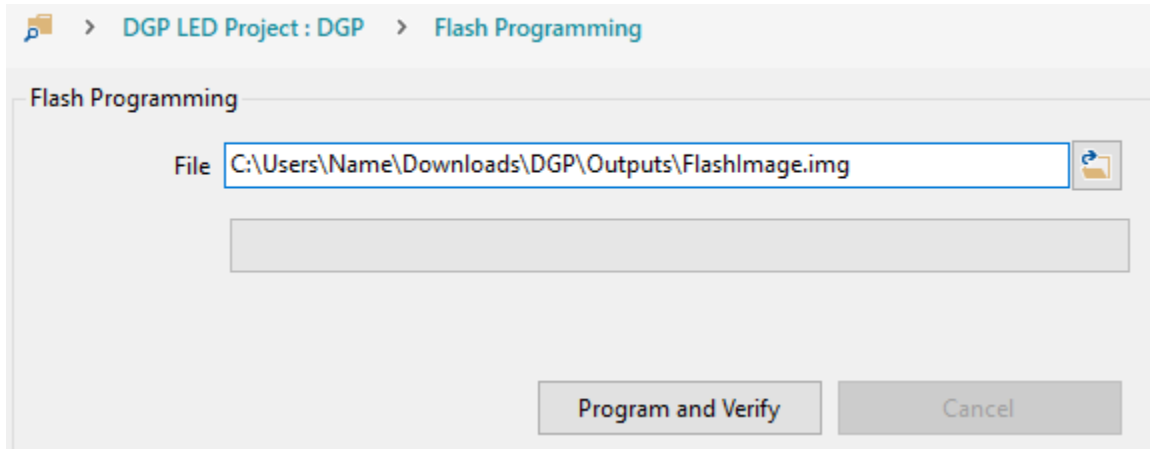


图 5-7. DLP Composer - 闪存编程

按如下步骤对 EVM 进行闪存编程：

1. 首先断开 EVM 的电源。
2. 将 SPI 适配器板设置为闪存编程工作模式。
3. 将 FTDI 线缆接口连接到 SPI 适配器板和 PC。
4. 打开 EVM 的电源。图 5-8 显示了闪存编程工作模式下 EVM 的 LED 状态。

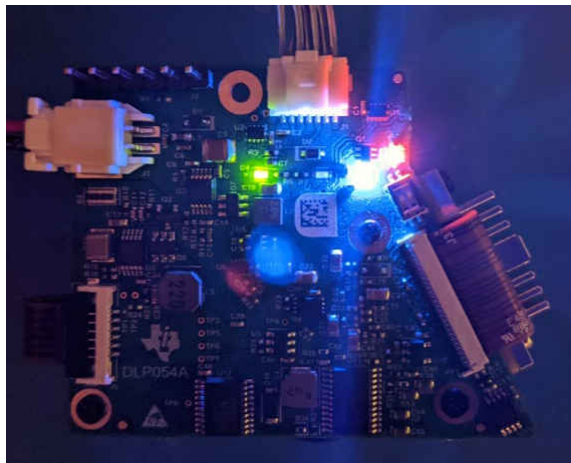


图 5-8. 闪存编程工作模式的 LED 状态

5. 在 DLP Composer 中导入并打开 DLP3021LEQ1EVM DGP 工程。
6. 导航至“Connections”（连接）选项卡。设置为 SPI 和 FTDI SPI Port（FTDI SPI 端口），然后点击 *Connect*（连接）按钮。这时，虚拟 LED 应亮起，表示连接成功，如图 5-9 所示。

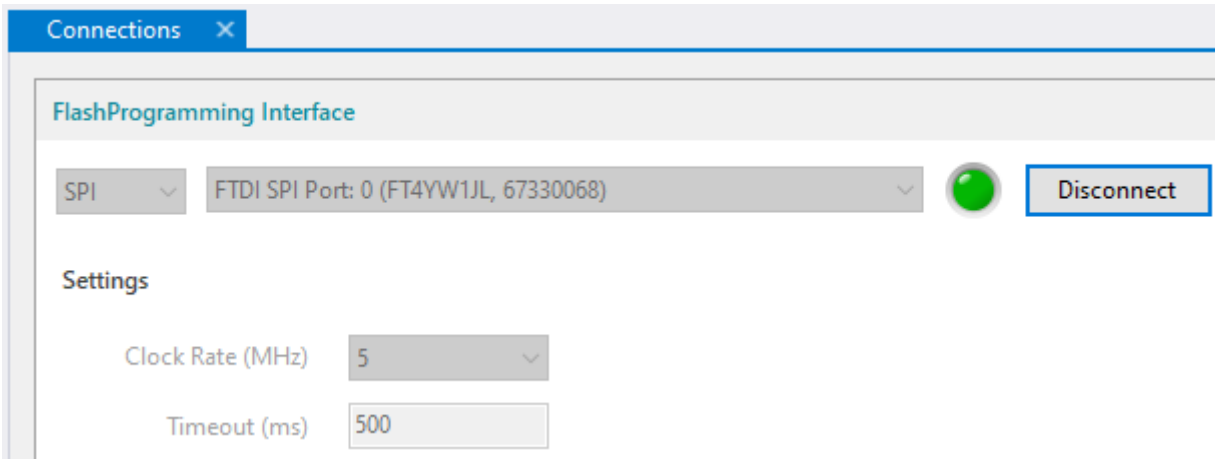


图 5-9. DLP Composer - 连接

7. 使用菜单栏中的 *Project* → *Build* (工程 → 构建) 来构建 DLP Composer 工程。确保成功完成构建，然后继续操作。请注意，构建时间会有差别，可能需要几分钟，具体取决于图像/视频内容块的大小。
8. 导航至 *Flash Programming* (闪存编程) 页面，浏览并选择以下目录中的闪存图像文件：  
“(dgp\_project\_root)\Outputs\FlashImage.img”。
9. 点击 *Program and Verify* (编程与验证) 按钮对 EVM 进行闪存编程。请注意，闪存编程时间会有差别，可能需要几分钟，具体取决于图像/视频内容块的大小。

## 5.2 DLP 控制程序

借助适用于 DLP3021-Q1 的 DLP 控制程序，用户可使用 FTDI 线缆通过 SPI 向 FPGA 发出命令，以读取/写入寄存器、启动视频播放、更改视频、通过 TMP411 读取 DMD 温度或调整 LED 的电流电平。

若要更改 DLP 控制程序窗口和 DLP3021LEQ1EVM 支持页面，请导航到菜单栏中的 *Product* → *Dynamic Ground Projection for Automotive* (产品 → 汽车应用的动态地面投影)。

### 5.2.1 连接

运行 GUI 的第一步需要用户建立与 FTDI 线缆的连接。启动时，GUI 将尝试自动连接到 FTDI 线缆。若要手动连接 FTDI 线缆，请导航到 *Connection* (连接) 页面。从下拉界面列表中选择 FTDI 线缆，点击 *Connect* (连接) 按钮。请注意，“*Connection*” (连接) 设置的时钟速率必须为 5MHz，超时为 500ms。使用 Cheetah™ 接口时，在 SPI 模式 0 和 MSB 第一位顺序下，时钟速率会增至 16MHz。

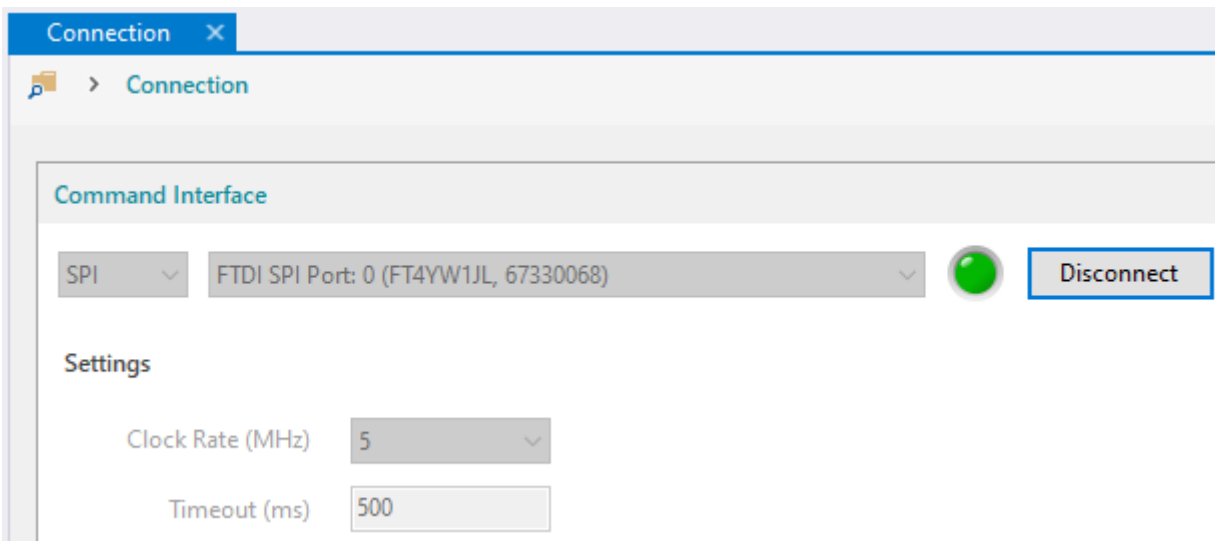


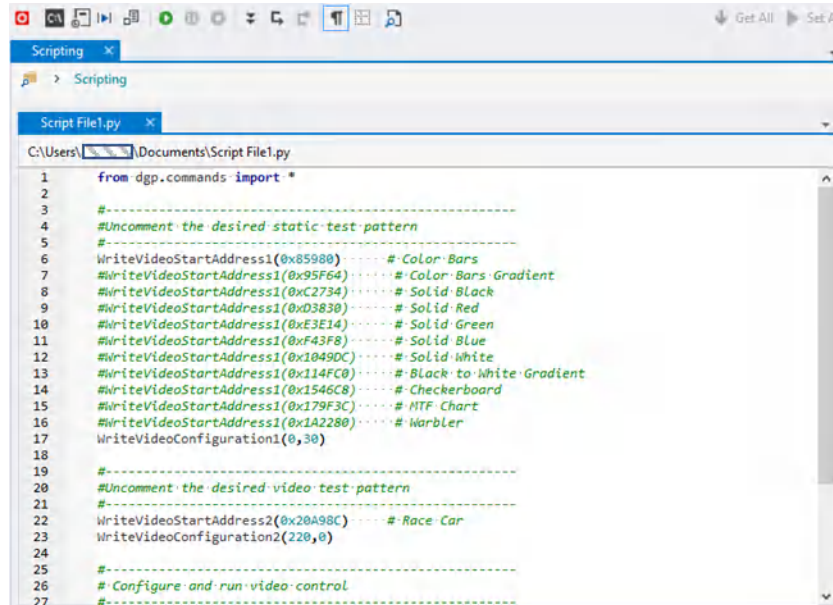
图 5-10. DLP 控制程序 - 连接

## 备注

如果以前使用 DLP Composer 对 EVM 进行闪存编程，则必须从 DLP Composer 上断开/松开 FTDI 线缆的连接。无法在 DLP Composer 和 DLP 控制程序之间同时共享 FTDI 线缆。

### 5.2.2 脚本

在脚本页面中，允许自动执行一组定制的 SPI 转 FPGA 命令，以扫描并运行各种测试。脚本端使用 Python 编程语言。例如，可出于演示目的使用 Python 脚本循环显示所有图像/视频内容。



```

1  from dgp.commands import *
2
3  #-----
4  #Uncomment the desired static test pattern
5  #-----
6  WriteVideoStartAddress1(0x85980) ..... # Color Bars
7  #WriteVideoStartAddress1(0x95F64) ..... # Color Bars Gradient
8  #WriteVideoStartAddress1(0xC2734) ..... # Solid Black
9  #WriteVideoStartAddress1(0xD3830) ..... # Solid Red
10 #WriteVideoStartAddress1(0xE3E14) ..... # Solid Green
11 #WriteVideoStartAddress1(0xF43F8) ..... # Solid Blue
12 #WriteVideoStartAddress1(0x1049DC) ..... # Solid White
13 #WriteVideoStartAddress1(0x114FC0) ..... # Black to White Gradient
14 #WriteVideoStartAddress1(0x1546C8) ..... # Checkerboard
15 #WriteVideoStartAddress1(0x179F3C) ..... # MTF Chart
16 #WriteVideoStartAddress1(0x1A2280) ..... # Warbler
17 WriteVideoConfiguration1(0,30)
18
19 #-----
20 #Uncomment the desired video test pattern
21 #-----
22 WriteVideoStartAddress2(0x20A98C) ..... # Race Car
23 WriteVideoConfiguration2(220,0)
24
25 #-----
26 # Configure and run video control
27 #-----

```

图 5-11. DLP 控制程序 - 脚本

若要运行 Python 脚本，请点击页面顶部绿色的 *Run Script* (运行脚本) 按钮。如果未将 Python 脚本编程为自动结束，则可以点击页面顶部红色的 *Stop Script* (停止脚本) 按钮随时停止脚本。

关于 Python 脚本工具可以调用的可用功能列表，请导航至菜单栏中的 *Help* → *Scripting Reference* (帮助 → 脚本参考) 以打开脚本参考手册。每种功能都包含描述和输入/输出参数的详细信息。



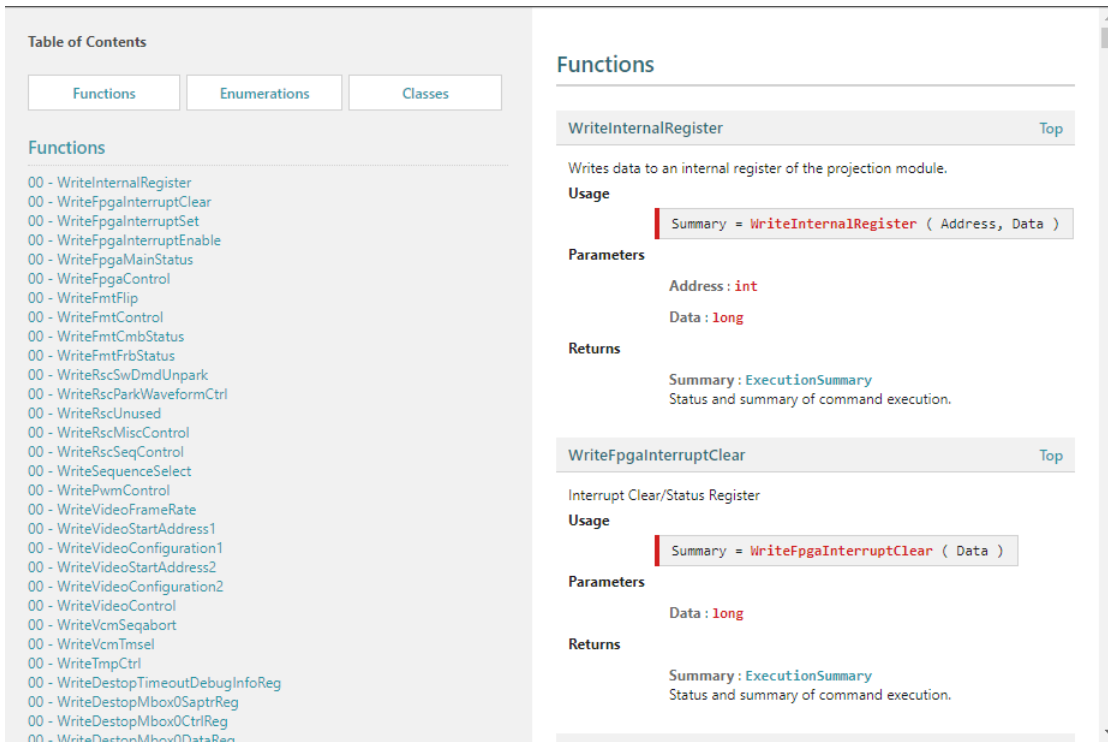


图 5-12. DLP 控制程序 - 脚本参考

### 5.2.3 寄存器

在寄存器页面中，用户能够针对块、寄存器或 FPGA 寄存器的位字段执行独立的读取/写入操作。

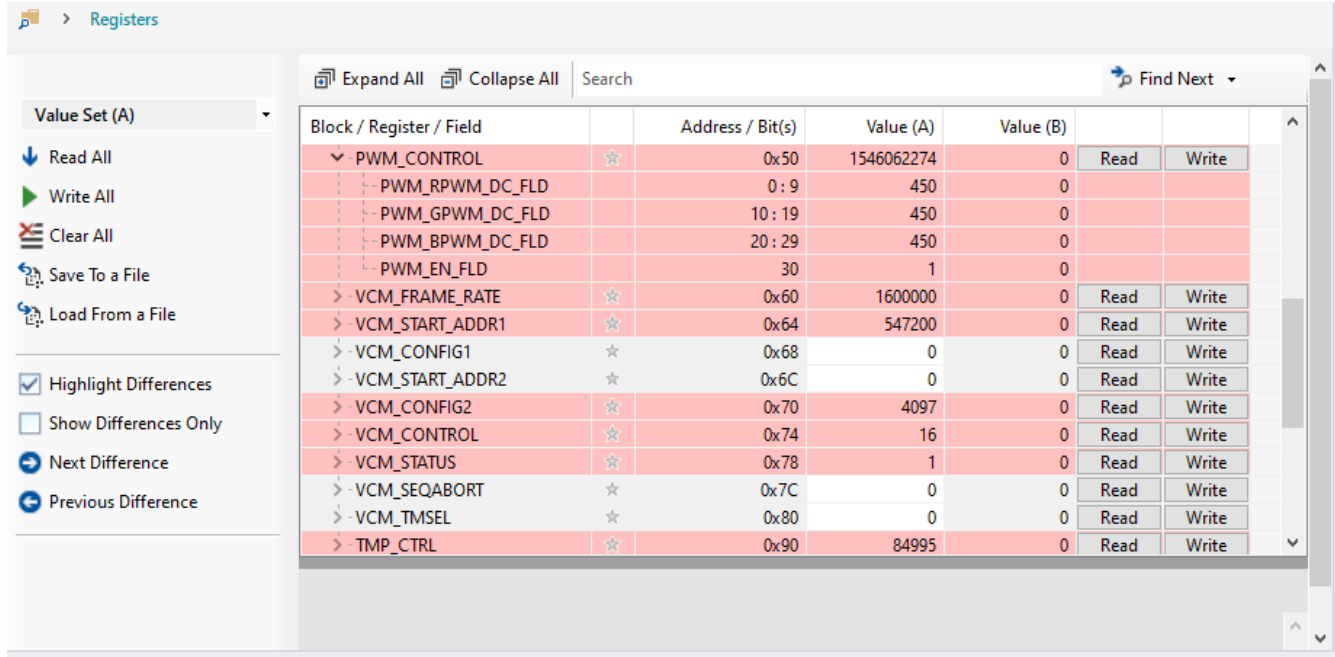


图 5-13. DLP 控制程序 - 寄存器

### 5.2.4 命令

用户能够在命令页面中以分组格式读取/写入设置。若要读取当前设置的值，请点击 **Get** ( 获取 ) 按钮。若要使用命令实现写入，请更新命令字段，然后点击 **Set** ( 设置 ) 按钮使值立即生效。

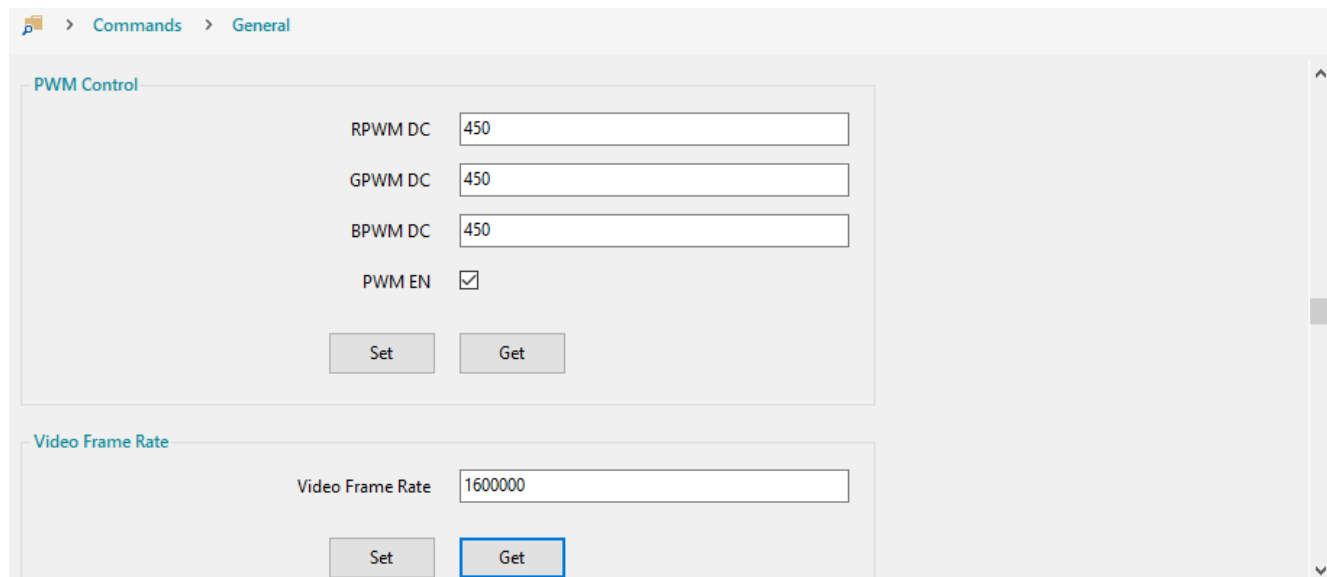


图 5-14. DLP Composer - 命令

### 5.3 MSP430 示例代码

给系统加电后，FPGA 配置将加载到 FPGA。根据默认配置，FPGA 开始将位平面加载到 DMD，然后针对每个加载的位平面，将 LED 使能进行排序。或者，可由微控制器（如 EVM 上的 MSP430G2553-Q1）通过 SPI 向 FPGA 发出命令，以启动视频播放、变化视频、通过 TMP411 读取 DMD 温度或调整 LED 的电流水平。*MSP430 示例代码 (DLPC138)* 是一个 Code Composer Studio 示例工程，供用户编辑和参考，以实现定制的本地主机控制工作模式。

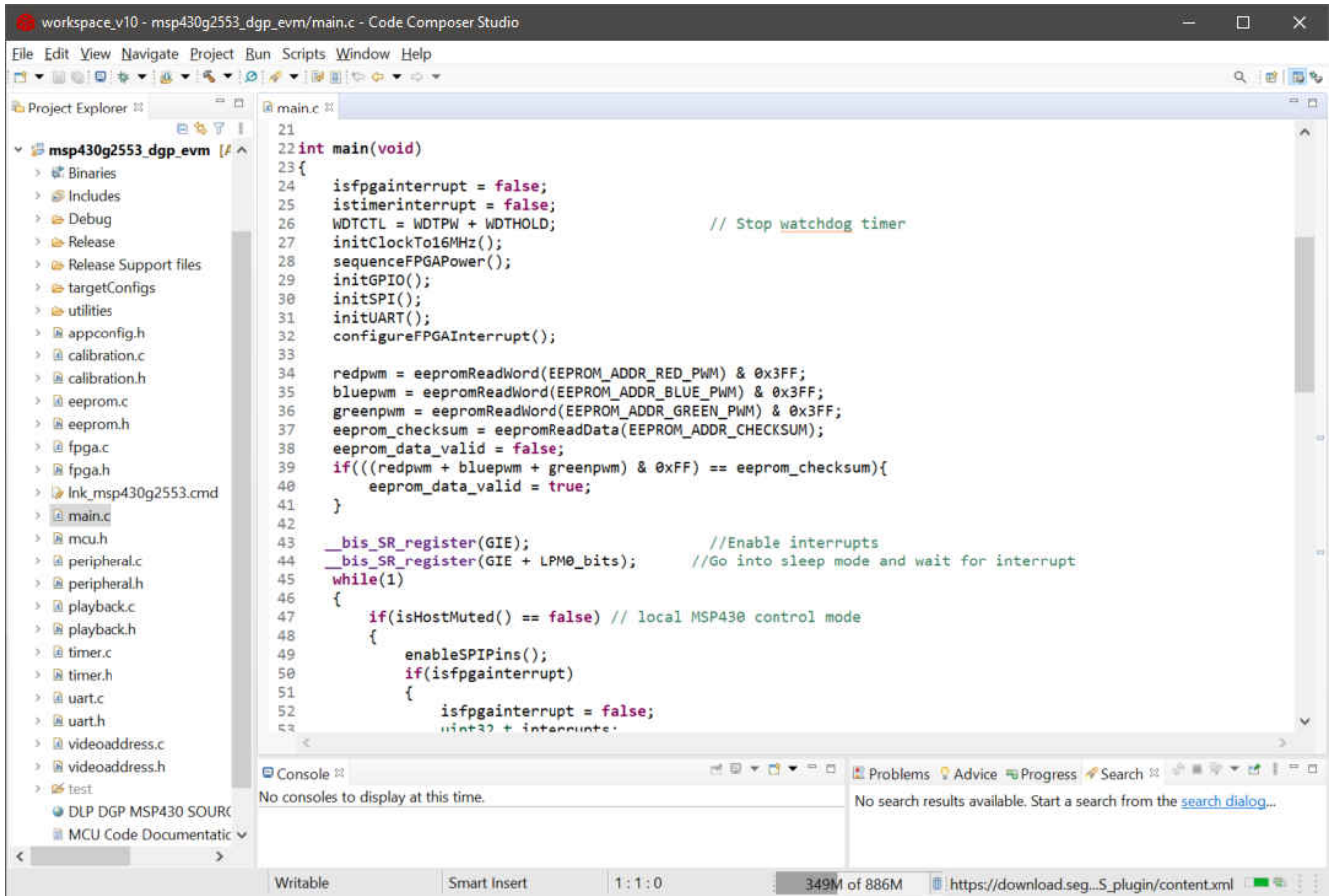


图 5-15. 适用于 DGP EVM 的 MSP430G2553-Q1 Code Composer 示例工程

## 6 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (March 2021) to Revision A (October 2021)	Page
• 将表 2-2 中的脚注 1 从“LED PWM = 450”更改为“LED PWM = 1023”	7
• 将表 2-2 中的脚注 2 从“LED PWM = 450”更改为“LED PWM = 1023”	7
• 将表 2-2 中的全开/全关对比度从“在图像中心测量”更改为“平均”	7
• 将表 2-2 中的视场从“14 × 7”更改为“18.3 × 10.4”	7
• 在 <i>Select Display Content</i> (选择显示内容) 中将脚本从“VideoControl.ToggleConfigs = TrueWrite”更正为“VideoControl.ToggleConfigs = True”	12
• 在 <i>Select Display Content</i> (选择显示内容) 中将脚本从“VideoControl(VideoControl)”更正为“WriteVideoControl(VideoControl)”	12

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司