



摘要

本用户指南包含 TPS568215EVM-762 评估模块 (PWR762) 以及 TPS568215 直流/直流转换器的信息，另外还包含 TPS568215EVM-762 的性能规格、电路板布局布线、原理图和物料清单。

内容

1 引言	2
2 测试设置和结果	4
3 电路板布局	15
4 原理图和物料清单	21
5 修订历史记录	23

插图清单

图 2-1. TPS568215EVM-762 效率	5
图 2-2. TPS568215EVM-762 低电流效率	5
图 2-3. TPS568215EVM-762 负载调整率, $V_{IN} = 5V$	6
图 2-4. TPS568215EVM-762 负载调整率, $V_{IN} = 12V$	6
图 2-5. TPS568215EVM-762 线性调整率	7
图 2-6. TPS568215EVM-762 瞬态响应	7
图 2-7. TPS568215EVM-762 环路响应	8
图 2-8. TPS568215EVM-762 输出纹波, 10mA 负载	8
图 2-9. TPS568215EVM-762 输出纹波, 700mA 负载	9
图 2-10. TPS568215EVM-762 输出纹波, 8A 负载	9
图 2-11. TPS568215EVM-762 输入纹波, 10mA 负载	10
图 2-12. TPS568215EVM-762 输入纹波, 700mA 负载	10
图 2-13. TPS568215EVM-762 输入纹波, 8A 负载	11
图 2-14. TPS568215EVM-762 相对于 V_{IN} 的启动	12
图 2-15. TPS568215EVM-762 相对于使能的启动	12
图 2-16. 相对于 V_{IN} 的关断	13
图 2-17. 相对于使能的关断	13
图 2-18. 热像图	14
图 3-1. TPS568215EVM-762 顶部组装	16
图 3-2. TPS568215EVM-762 顶面布局	17
图 3-3. TPS568215EVM-762 内部第 1 层布局	18
图 3-4. TPS568215EVM-762 内部第 2 层布局	19
图 3-5. TPS568215EVM-762 底面布局	20
图 4-1. TPS568215EVM-762 原理图	21

表格清单

表 1-1. 输入电压和输出电流汇总	3
表 1-2. TPS568215EVM-762 性能规格总结	3
表 2-1. EVM 连接器和测试点	4
表 4-1. TPS568215EVM-762 物料清单	22

商标

所有商标均为其各自所有者的财产。

1 引言

1.1 准备工作

为确保使用 TPS568215EVM-762 或在其附近工作的所有人的安全，请注意以下警告和注意事项。请遵循所有安全防护措施。

**警告**

TPS568215EVM-762 电路模块在运行期间可能会因散热而变烫。切勿接触电路板。请遵守适用于相关实验室的所有安全规程。

**注意**

请勿在无人照看的情况下使该 EVM 通电。

WARNING

电路模块的板底上有信号迹线、元件和元件引线。这可能会导致电压、高温表面或尖锐的边缘暴露在外面。操作过程中请勿触摸电路板的底部。

CAUTION

电路模块可能会因过热而损坏。为避免损坏，请在评估期间监测温度并根据需要使系统环境冷却。

CAUTION

某些电源会因施加外部电压而损坏。如果使用 1 个以上的电源，请检查您的设备要求并根据需要使用阻断二极管或其他隔离技术，以防止设备损坏。

CAUTION

EVM 上的通信接口未进行隔离。请确保计算机和 EVM 之间不存在接地电位。此外，请注意计算机以 EVM 的电池电位为基准。

1.2 背景

TPS568215 直流/直流转换器是一款同步降压转换器，可提供高达 8A 的输出电流。输入 (V_{IN}) 额定为 4.5V 至 17V。TPS568215 使用专有 DCAP3 控制模式，同时使用一个 MODE 引脚来选择输出电流限制、开关频率和 **强制连续导通模式 (FCCM)/断续导通模式 (DCM)** 运行。表 1-1 列出了评估模块的额定输入电压和输出电流范围。此评估模块旨在演示使用 TPS568215 稳压器进行设计时，可减小印刷电路板面积。MODE 引脚配置用于 1.2MHz 开关频率、8A 和 DCM 运行。TPS568215 封装内部采用了高侧和低侧 MOSFET 以及栅极驱动电路。MOSFET 的低漏源导通电阻有助于 TPS568215 实现高效率，并在输出电流较高的情况下帮助保持低结温。外部分压器能实现可调节的输出电压。此外，TPS568215 还提供可调慢速启动、欠压锁定输入以及电源正常输出。

表 1-1. 输入电压和输出电流汇总

EVM	输入电压范围	输出电流范围
TPS568215EVM-762	$V_{IN} = 4.5\text{ V 至 }17\text{ V}$	0A 至 8A

1.3 性能规格汇总

表 1-2 中提供了 TPS568215EVM-762 性能规格的汇总。除非另有说明，给出的规格适用于 $V_{IN} = 12\text{V}$ 输入电压和 1.2V 输出电压。TPS568215EVM-762 的设计和测试条件是， $V_{IN} = 4.5\text{V}$ 至 17V。除非另有说明，所有测量的环境温度均为 25°C。

表 1-2. TPS568215EVM-762 性能规格总结

规格	测试条件：	最小值	典型值	最大值	单位
V_{IN} 电压范围		4.5	12	17	V
V_{IN} 启动电压		内部 UVLO			V
V_{IN} 停止电压		内部 UVLO			V
输出电压设定点		1.2			V
输出电流范围	$V_{IN} = 4.5\text{ V 至 }14\text{ V}$	0		8	A
线性调整率	$I_O = 4\text{A}$ 、 $V_{IN} = 4.5\text{ V 至 }17\text{V}$	- 0.02% , + 0.08%			
负载调整率	$V_{IN} = 12\text{V}$, $I_O = 0\text{A 至 }8\text{A}$	- 0.02% , + 0.15%			
负载瞬态响应	$I_O = 2\text{A 至 }6\text{A}$	电压变化	- 25		mV
		恢复时间	50		μs
	$I_O = 6\text{A 至 }2\text{A}$	电压变化	25		mV
		恢复时间	50		μs
环路带宽	$V_{IN} = 12\text{V}$, $I_O = 4\text{ A}$	170			kHz
相位裕度	$V_{IN} = 12\text{V}$, $I_O = 4\text{ A}$	70			度
输入纹波电压	$I_O = 8\text{ A}$	80			mVPP
输出纹波电压	$I_O = 8\text{ A}$	10			mVPP
输出上升时间		6			ms
运行频率		1.2			MHz
最大效率	TPS568215EVM-762 , $V_{IN} = 5\text{V}$, $I_O = 2.4\text{A}$	90.47%			

1.4 更改

这些评估模块旨在帮助了解 TPS568215 的特性。此模块可能会做出一些修改。

1.4.1 输出电压设定点

输出电压由 R7 (R_{TOP}) 和 R9 (R_{BOT}) 构成的电阻分压器网络进行设置。R9 固定为 10.0k Ω 。若要改变 EVM 的输出电压，需要改变电阻器 R7 的阻值。更改 R9 的值可以更改高于 0.6V 参考电压 (V_{REF}) 的输出电压。特定输出电压的 R7 值可以使用 [方程式 1](#) 计算。

$$R_{(TOP)} = \frac{R_{(BOT)} \times (V_{OUT} - V_{REF})}{V_{REF}} \quad (1)$$

1.4.2 可调节 UVLO

欠压锁定 (UVLO) 可以使用 R1 ($R_{EN(TOP)}$) 和 R2 ($R_{EN(BOT)}$) 从外部进行调节。EVM 上未焊接 R1 和 R2，使用了内部 UVLO 默认设置。有关设置外部 UVLO 的详细说明，请参阅 TPS568215 数据表 (SLVSDI8)。

2 测试设置和结果

本节介绍了如何正确连接、设置和使用 TPS568215EVM-762 评估模块。另外还包括评估模块的典型测试结果以及效率、输出电压调整率、负载瞬态、环路响应、输出纹波、输入纹波和启动。

2.1 输入/输出连接

如表 2-1 中所示，TPS568215EVM-762 附带输入/输出连接器和测试点。必须通过一对 20 AWG 导线或更好的导线将能够提供 4 A 以上电流的电源连接到 J1。必须通过一对 20 AWG 导线或更高的导线将负载连接到 J2。最大负载电流能力为 8 A。必须尽可能减少导线长度以降低线损。测试点 TP1 可监测 V_{IN} 输入电压，而 TP2 提供了便捷的接地基准。在以 TP10 作为接地基准的情况下，TP9 用于监测输出电压。

表 2-1. EVM 连接器和测试点

参考标识符	功能
J1	VIN 输入电压连接器。(请参阅表 1-1 以了解 V_{IN} 范围)
J2	8A 下 1.2V (最大值)
J3	用于实现使能的 2 引脚接头。将 EN 接地可禁用，断开可启用 V_{OUT} 。
TP1	VIN 测试点
TP2	VIN 连接器上的 GND 测试点
TP3	慢速启动 (SS) 测试点
TP4	PGOOD 测试点
TP5	VREG5 测试点
TP6	AGND 测试点
TP7	SW 节点测试点
TP8	分压器网络和输出之间的测试点。用于环路响应测量
TP9	VOUT 测试点
TP10	GND 测试点

2.2 效率

此 EVM 的效率在负载电流约为 2.4 A 时达到峰值，然后随着负载电流向满负载增加而降低。图 2-1 显示了 TPS568215EVM-762 在 25°C 环境温度条件下的效率。

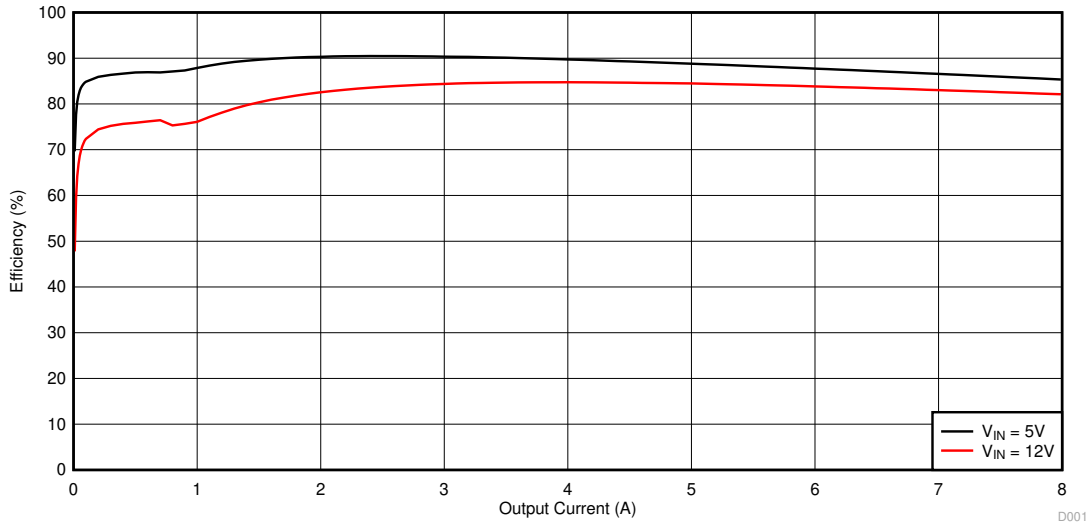


图 2-1. TPS568215EVM-762 效率

图 2-2 显示了 TPS568215EVM-762 的效率；这里使用了半对数标度，以便更轻松地显示较低输出电流条件下的效率。环境温度为 25°C。

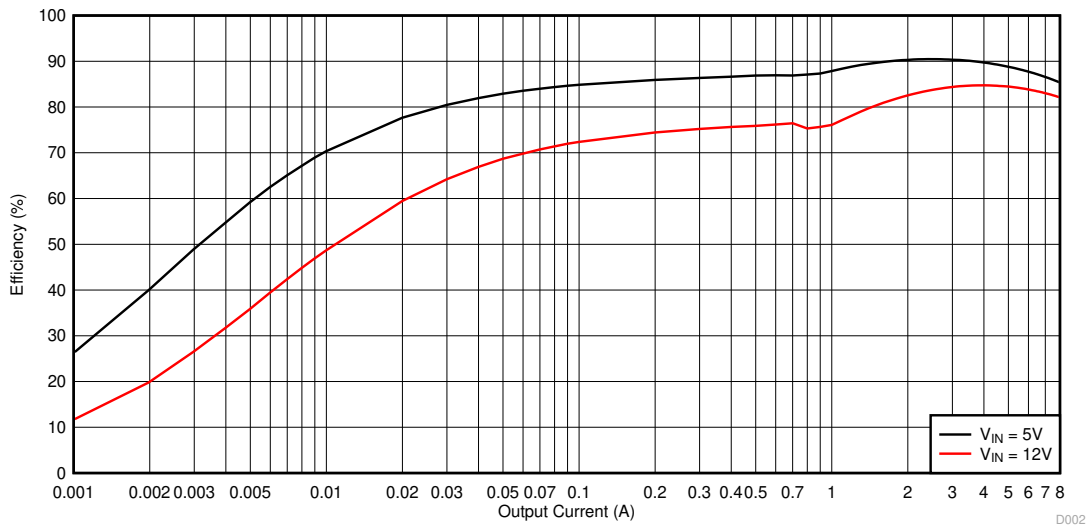


图 2-2. TPS568215EVM-762 低电流效率

由于内部 MOSFET 漏源电阻的温度变化，在较高的环境温度下，效率可能会较低。

2.3 输出电压负载调整率

图 2-3 和图 2-4 显示了 TPS568215EVM-762 的负载调整率。

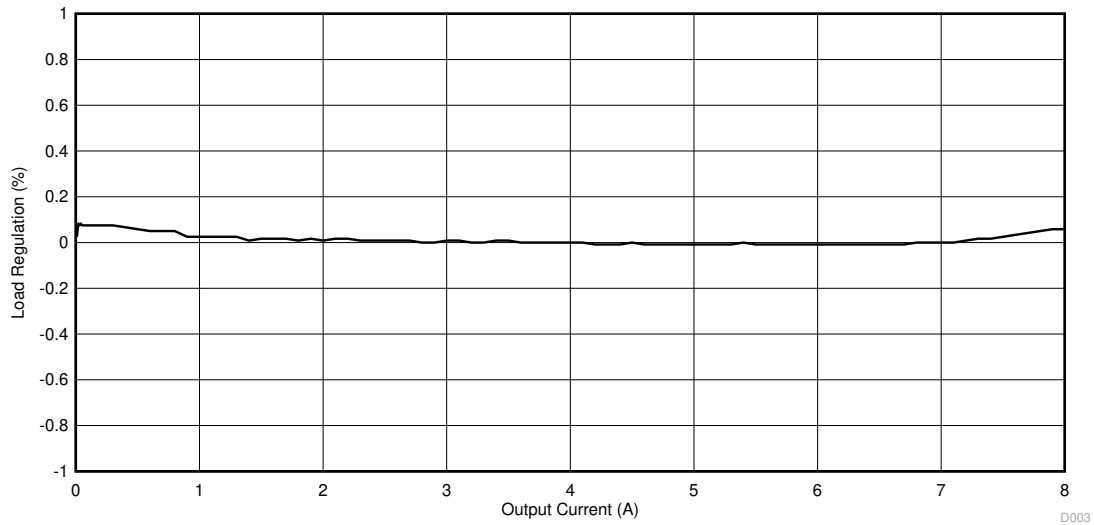


图 2-3. TPS568215EVM-762 负载调整率, $V_{IN} = 5V$

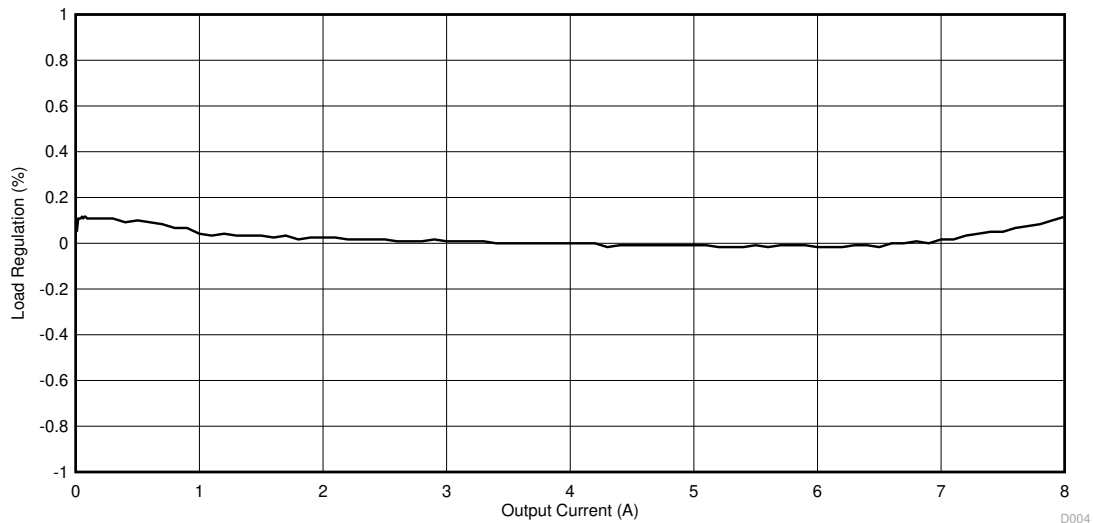


图 2-4. TPS568215EVM-762 负载调整率, $V_{IN} = 12V$

测量值为在 25°C 环境温度下的值。

2.4 输出电压线性调整率

图 2-5 显示了 TPS568215EVM-762 的线性调整率。

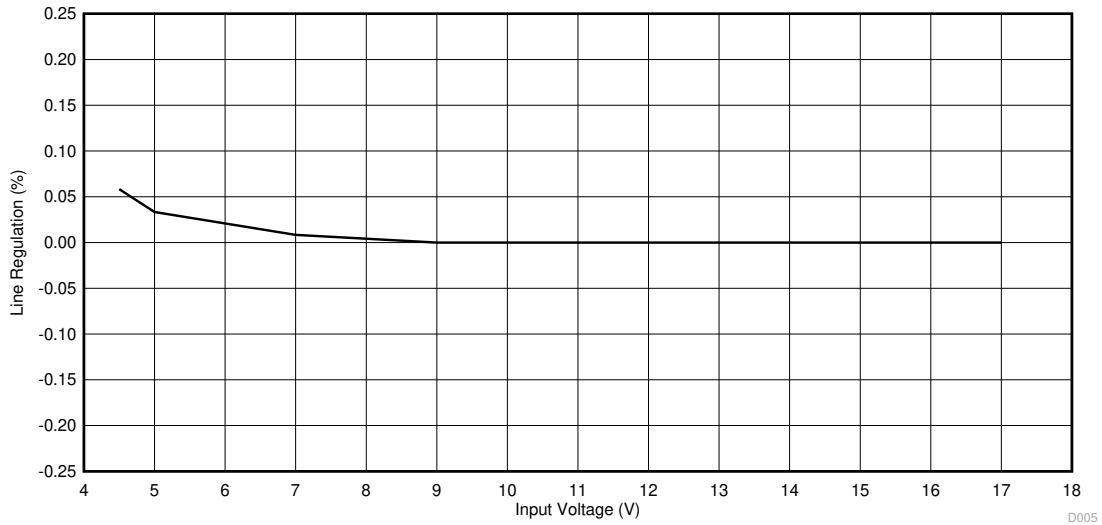


图 2-5. TPS568215EVM-762 线性调整率

2.5 负载瞬态

图 2-6 显示了 TPS568215EVM-762 对负载瞬态的响应。电流阶跃为 2 A 至 6 A。电流阶跃压摆率为 500 mA/μs。总峰峰值电压变化如图所示，包括输出上的纹波和噪声。瞬态波形使用板载快速瞬态电路进行测量。

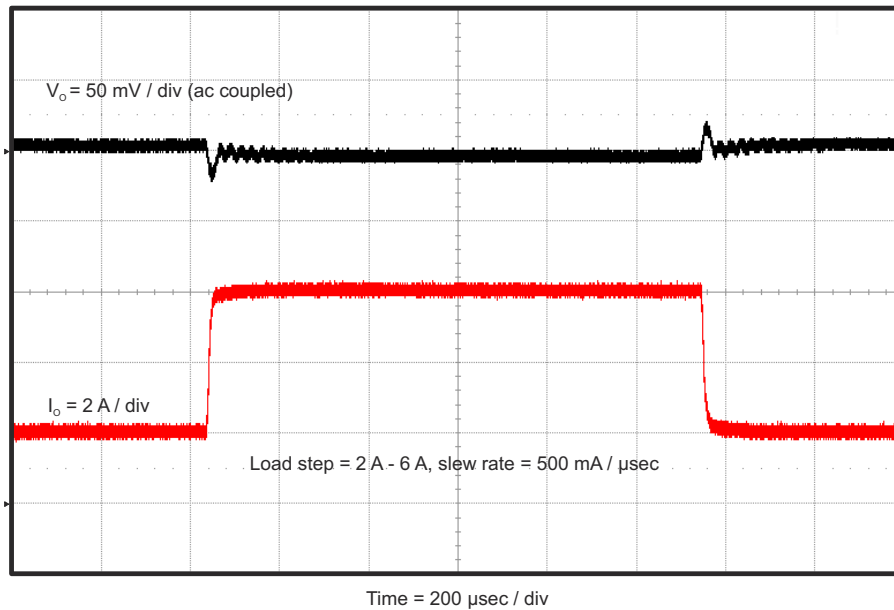


图 2-6. TPS568215EVM-762 瞬态响应

2.6 环路特性

图 2-7 显示了 TPS568215EVM-762 环路响应特征。所示为 V_{IN} 电压为 12V 时的增益和相位曲线图。测量的负载电流为 4 A。

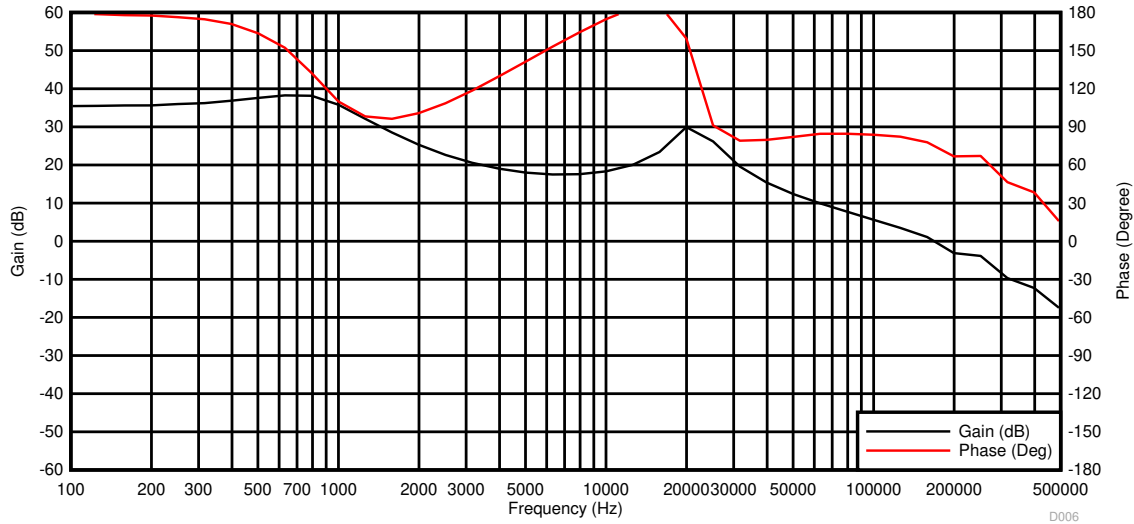


图 2-7. TPS568215EVM-762 环路响应

2.7 输出电压纹波

图 2-8、图 2-9 和图 2-10 显示了 TPS568215EVM-762 输出电压纹波。负载电流为 10mA、700mA 和 8A。 $V_{IN} = 12V$ 。纹波电压直接在 TP9 和 TP10 上测量。

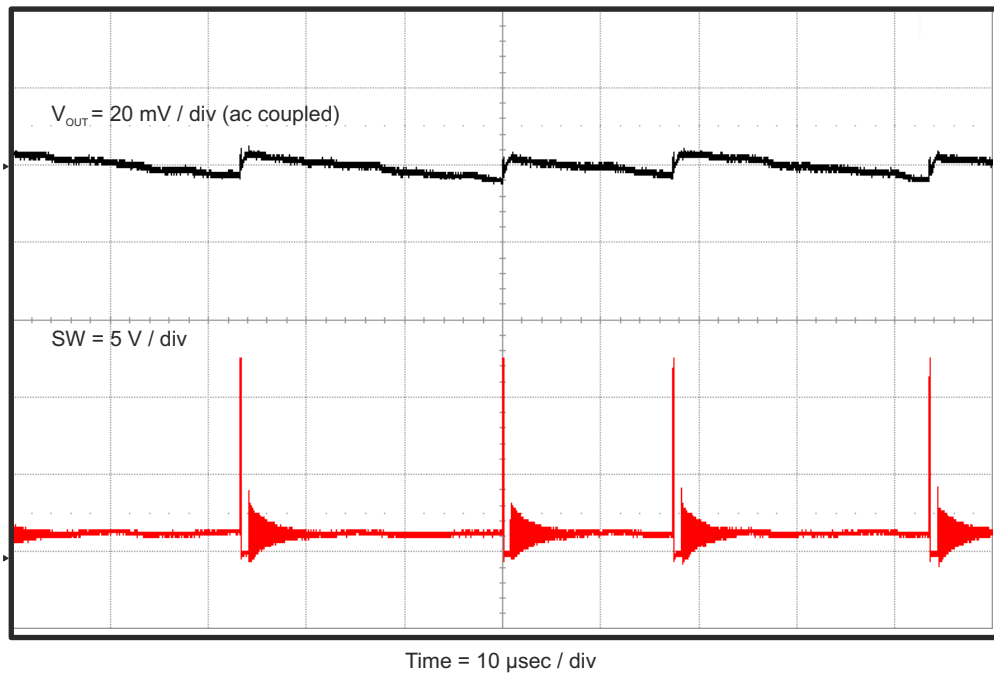


图 2-8. TPS568215EVM-762 输出纹波，10mA 负载

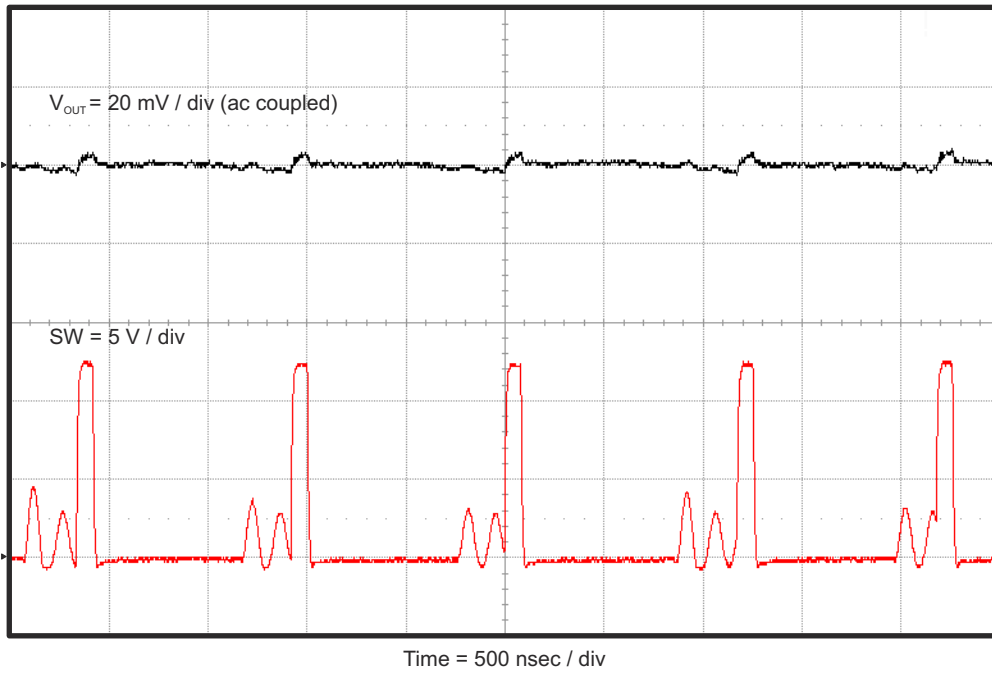


图 2-9. TPS568215EVM-762 输出纹波，700mA 负载

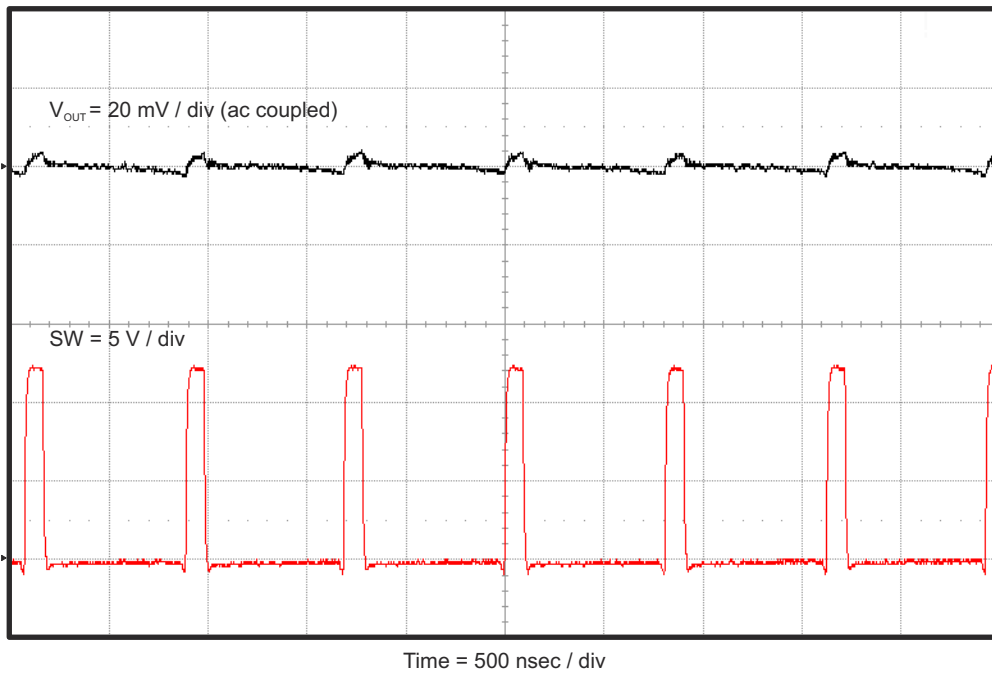


图 2-10. TPS568215EVM-762 输出纹波，8A 负载

2.8 输入电压纹波

图 2-11、图 2-12 和 图 2-13 显示了 TPS568215EVM-762 输入电压纹波。负载电流为 10mA、700mA 和 8A。 $V_{IN} = 12V$ 。纹波电压直接在 TP1 和 TP2 上测量。

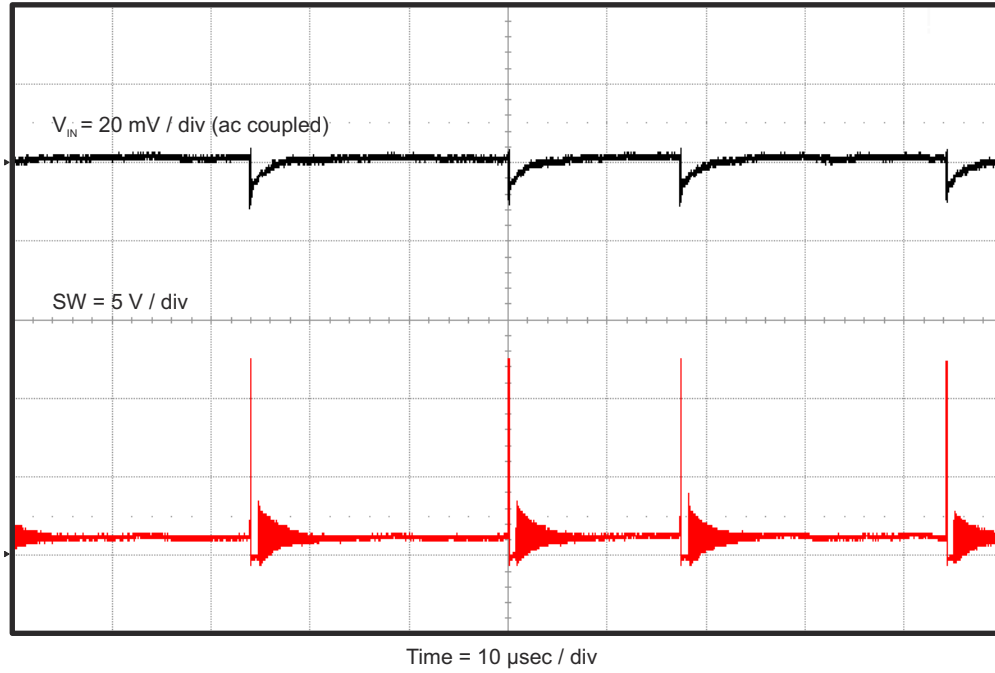


图 2-11. TPS568215EVM-762 输入纹波，10mA 负载

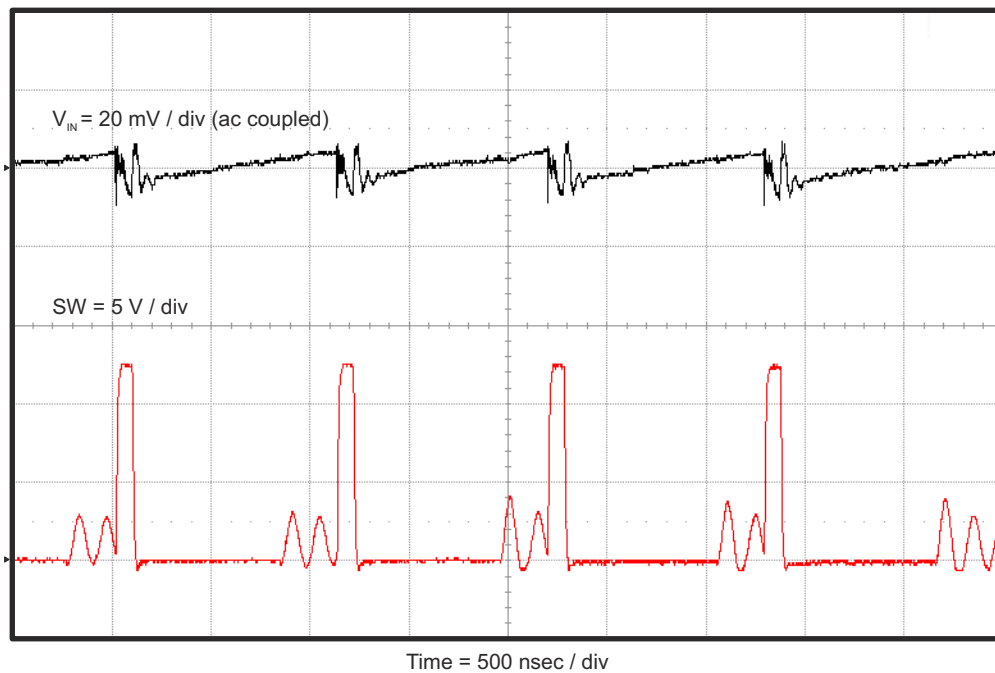


图 2-12. TPS568215EVM-762 输入纹波，700mA 负载

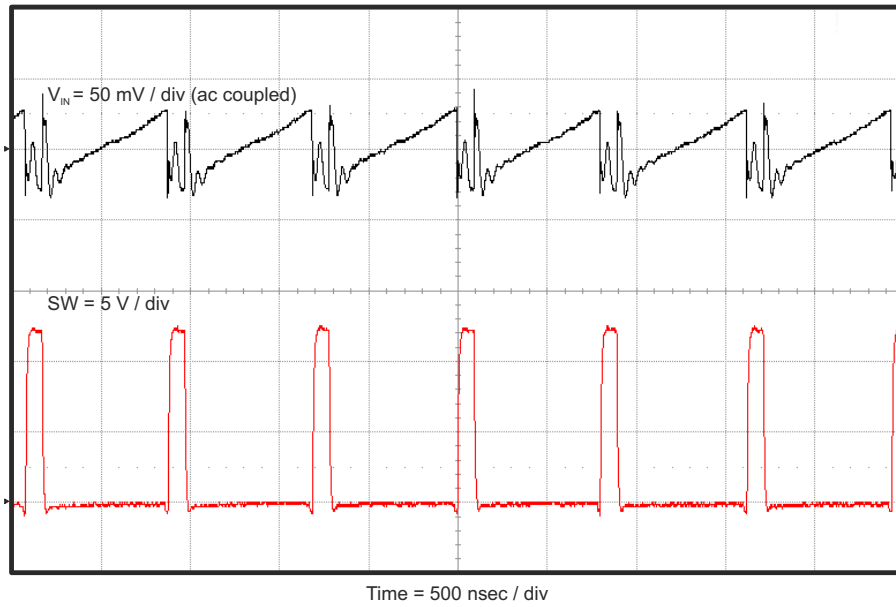


图 2-13. TPS568215EVM-762 输入纹波，8A 负载

2.9 上电

图 2-14 和图 2-15 显示了 TPS568215EVM-762 的启动波形。在图 2-14 中，一旦输入电压达到 UVLO 阈值，输出电压就会上升。在图 2-15 中，最初施加输入电压，并通过在 J3 上使用跳线将 EN 连接至 GND 来禁止输出。当跳线被移除时，EN 被释放。当 EN 电压达到使能阈值电压时，启动序列开始、输出电压斜升至 1.2V 的外部设置值。这些图中的输入电压为 12V、负载为 1Ω。

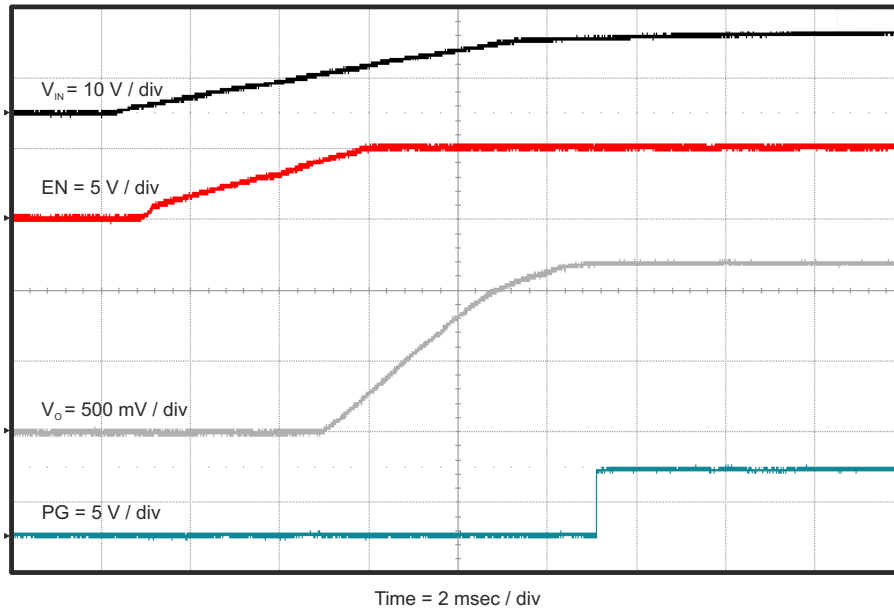


图 2-14. TPS568215EVM-762 相对于 V_{IN} 的启动

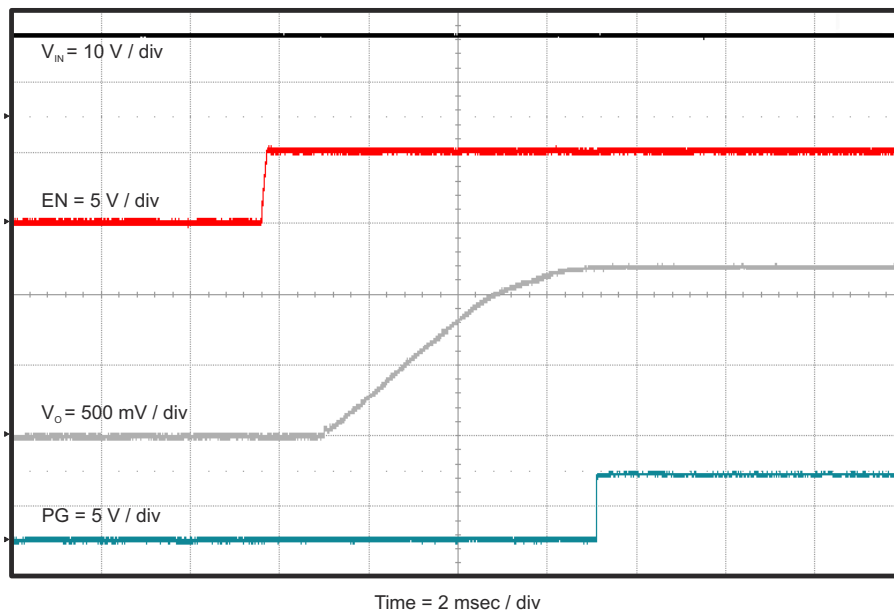


图 2-15. TPS568215EVM-762 相对于使能的启动

2.10 关断

图 2-16 和图 2-17 显示了 TPS568215EVM-762 的关断波形。在这些图中，输入电压为 12V，负载为 1Ω。

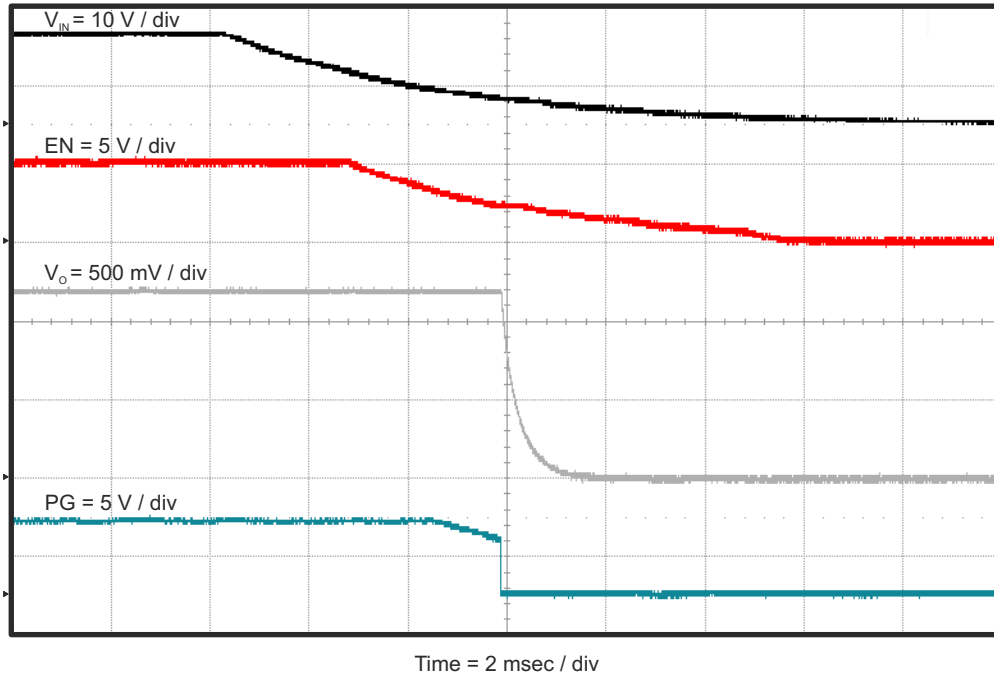


图 2-16. 相对于 V_{IN} 的关断

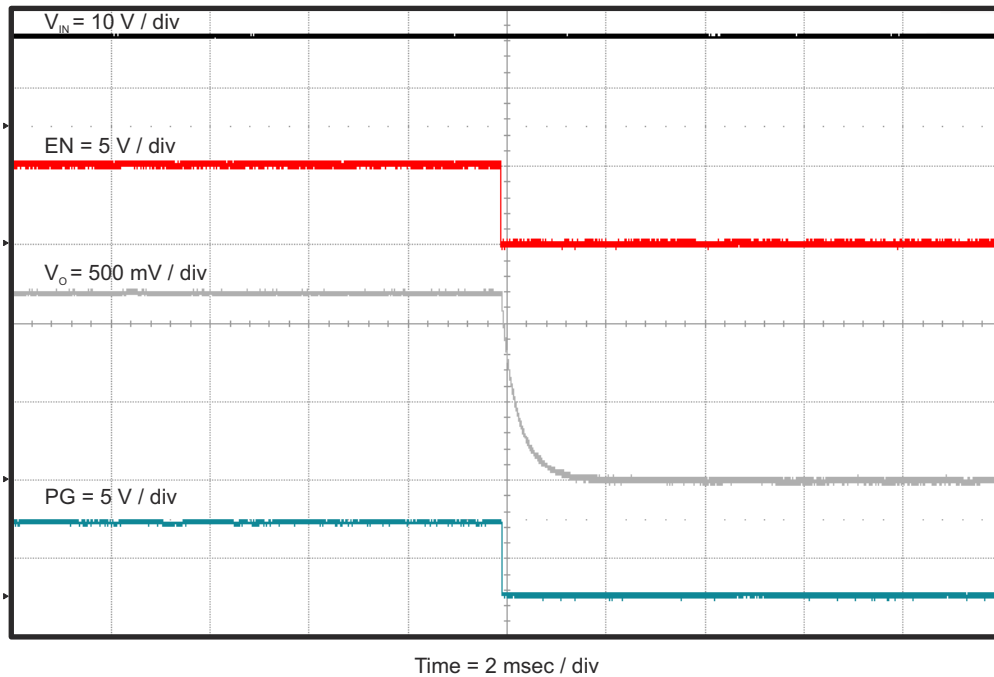


图 2-17. 相对于使能的关断

2.11 热像图

图 2-18 中的热感图像显示了具有 12V 输入和 8A 满负载的 EVM。

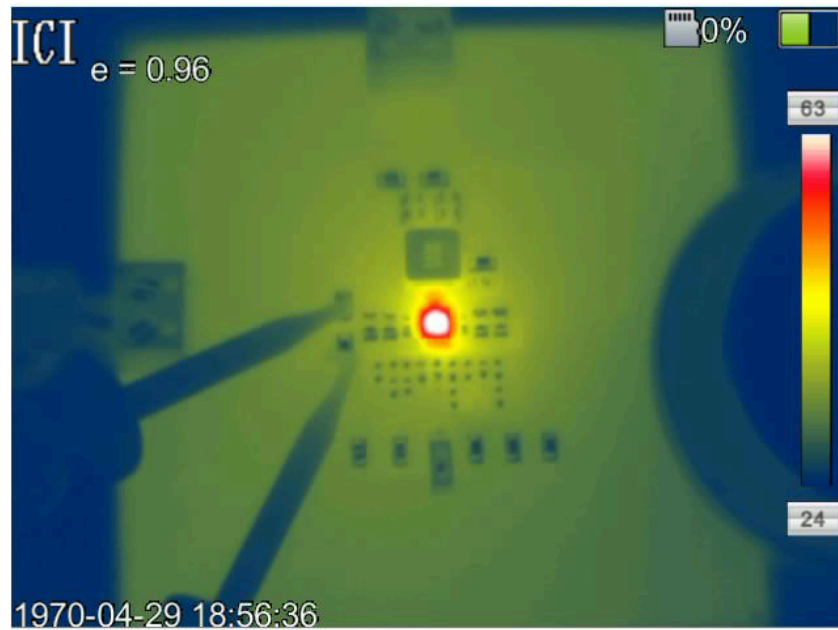


图 2-18. 热像图

3 电路板布局

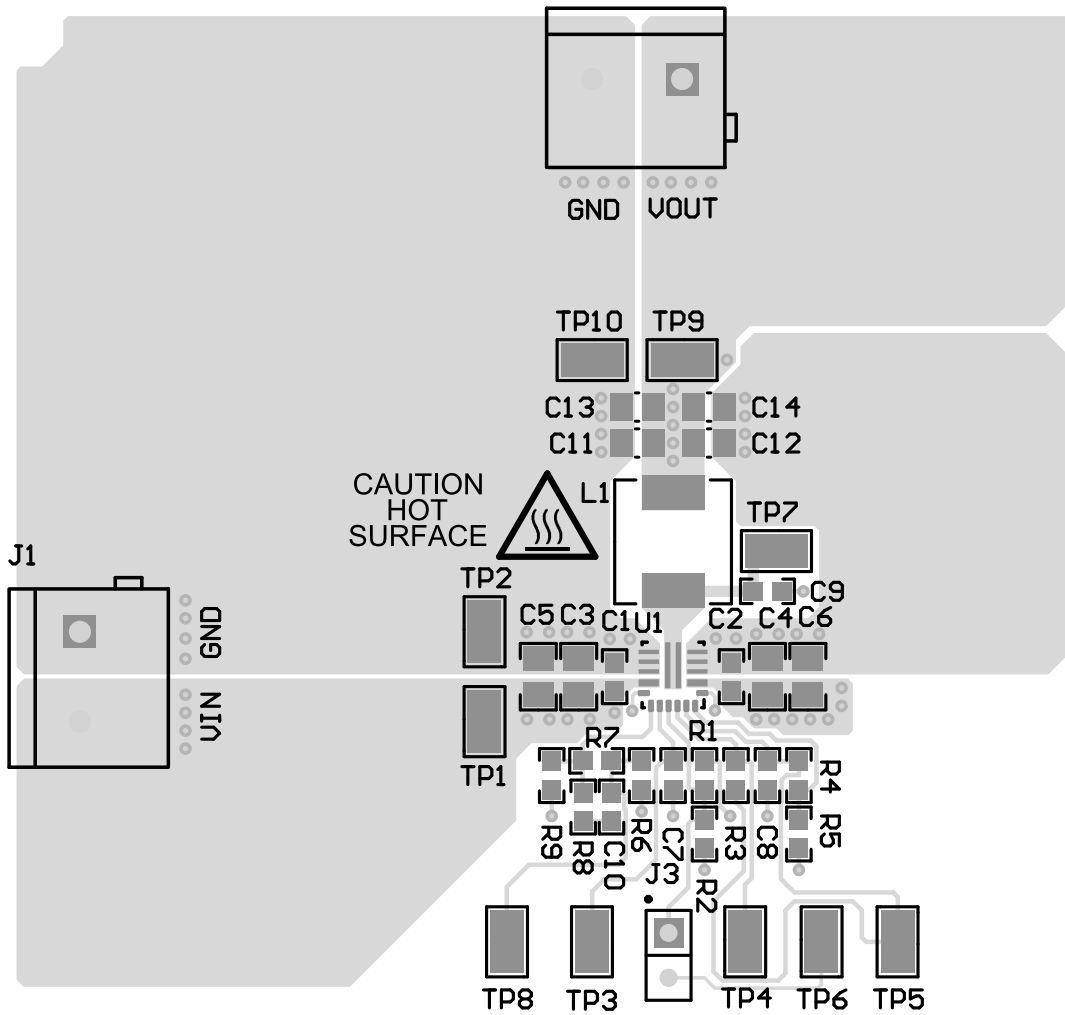
本节提供了 TPS568215EVM-762 电路板布局布线和分层图解说明。

3.1 布局

图 3-1 至图 3-5 显示了 TPS568215EVM-762 的电路板布局布线。EVM 的顶层以用户应用的典型方式布局。顶层、底层和内层为 2oz 覆铜。

顶层包含 VIN、VOUT 和 SW 的主要电源迹线。另外，顶层还有 TPS568215 引脚的连接和大多数信号布线。有一大块接地区域。内部第 1 层是专用接地层，有一个用于安静模拟地的孤岛，单点连接到主电源接地层。内部第 2 层包含一个额外的大面积接地覆铜区，以及一个额外的 VIN 和 VOUT 覆铜区。底层是另一个接地层，有两个用于输出电压反馈和 BST 电容器连接的额外布线。顶部接地布线连接到底部和内部接地层，并在电路板周围放置多个过孔。

输入去耦电容器和自举电容器全部放置在尽可能靠近 IC 的地方。此外，电压设定点电阻分压器元件保持在 IC 附近。分压器网络连接到稳压点的输出电压，即 TP9 测试点的 V_{OUT} 覆铜线。对于 TPS568215，可能需要一个额外的输入大容量电容器，具体取决于与输入电源的 EVM 连接。电压设定点分压器、EN 电阻器、SS 电容器、MODE 电阻器和 AGND 引脚等关键模拟电路均端接至内部第 1 层上的安静模拟接地岛。



PWR762 B



For evaluation only; not FCC approved for resale.

图 3-1. TPS568215EVM-762 顶部组装

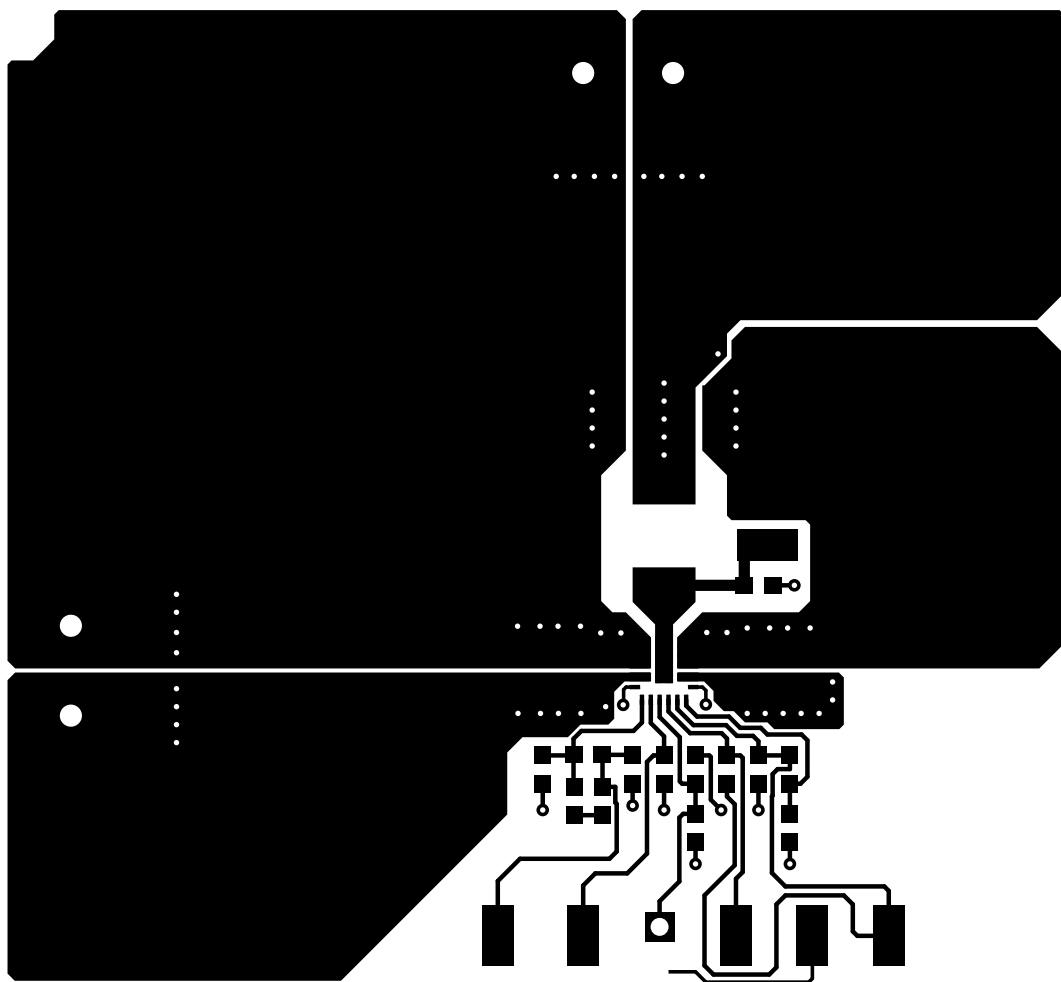


图 3-2. TPS568215EVM-762 顶面布局

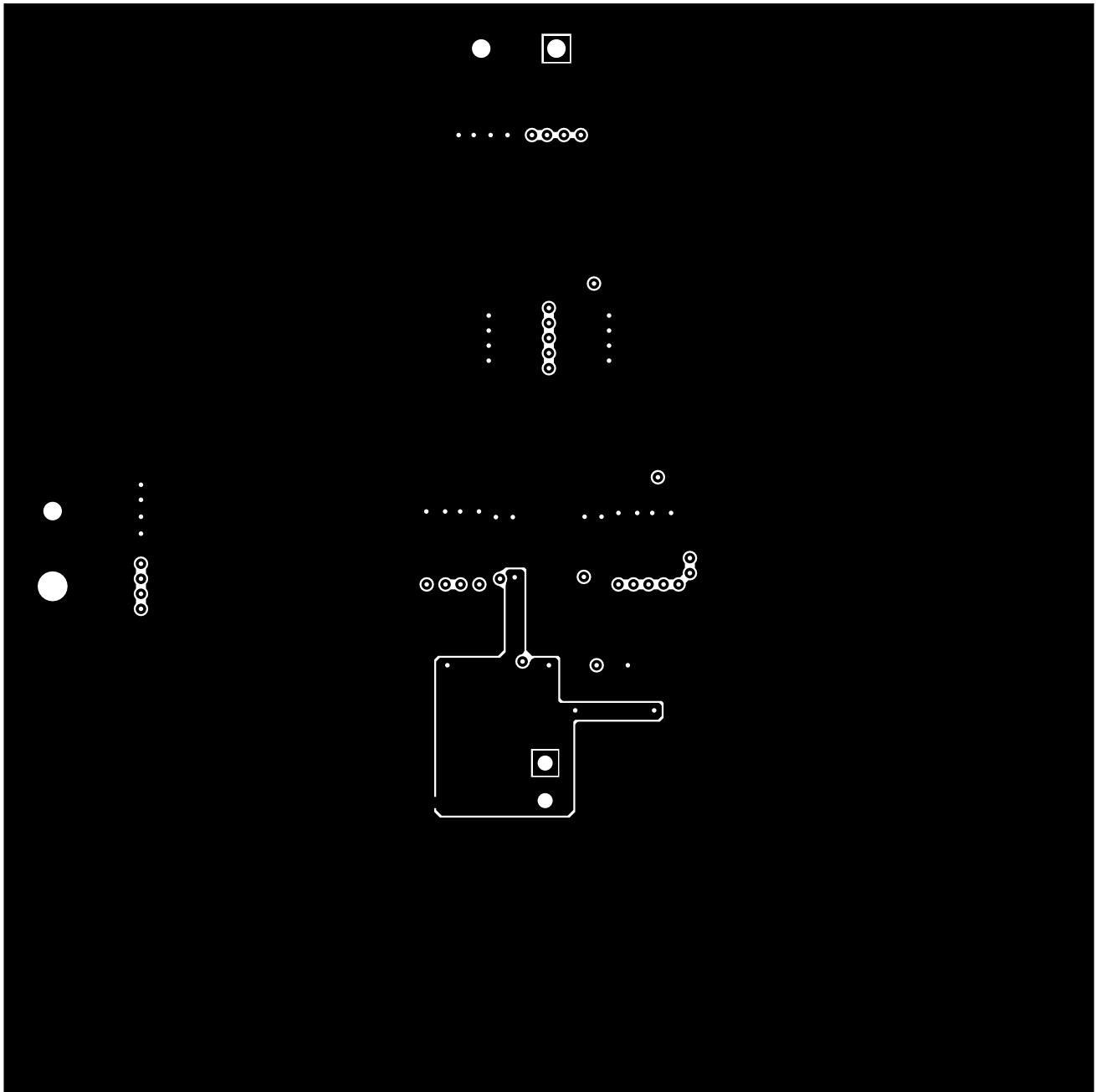


图 3-3. TPS568215EVM-762 内部第 1 层布局

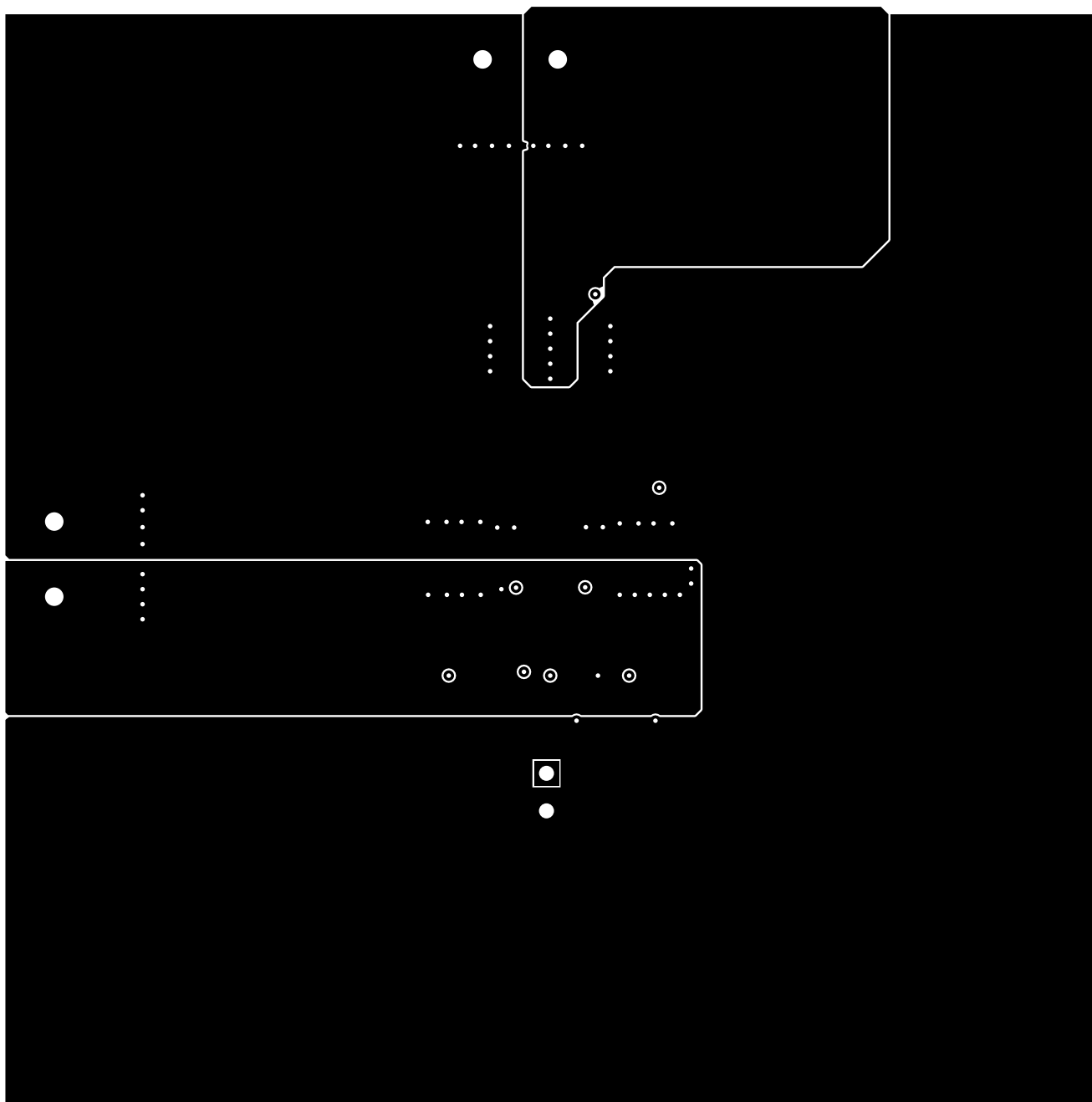


图 3-4. TPS568215EVM-762 内部第 2 层布局

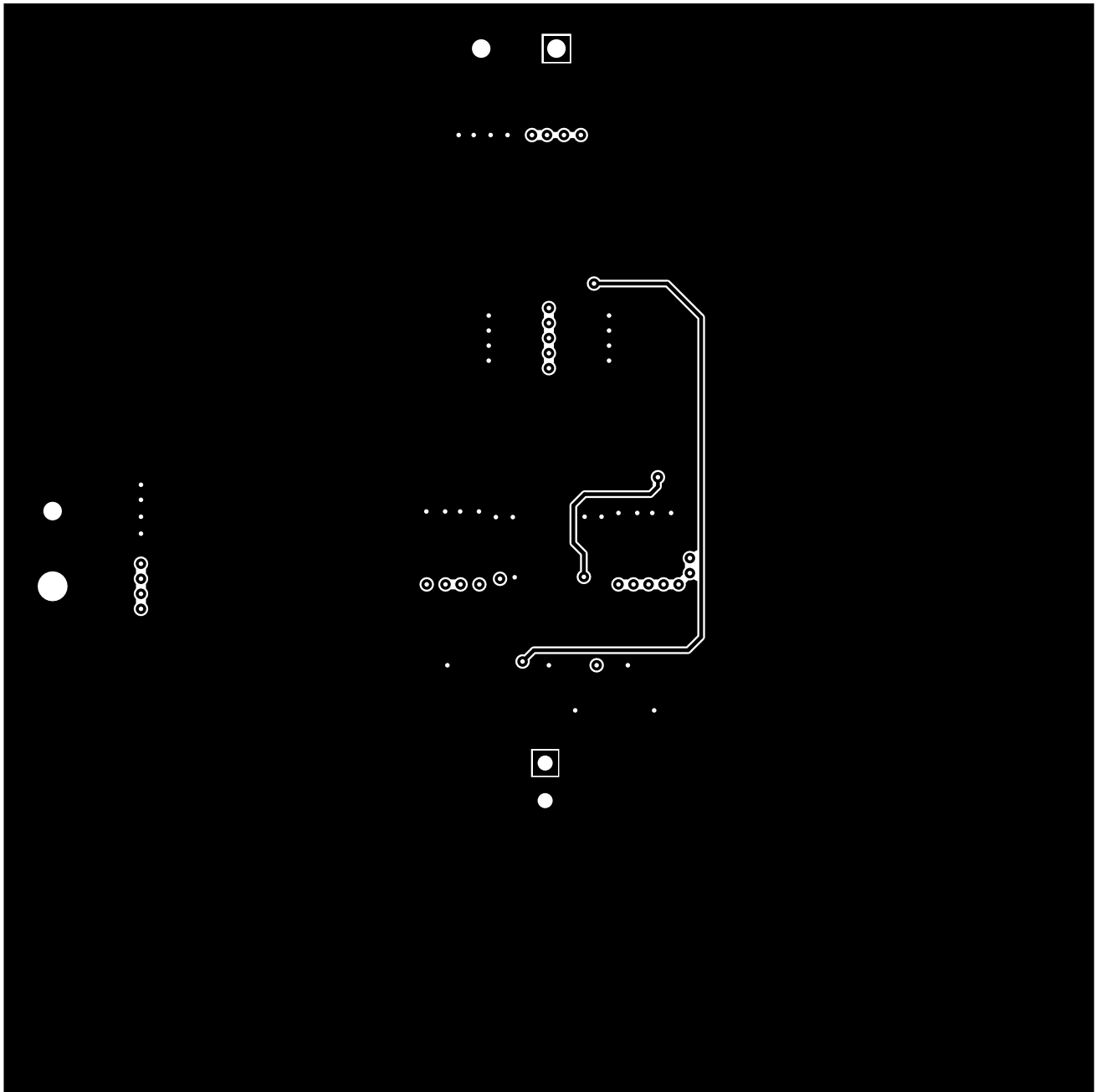


图 3-5. TPS568215EVM-762 底面布局

4 原理图和物料清单

本节提供了 TPS568215EVM-762 原理图和物料清单。

4.1 原理图

图 4-1 是 TPS568215EVM-762 的原理图。

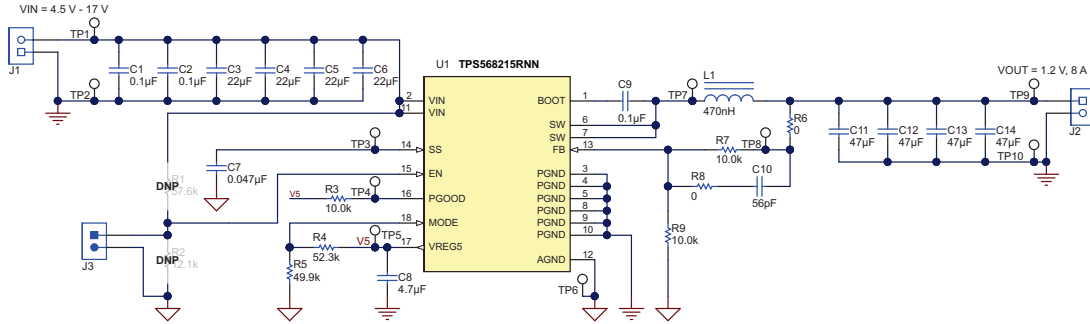


图 4-1. TPS568215EVM-762 原理图

4.2 物料清单

表 4-1 列出了 TPS568215EVM-762 的物料清单。

表 4-1. TPS568215EVM-762 物料清单

标识符	数量	值	说明	封装参考	器件型号	制造商
!PCB1	1		印刷电路板		PWR762	不限
C1、C2、C9	3	0.1 μ F	电容, 陶瓷, 0.1 μ F, 25V, +/-10%, X7R, 0603	0603	GRM188R71E104KA01D	Murata (村田)
C3、C4、C5、C6	4	22 μ F	电容, 陶瓷, 22 μ F, 35V, +/-20%, X5R, 0805	0805	C2012X5R1V226M125AC	TDK
C7	1	0.047 μ F	电容, 陶瓷, 0.047 μ F, 50V, +/-10%, X7R, 0603	0603	GRM188R71H473KA61D	Murata
C8	1	4.7 μ F	电容器, 陶瓷, 4.7 μ F, 10V, +/-20%, X5R, 0603	0603	GRM188R61A475ME15	Murata (村田)
C10	1	56pF	电容, 陶瓷, 56pF, 50V, +/-5%, C0G/NP0, 0603	0603	GRM1885C1H560JA01D	村田 (Murata)
C11、C12、C13、C14	4	47 μ F	电容器, 陶瓷, 47 μ F, 10V, +/-20%, X5R, 0805	0805	GRM21BR61A476ME15	Murata
J1、J2	2		端子块 5.08MM VERT 2POS, TH		ED120/2DS	On-Shore Technology
J3	1		接头, 100mil, 2x1, 镀金, TH		HTSW-102-07-G-S	Samtec
L1	1	470nH	电感器, 屏蔽鼓芯, 铁粉, 470 nH, 17.5A, 0.004ohm, SMD	IHLP-2525CZ	IHLP2525CZERR47M01	Vishay-Dale
LBL1	1		热转印打印标签, 1.250" (宽) x 0.250" (高) - 10,000/卷	PCB 标签 1.25" (高) x 0.250" (宽)	THT-13-457-10	Brady
R3、R7、R9	3	10.0k	电阻, 10.0k, 1%, 0.1W, 0603	0603	CRCW060310K0FKEA	Vishay-Dale (威世达勒)
R4	1	52.3k	电阻, 52.3k, 1%, 0.1W, 0603	0603	CRCW060352K3FKEA	Vishay-Dale
R5	1	49.9k	电阻, 49.9k, 1%, 0.1W, 0603	0603	CRCW060349K9FKEA	Vishay-Dale
R6、R8	2	0	电阻, 0, 5%, 0.1W, 0603	0603	MCR03EZPJ000	Rohm
SH-J3	1	1x2	分流器, 100mil, 镀金, 黑色	分流器	969102-0000-DA	3M
TP1、TP2、TP3、TP4、TP5、TP6、TP7、TP8、TP9、TP10	10	SMT	测试点, 微型, SMT	Testpoint_Keystone_Miniature	5015	Keystone
U1	1		4.5V 至 17V 输入、8A 同步降压转换器, RNN0017A	RNN0017A	TPS568215RNN	德州仪器 (TI)
FID1、FID2、FID3	0		基准标记。没有需要购买或安装的元件。	基准	不适用	不适用
R1	0	57.6k	电阻, 57.6k, 1%, 0.1W, 0603	0603	CRCW060357K6FKEA	Vishay-Dale
R2	0	12.1k	电阻, 12.1k Ω , 1%, 0.1W, 0603	0603	CRCW060312K1FKEA	Vishay-Dale

5 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (October 2016) to Revision A (June 2021)	Page
• 更新了用户指南的标题.....	2
• 更新了整个文档中的表格、图和交叉参考的编号格式。.....	2

重要声明和免责声明

TI 提供技术和可靠性数据 (包括数据表)、设计资源 (包括参考设计)、应用或其他设计建议、网络工具、安全信息和其他资源, 不保证没有瑕疵且不做任何明示或暗示的担保, 包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任: (1) 针对您的应用选择合适的 TI 产品, (2) 设计、验证并测试您的应用, (3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。这些资源如有变更, 恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务, TI 对此概不负责。

TI 提供的产品受 TI 的销售条款 (<https://www.ti.com/legal/termsofsale.html>) 或 [ti.com](https://www.ti.com) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

邮寄地址: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2021, 德州仪器 (TI) 公司

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司