

EVM User's Guide: DP83826-EVM-AM2

DP83826-EVM-AM2 用户指南



说明

DP83826-EVM-AM2 是一款工业以太网 PHY 附加电路板，可与 AM2x 系列 Sitara™ 高性能微控制器评估模块配合使用。此附加电路板非常适合使用 AM2x EVM 进行初始以太网评估和原型设计。DP83826-EVM-AM2 配备了一个具有 MII 接口和增强模式的 TI DP83826 低延迟 10/100Mbps PHY，以及一个标准的 RJ45 以太网网络连接器。DP83826-EVM-AM2 目前在 [TMDSCNCD263P](#) 和 [AM263Px MCU PLUS SDK](#) 上受支持。

特性

Sitara™ AM2x EVM 工业以太网 PHY 附加电路板具有以下特性：

- [DP83826](#) 具有 MII 接口和增强模式的低延迟 10/100Mbps 工业以太网 PHY
- 标准 RJ45 以太网网络连接器
- 用于连接 Sitara™ AM2x 系列评估模块的 DF40GB 48 引脚屏蔽连接器



1 评估模块概述

前言：使用前必读

1.1 Sitara MCU+ Academy

德州仪器 (TI) 提供了 [MCU+ Academy](#)，作为在配套器件上使用 MCU+ 软件和工具进行设计的资源。MCU+ Academy 具有易于使用的培训模块，涵盖入门基础知识和高级开发主题。

1.2 如果您需要协助

如果您希望提供任何反馈或有任何疑问，请访问 TI 产品信息中心 (PIC) 和 [TI E2E™ 论坛](#)，其中提供了 Sitara AM2x MCU 和 AM2x EVM 工业以太网 PHY 附加电路板开发套件支持。有关 PIC 的联系信息，请访问 [TI 网站](#)。有关其他器件特定信息，请访问 [节 5.1](#)。

1.1 引言

AM2x EVM 工业以太网 PHY 附加电路板是为了在 AM2x EVM 上提供附加以太网外设支持，并允许对工业以太网应用的核心 SoC 进行快速原型设计。本用户指南详细介绍了该附加电路板的设计以及如何正确使用该接口。本用户指南还详细介绍了电路板的许多重要方面，包括但不限于引脚接头说明、测试点和信号路由。

1.2 套件内容

Sitara AM2x EVM 工业以太网 PHY 附加电路板套件包含以下物品：

- DP83826-EVM-AM2 工业以太网 PHY 附加电路板

不包括：

- Sitara AM2x EVM

备注

DP83826-EVM-AM2 可与特定的 Sitara AM2x EVM 一起作为虚拟捆绑包提供。有关更多信息，请访问 [EVM 产品页面 \(DP83826-EVM-AM2\)](#)。

1.3 器件信息

DP83826 能够提供很低的不确定性延迟和低功耗，并支持 10BASE-Te、100BASE-TX 以太网协议，可以满足实时工业以太网系统中的严格要求。该器件包含可实现快速链接的硬件自举、快速链路丢弃检测模式以及用于对系统上的其他模块进行时钟同步的专用参考 CLKOUT。

两种可配置模式为：使用通用以太网引脚排列的 BASIC 标准以太网模式，以及支持标准以太网模式和多个工业以太网现场总线应用（通过附加功能和硬件自举配置）的 ENHANCED 以太网模式。

有关更多信息，请参阅 [DP83826 数据表](#)。

2 硬件

2.1 组件标识

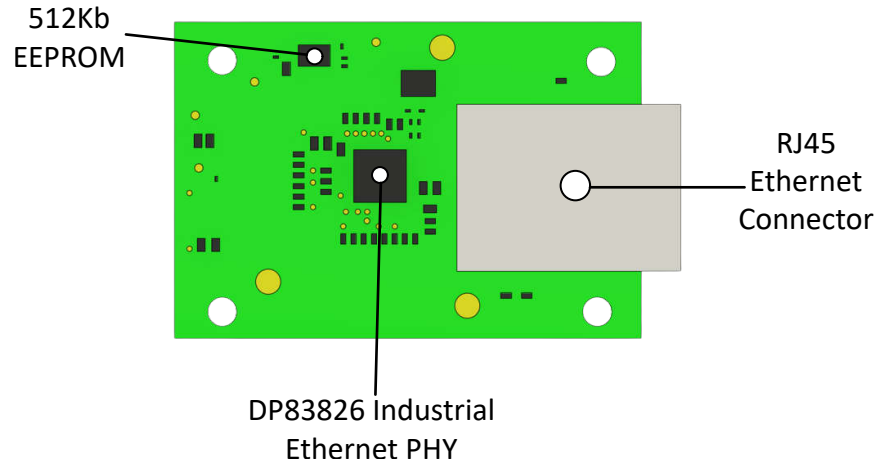


图 2-1. DP83826-EVM-AM2 顶面

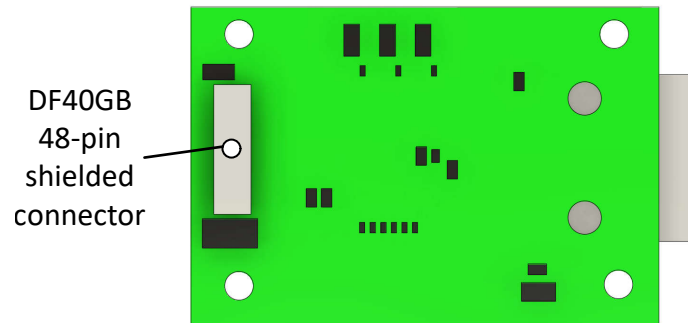


图 2-2. DP83826-EVM-AM2 底部

2.2 电源要求

AM2x EVM 工业以太网 PHY 附加电路板由来自 DF40GB 48 引脚连接器的 3.3V 输入供电，该连接器将 DP83826-EVM-AM2 与主 MCU EVM 相连。以下各节介绍了为 AM2x EVM 工业以太网 PHY 附加电路板供电的配电网络拓扑，可支持元件和基准电压。

2.2.1 电源树

DP83826-EVM-AM2 电源由主 Sitara AM2x EVM 通过 DF40GB 连接器提供。

3.3V (VDDIO) 连接到 DF40GB 连接器上的引脚 44 和 46，并通过一对铁氧体磁珠（每个电源网一个）传递到 DP83826ERHBT 工业以太网 PHY 上的源输入端。

图 2-3 展示了 DP83826-EVM-AM2 的电源连接。

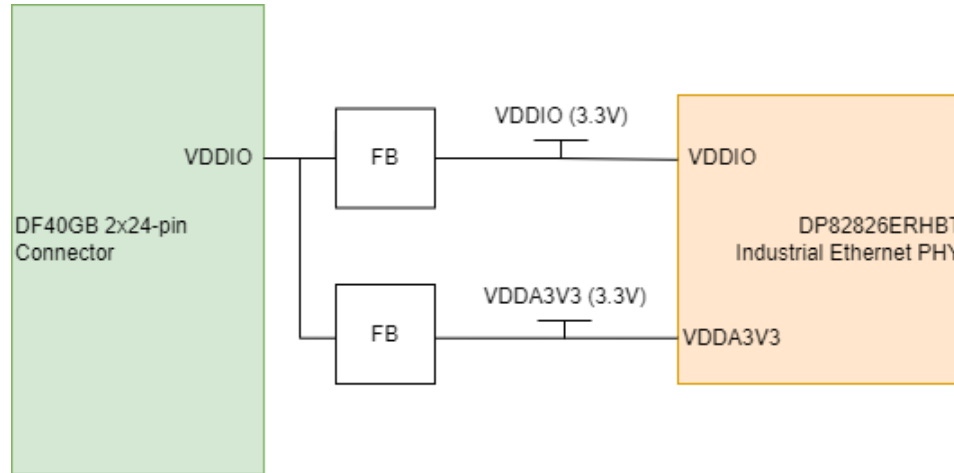


图 2-3. 电源树

2.3 功能方框图

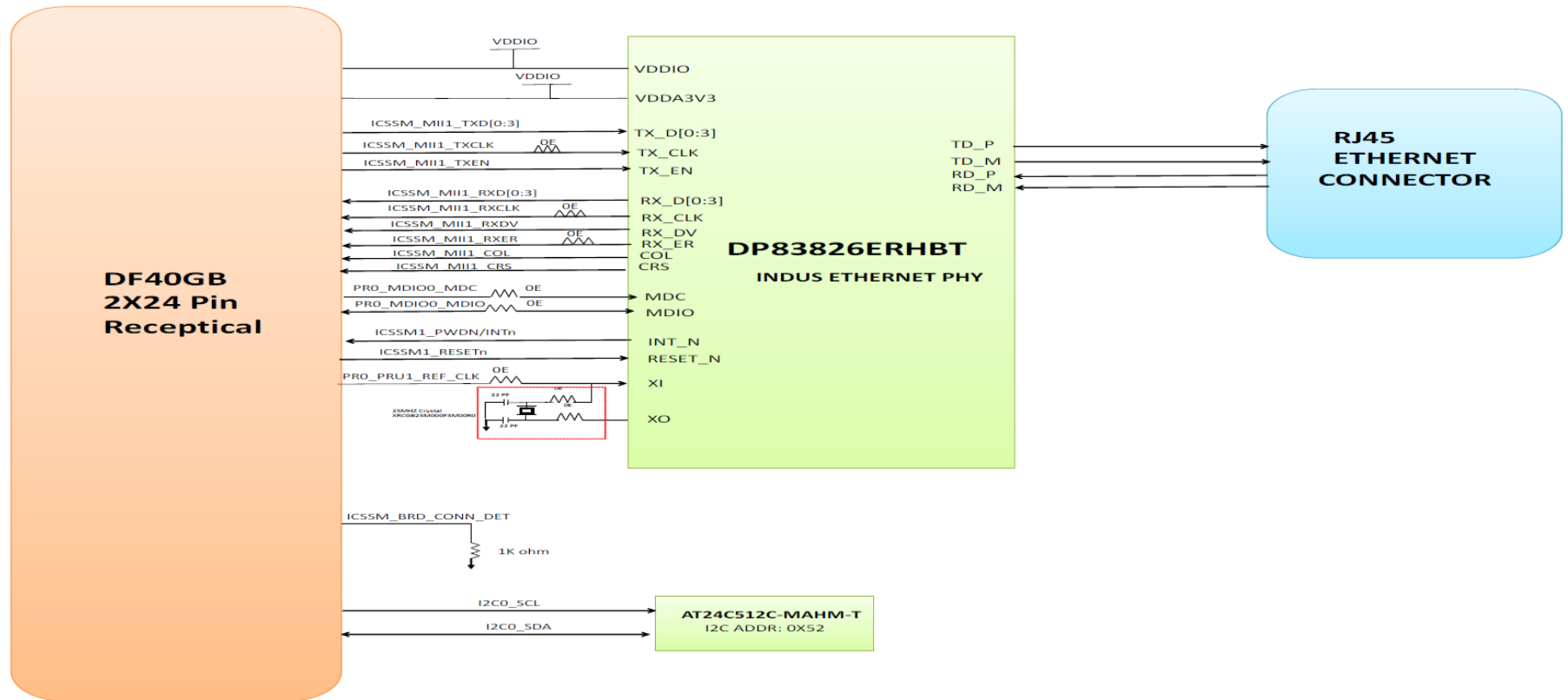


图 2-4. AM2x 工业以太网 PHY 附加电路板方框图

2.4 接头信息

DP83826-EVM-AM2 配备了 [Hirose DF40GB 2x24](#) 引脚连接器 (J2)，用于连接到 Sitara AM2x EVM。下面列出了此连接器与此 EVM 相关的特性：

- 2x24 引脚
- 屏蔽连接器，可支持高速信号并防止噪声
- 高密度安装

有关接头引脚及其说明的完整列表，请参阅表 2-1。

表 2-1. DF40GB 接头引脚分配

引脚编号	信号	说明	说明	信号	引脚编号
1	GND	地	PMIC 外部电压监测器	EXT_VMON2	2
3	TX_CLK	发送时钟	2.5V 电源	VDD_2V5	4
5	GND	地	2.5V 电源	VDD_2V5	6
7	TX_D0	发送数据 0	地	GND	8
9	TX_D1	发送数据 1	以太网 PHY 中断	PWDN/INTn	10
11	TX_D2	发送数据 2	以太网 PHY 的复位输入	RESETn	12
13	TX_D3	发送数据 3	碰撞检测	COL	14
15	GND	地	地	GND	16
17	GND	地	地	GND	18
19	RX_CLK	接收时钟	MDIO 时钟	MDIO_MDC	20
21	GND	地	MDIO 数据	MDIO_MDIO	22
23	RX_D0	接收数据 0	地	GND	24
25	RX_D1	接收数据 1	抑制	INH	26
27	RX_D2	接收数据 2	PRUx 基准时钟	REF_CLK	28
29	RX_D3	接收数据 3	载波侦听	CRS	30
31	GND	地	地	GND	32
33	GND	地	地	GND	34
35	TXEN	发送使能	电路板连接检测	BRD_CONN_DET	36
37	EEPROM_A2	EEPROM I2C 地址位 [2]	IEEE 1588 SFD	1588_SFD	38
39	RX_ER	接收数据错误	I2C 时钟	I2C_SCL	40
41	GND	地	I2C 数据	I2C_SDA	42
43	RX_LINK	接收指示器	IO 电压电源	VDDIO	44
45	RXDV	接收数据有效	IO 电压电源	VDDIO	46
47	EEPROM_A0	EEPROM I2C 地址位 [0]	音频位时钟	GPIO_2/CLKOUT	48

2.5 测试点

DP83826-EVM-AM2 配备了多个用于硬件调试和基准测试的测试点。表 2-2 显示了电路板上的测试点及其关联的信号网络。

表 2-2. DP83826-EVM-AM2 测试点

测试点	信号	说明
TP1	GND	地
TP2	GND	地
TP3	GND	地
TP4	GND	地
TP5	RXDV	接收数据有效
TP6	RXD0	接收数据 0
TP7	RXD1	接收数据 1
TP8	RXD2	接收数据 2
TP9	RXD3	接收数据 3
TP10	MDIO_MDC	MDIO 时钟
TP11	MDIO_MDIO	MDIO 数据
TP12	RXCLK	接收时钟
TP13	1588_SFD	IEEE 1588 SFD
TP14	RXER	接收数据错误
TP15	INH	抑制
TP16	TXEN	发送使能
TP17	TXCLK	发送时钟
TP18	TXD0	发送数据 0
TP19	TXD2	发送数据 2
TP20	TXD1	发送数据 1
TP21	TXD3	发送数据 3
TP22	CRS	载波侦听
TP23	COL	碰撞检测
TP24	RXLINK	接收指示器
TP25	EXT_VMON	PMIC 外部电压监测器
TP26	GND	地
TP27	GND	地

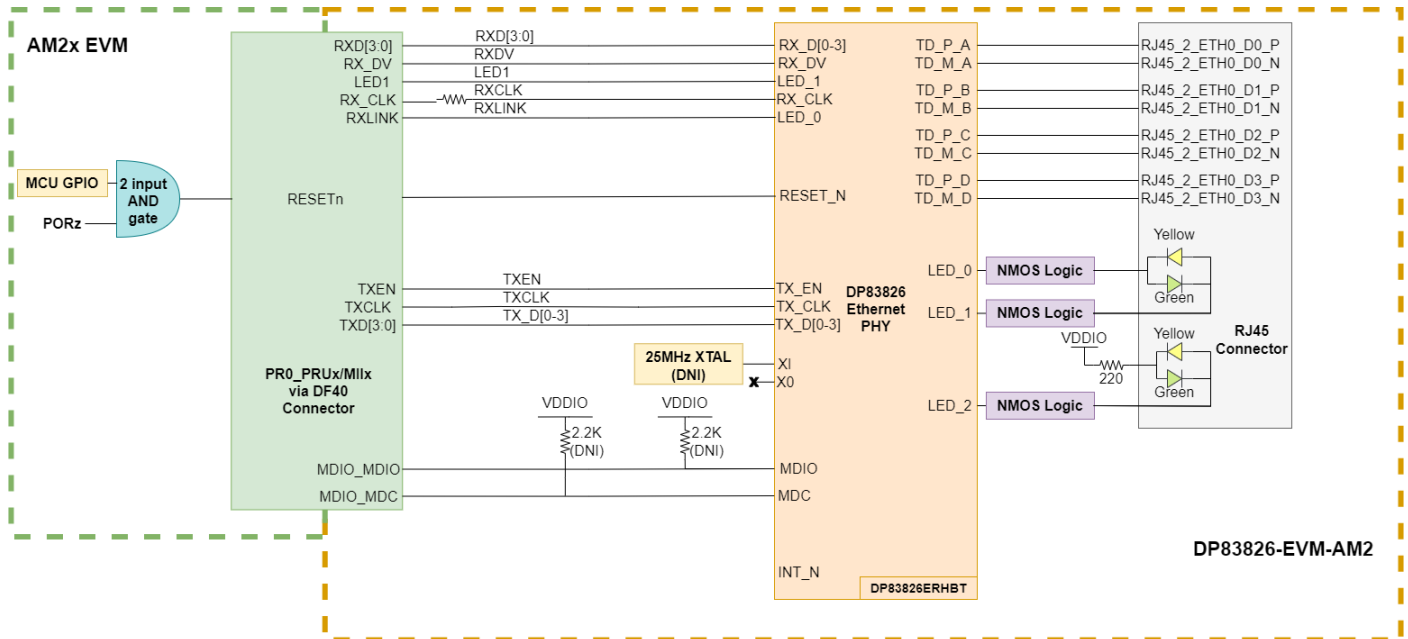
2.6 接口

2.6.1 以太网接口

2.6.1.1 工业以太网 PHY

AM2x EVM 工业以太网 PHY 附加电路板使用一个 RGMII 信号端口和 PRU-ICSS 的 PRUx 内核连接到 32 引脚以太网 PHY (DP83826ERHBT)。该 PHY 配置为广播 10/100Mb 操作。该 PHY 的以太网数据信号端接至 RJ45 连接器。LED 用于指示链路状态和活动。

图 2-5. 工业以太网 PHY



该以太网 PHY 需要两个电源，即 VDDIO (3.3V 或 1.8V) 和 VDDA3V3 (3.3V)，这些电源通过 DF40GB 连接器 (J2) 提供。

在一些 AM2x EVM 上，CPSW 信号的 RGMII 端口在 PRU-ICSS 以太网信号使用的相同 MCU 焊球上进行内部多路复用。要使用 RGMII，必须将焊球设置为适合 RGMII 的多路复用模式。

从主 EVM SoC 到 PHY 的 MDIO 和中断信号需要通过 2.2K Ω 上拉电阻器连接到 I/O 电源电压，才能正常工作。默认情况下，DP83826-EVM-AM2 上未组装这些电阻器，但如果主 EVM 没有上拉这些信号，则可以组装这些电阻器。中断信号由主 EVM SoC 映射的 GPIO 信号驱动。

以太网 PHY 的复位信号多数情况下由 2 路输入与门驱动。与门的输入是由主 SoC EVM 生成的 GPIO 信号和主 EVM 上的上电复位信号。

2.6.1.2 工业以太网 PHY Strap 配置电阻器

以太网 PHY 使用很多功能引脚用作 Strap 配置选项，以便将器件置于特定的运行模式。

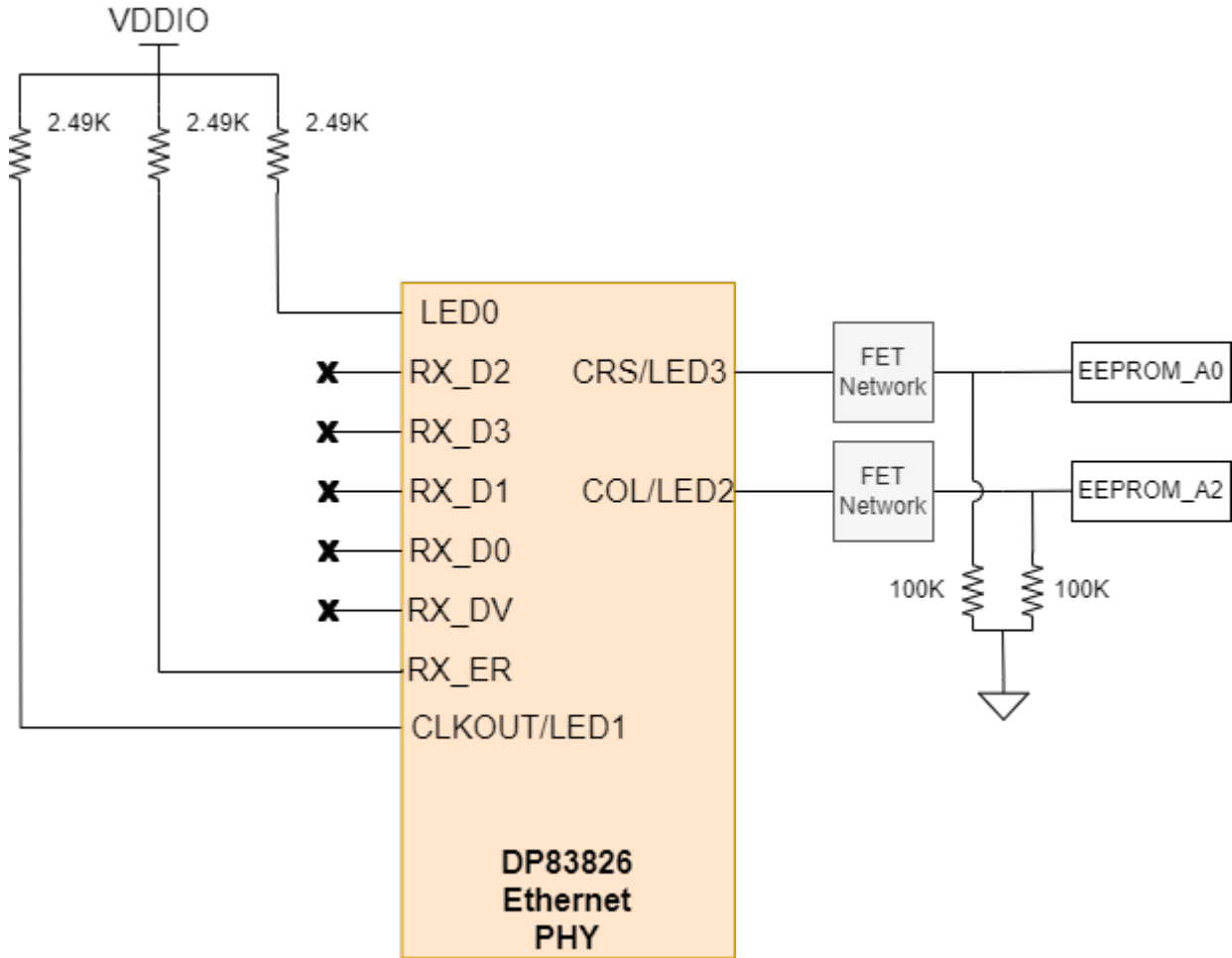


图 2-6. 工业以太网 PHY Strap 配置电阻器

表 2-3. 10/100Mbit 工业以太网 PHY 配置 (strap) 电阻器

功能引脚	默认模式	DP83826-EVM-AM2 上的模式	功能
LED0	0	1	PHY 地址：3b[EEPROM_A2][EEPROM_A0]1。有关 PHY 寻址的更多信息，请参阅节 2.6.1.4。
CRS/LED3	0	EEPROM_A2	
COL/LED2	0	EEPROM_A0	
RX_D2	0	0	MII MAC 模式
RX_D3	0	0	禁用快速链路断开
RX_D1	0	0	自动 MDIX 启用
RX_D0	0	0	启用自协商
RX_DV	0	0	
RX_ER	0	1	PHY 引脚 31 上的 LED1
CLKOUT/LED1	1	1	启用奇半字节检测

2.6.1.3 RJ45 连接器中的 LED 指示

AM2x EVM 工业以太网 PHY 附加电路板有一个 RJ45 网络端口，用于连接主 EVM SoC 的 PRU0 上的 ICSSM 端口。该 RJ45 连接器包含两个双色 LED，用于指示链路和活动。

- ICSSM PRU0 端口的 RJ45 连接器 LED 指示：

表 2-4. ICSSM PRU1 RJ45 连接器 LED 指示

LED	颜色	指示
右侧 LED	绿色	以太网 PHY 电源已建立
	黄色	速度为 10BT 的链路已接通
左侧 LED	绿色	连接良好
	黄色	速度为 1000BT 的链路已接通

2.6.1.4 Multi-Connector Addressing

For Sitara AM2x EVMs with more than one Ethernet add-on board connector, each DP83826-EVM-AM2 requires a different EEPROM I2C address and PHY address. The EEPROM A0 and A2 nets, set by pull resistors on the main Sitara AM2x EVM drive the PHY address nets via a FET network implemented on the DP83826-EVM-AM2. 表 2-5 details the multi-connector I2C and PHY addressing scheme implemented on the add-on PHY board.

备注

- The EEPROM I2C address bits A2 and A0 are driven via pull resistors on the main Sitara AM2x EVM. The pull resistors for each enumerated connector follow the table below.
- EEPROM I2C address bit A1 will **always** be pulled high to VDDIO on the add-on board
- The EEPROM I2C address is defined by the following 8 bits: 8b1010[A2][A1][A0][R/W]
- Pulls to VDDIO/GND are via 10kOhm resistor
- All EVMs with a single connector are configured as CONNECTOR_0

表 2-5. Multi-Connector I2C / PHY Addressing Scheme

Connector_#	EEPROM_A2 (connector pin 37)		EEPROM_A1		EEPROM_A0 (connector pin 47)		I2C Address	DP83826 PHY Address
	Pull	A2	Pull	A1	Pull	A0		
CONNECTOR_0	GND	0	VDDIO	1	GND	0	0x52	3b001
CONNECTOR_1	GND	0	VDDIO	1	VDDIO	1	0x53	3b011
CONNECTOR_2	VDDIO	1	VDDIO	1	GND	0	0x56	3b101
CONNECTOR_3	VDDIO	1	VDDIO	1	VDDIO	1	0x57	3b111

2.7 集成指南

Sitara AM2x 以太网附加电路板生态系统不限于 DP83826x 工业汽车以太网 PHY。可以在附加电路板上设计各种具有 Sitara AM2x MCU 兼容信号的工业以太网 PHY，以便在 Sitara AM2x MCU EVM 中使用。本节详细介绍了机械信息，并提供了设计工业以太网 PHY 附加电路板所需的尺寸。

备注

所有尺寸的测量单位均为英寸。

2.7.1 电路板尺寸

图 2-7 显示了与 Sitara AM2x EVM 兼容的工业以太网 PHY 附加电路板的正确 PCB 尺寸。

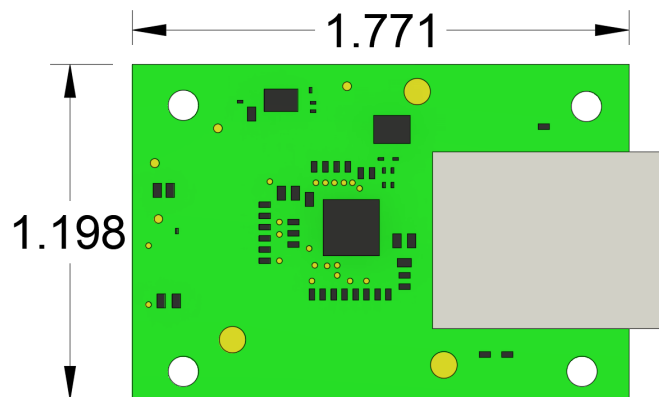


图 2-7. 工业以太网 PHY 附加电路板尺寸

图 2-8 显示了该 PCB 的侧面轮廓。

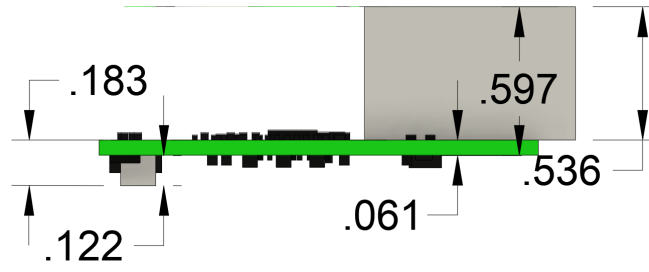


图 2-8. 工业以太网 PHY 附加电路板侧面轮廓

2.7.2 DF40GB 连接器

TI 建议为连接 Sitara AM2x EVM 的以太网 PHY 附加电路板使用 48 引脚 (2x24) Hirose DF40GB 高密度屏蔽连接器。图 2-9 显示了 DP83826-EVM-AM2 上 DF40GB 连接器的安装位置。

该连接器的原点应放置在 $(x,y)=(0.157,0.537)$ 处。

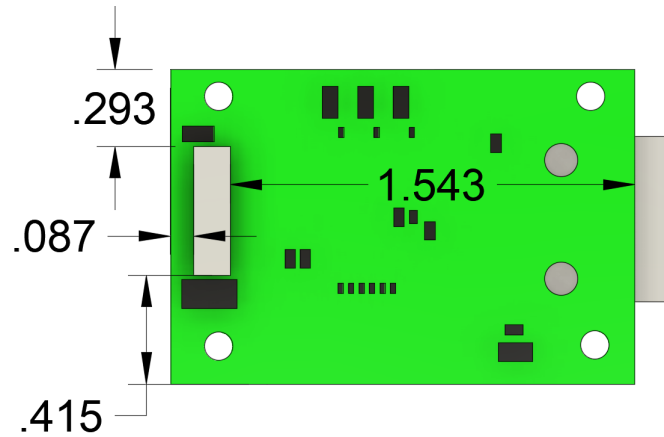


图 2-9. DF40GB 连接器安装位置

2.7.3 安装孔

DP83826-EVM-AM2 设计有安装孔，可牢固地连接到主 Sitara AM2x MCU EVM。兼容的 Sitara AM2x EVM 设计为具有匹配的安装孔，以太网附加电路板可连接到这些安装孔。螺钉和垫片可插入安装孔以实现更持久的配置。图 2-10 显示了 DP83826-EVM-AM2 上安装孔的位置。

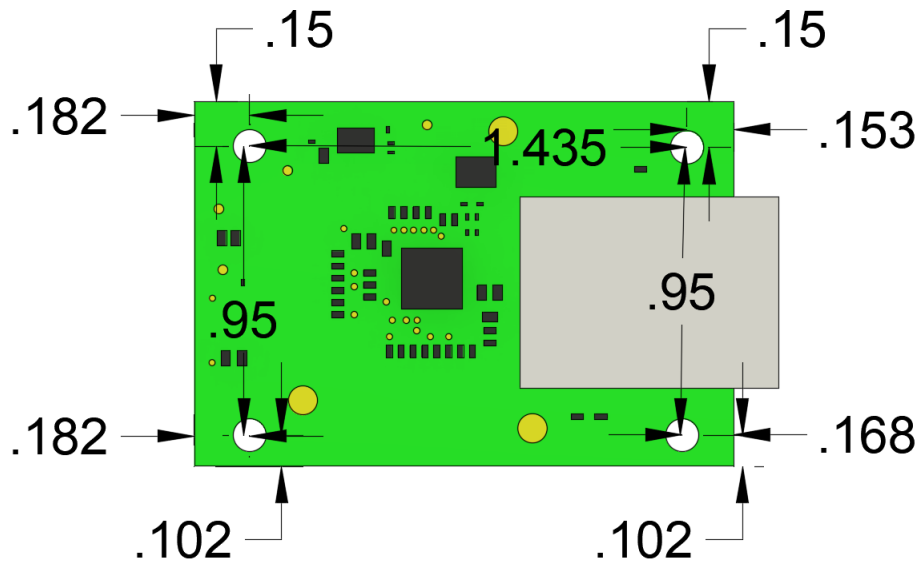


图 2-10. 安装孔位置

2.7.4 RJ45 以太网连接器

DP83826-EVM-AM2 具有 RJ45 以太网连接器，用于通过 DP83826 以太网 PHY 发送和接收信号。不同的工业以太网 PHY 使用相同的连接器，并必须在定制工业以太网 PHY 附加电路板上使用。图 2-11 显示了 DP83826-EVM-AM2 上 RJ45 连接器的位置。

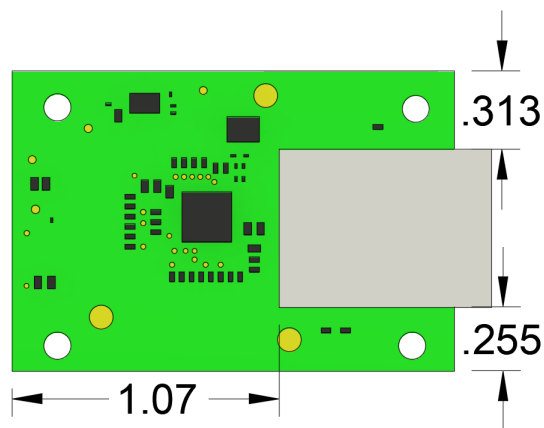


图 2-11. RJ45 连接器位置

3 硬件设计文件

要下载包含 EVM 最新设计文件的 zip 文件，请前往 [ti.com](https://www.ti.com) 上的 EVM 产品页面 ([DP83826-EVM-AM2](#))。

4 其他信息

4.1 商标

Sitara™ and E2E™ are trademarks of Texas Instruments.
所有商标均为其各自所有者的财产。

5 参考文献

5.1 参考文档

除了本文档外，还可以从 www.ti.com 下载以下参考资料。

- [AM263P controlCARD 评估模块工具文件夹](#)
- [AM263P controlCARD 评估模块用户指南](#)
- [德州仪器 \(TI\) Code Composer Studio](#)

5.2 兼容的 Sitara™ MCU AM2x EVM

此以太网附加电路板与以下 EVM 兼容：

- [TMDSCNCD263P](#)

6 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from JANUARY 1, 2024 to SEPTEMBER 30, 2024 (from Revision * (January 2024) to Revision A (September 2024))

	Page
• [接头信息] 更新了 DF40GB 接头引脚分配，以匹配修订版 A 设计.....	6
• [测试点] 更新了修订版 A 设计的 TP 列表.....	7

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司