

# LM96080

*LM96080 System Hardware Monitor with 2-Wire Serial Interface*



Literature Number: JAJSAZ0

## 2線式シリアル・インタフェース搭載システム・ハードウェア・モニタ

### 概要

LM80と互換性があるLM96080は、10ビット・デルタ・シグマ型 A/D コンバータを搭載したハードウェア・モニタで、7つの正電圧とローカル温度を測定できます。さらに、2つのファンの速度を測定するほか、I<sup>2</sup>C<sup>®</sup> インタフェース上でその他のハードウェア監視も行います。LM96080 に搭載されたシーケンサは、すべての測定値に対してウォッチドッグ・ウィンドウ比較を実行し、値がプログラム済みリミット値を超えると割り込み出力がアクティブになります。

LM96080 は特にリニア温度センサやデジタル温度センサとのインタフェースに適しています。2.5mV の LSB (最下位ビット) と 2.56V までの入力範囲は、LM94022 などのリニア・センサから入力を受け入れる際に最適です。LM73、LM75、LM56、LM57、LM26、LM27、LM26LV や、別の LM96080 など、デジタルまたはサーモスタット・センサからの入力としては、BTI が使用されます。

LM96080 は、I<sup>2</sup>C インタフェースの標準モード (Sm、100kbps) と高速モード (Fm、400kbps) の2つの動作モードをサポートしています。I<sup>2</sup>C デジタル制御ライン上にアナログ・フィルタを搭載してノイズ耐性を改善し、SDA と SCL に対する TIMEOUT リセット機能をサポートして I<sup>2</sup>C バスのロックアップを防止しています。3つの I<sup>2</sup>C デバイス・アドレス・ピンにより、単一のバス上で最大 8 個のデバイスに対応できます。

LM96080 は 3.0V ~ 5.5V の電源電圧範囲、低消費電流、I<sup>2</sup>C インタフェースにより、幅広いアプリケーションで理想的なデバイスとして動作します。( - 40) °C ≤ T<sub>A</sub> ≤ + 125 °C の温度範囲での動作が保証されています。LM96080 は 24ピンの TSSOP パッケージで提供されます。

### アプリケーション

- 通信インフラ
- サーバのシステム温度 / ハードウェア監視
- 電気的テスト装置 / 機器
- OA 機器

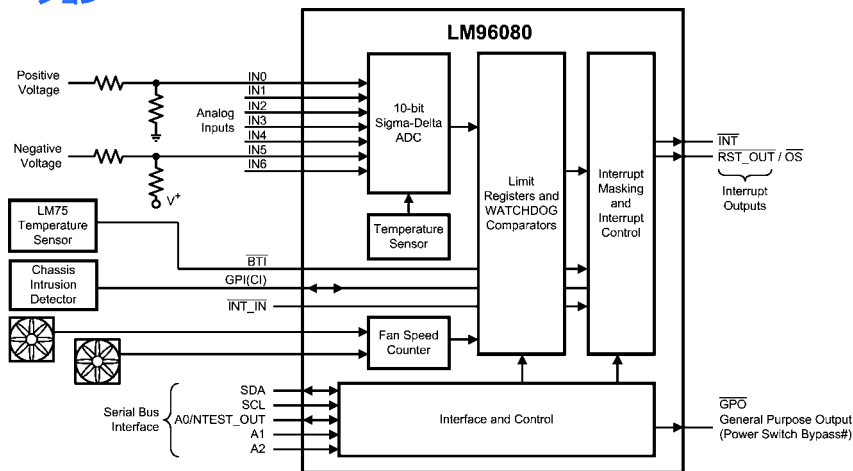
### 特長

- ローカル温度検出
- 10ビットの分解能での7つの正電圧入力
- 2つのプログラム可能なファン速度監視入力
- 2.5mV の LSB と 2.56V までの入力範囲
- ケース開閉検出器入力
- 監視対象となるすべての値のウォッチドッグ比較
- LM26/27、LM56/57、LM73、LM75 などの増設外付け温度センサについて、割り込みステータス・レジスタのステータスを示す個別の入力
- I<sup>2</sup>C シリアル・バス・インタフェース対応、標準モード (100kbps) と高速モード (400kbps) のサポート
- 消費電力を最小限に抑えるシャットダウン・モード
- プログラム可能な RST\_OUT/OS ピン: RST\_OUT はリセット出力を、OS は過温度シャットダウン・イベントによってアクティブ化される割り込み出力を提供
- LM80 とのソフトウェア / ピン互換

### 主な仕様

■ 総合無調整誤差	± 1%FS (max)
■ 微分非線形性	± 1LSB (max)
■ 電源電圧範囲	+ 3.0V ~ + 5.5V
■ 消費電流 (動作時)	0.370mA (typ)
■ 消費電流 (シャットダウン時)	0.330mA (typ)
■ A/D コンバータの分解能	10ビット
■ 温度分解能	0.5/0.0625 °C
■ 温度精度	± 3 °C (max)

### 代表的なアプリケーション



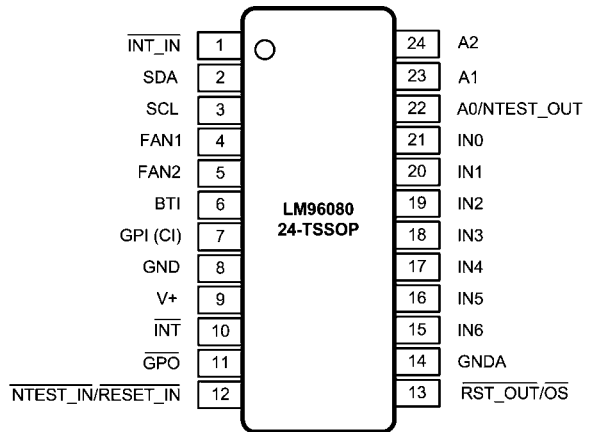
I<sup>2</sup>C<sup>®</sup> はフィリップス社の登録商標です。

製品情報

Temperature Range (-40)°C ≤ T <sub>A</sub> ≤ +125°C		NS Package Number	Specified Power Supply Voltage
Order Number	Device Marking		
LM96080CIMT - NOPB <sup>1</sup> LM96080CIMTX - NOPB <sup>2</sup>	LM96080CIMT	MTC24B	+3.0V - +5.5V

Note: <sup>1</sup> レール輸送形態では、1 レールにつき 61 個のデバイスが含まれます。  
<sup>2</sup> テープ&リール輸送形態では、1 リールにつき 2,500 個のデバイスが含まれます。

ピン配置図



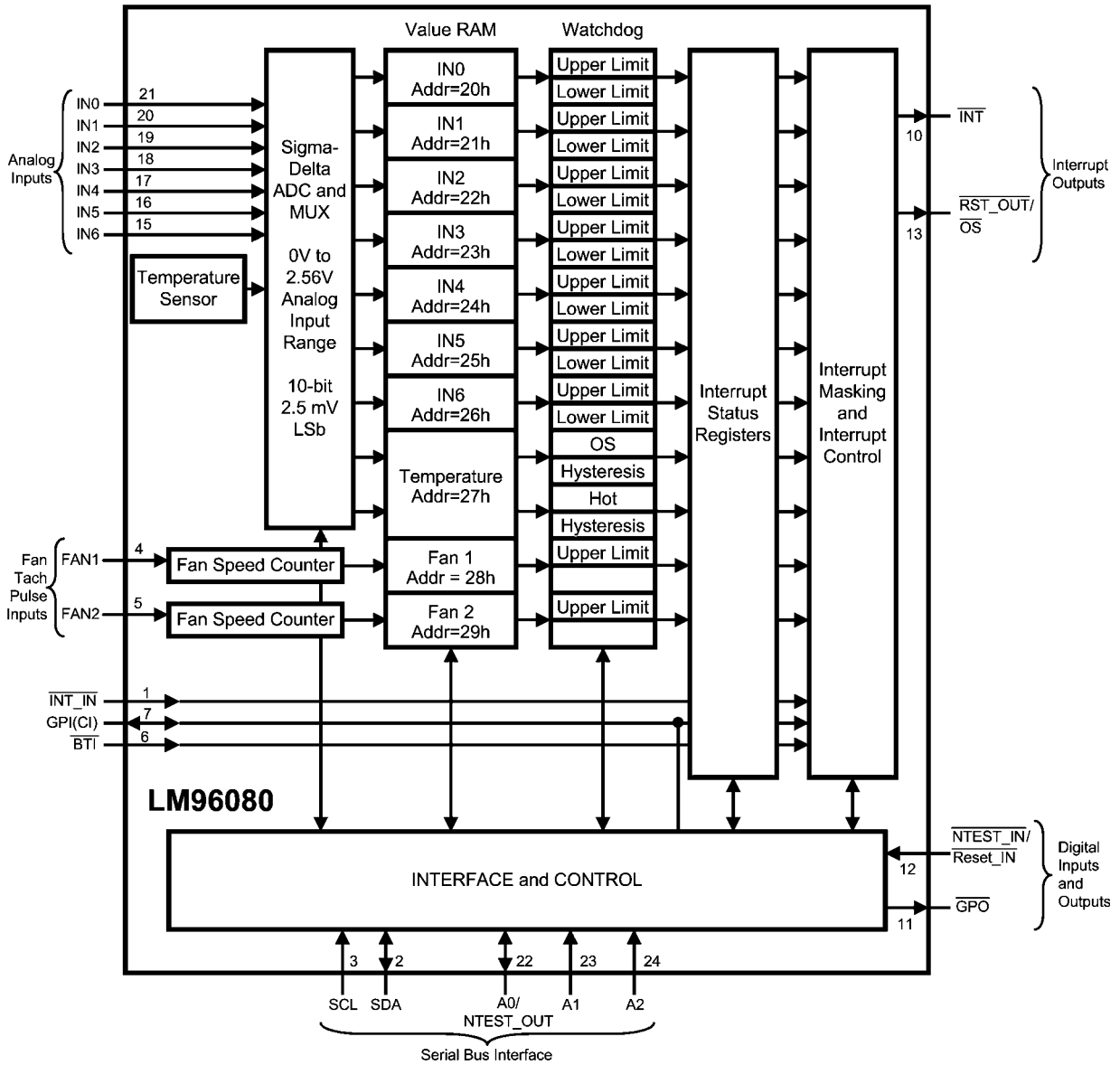
ピン説明

ピン番号	ピン名	ESD の構成	種類	説明
1	INT_IN		デジタル入力	割り込み入力バー。INT_IN 信号を LM96080 の INT 出力に伝えるためのアクティブ Low 入力です。
2	SDA		デジタル I/O	シリアル・バス双方向データ。NMOS オープンドレイン出力です。
3	SCL		デジタル入力	シリアルバス・クロック。
4-5	FAN1、FAN2		デジタル入力	ファン・タコメータ入力端子。
6	BTI		デジタル入力	LM75 などの増設温度センサの過温度シャットダウン (O.S.) 出力により駆動される基板温度割り込み。このピンには 10kΩ のプルアップが内蔵されています。
7	GPI (ケース開閉)		デジタル I/O	汎用入力ピン。GPI は、追加のアクティブ High 割り込み入力ピン、またはケース開閉イベントをラッチする外付け回路からのアクティブ High 入力として使用できます。
8	GND		グラウンド	すべてのデジタル回路に内部接続されています。
9	V+		電源	+ 3.0V ~ + 5.5V の電源。10μF (電解またはタンタル) と 0.1μF (セラミック) のバイパス・コンデンサを並列接続してバイパスします。

## ピン説明 (つづき)

ピン番号	ピン名	ESD の構成	種類	説明
10	$\overline{\text{INT}}$		デジタル出力	マスク不可割り込み (アクティブ High、PMOS、オープンドレイン) または割り込み要求 (アクティブ Low、NMOS、オープンドレイン)。INT_IN、BTI、または GPI の割り込みが発生すると、この出力ピンがアクティブになります。
11	$\overline{\text{GPO}}$ (Power Switch Bypass)		デジタル出力	この汎用出力ピンは、外付けのパワー PMOS を駆動してソフトウェア電源制御を可能にするためのアクティブ Low の NMOS オープンドレイン出力です。冷却ファンの電源制御にも利用できます。
12	$\overline{\text{NTEST\_IN}}$ / $\overline{\text{RESET\_IN}}$		デジタル入力	NAND ツリーの基板レベルでの接続性テストを可能にするアクティブ Low 入力。NAND ツリーの接続がイネーブルになると、LM96080 はパワーオン状態にリセットされます。
13	$\overline{\text{RST\_OUT/OS}}$		デジタル出力	このピンは NMOS オープンドレイン出力です。RST_OUT は、このラインに接続されたデバイスに対するマスタ・リセットを提供します。OS は温度読み出しウォッチドッグ専用です。
14	GNDA		グラウンド	すべてのアナログ回路に内部接続されています。すべてのアナログ入力の基準グラウンドです。最適な性能を得るには、このピンを低ノイズのアナログ・グラウンド・プレーンに接続する必要があります。
15-21	IN6 ~ IN0		アナログ入力	フルスケール・レンジが 0V ~ 2.56V のアナログ入力。
22	A0/NTEST_OUT		デジタル I/O	シリアル・バス・アドレスの最下位ビット。NAND ツリー・テストの実行時は、出力としても機能します。
23-24	A1 ~ A2		デジタル入力	シリアル・バス・アドレスの最上位 2 ビット。

ブロック図



**絶対最大定格** (Note 1、2)

本データシートには軍用・航空宇宙用の規格は記載されていません。  
関連する電氣的信頼性試験方法の規格を参照ください。

電源電圧 (V <sup>+</sup> )	6.0V
SCL、SDA、 <u>RST_OUT/OS</u> 、 <u>GPI (CI)</u> 、 <u>GPO</u> 、 <u>NTEST_IN/RESET_IN</u> 、 <u>INT_IN</u> 、FAN1、FAN2 の電圧	(-0.3)V ~ +6.0V
他のピンの電圧	(-0.3)V ~ (V <sup>+</sup> + 0.3V) および ≤ 6.0V
(GND - GNDA)	± 300mV
各ピンの入力電流 (Note 3)	± 5mA
パッケージの入力電流 (Note 3)	± 30mA
最大接合部温度 (T <sub>J</sub> max)	150 °C
ESD 耐圧 (Note 5)	
人体モデル	3,000V
マシン・モデル	300V
帯電デバイス・モデル	1,000V
保存温度範囲	(-65) °C ~ +150 °C

ハンダ付けの仕様は、www.national.com のプロダクト・フォルダと www.national.com/ms/MS/MS-SOLDERING.pdf をご覧ください。

**動作定格** (Note 1、2)

電源電圧 (V <sup>+</sup> )	+ 3.0V ~ + 5.5V
<u>SCL</u> 、 <u>SDA</u> 、 <u>RST_OUT/OS</u> 、 <u>GPI (CI)</u> 、 <u>GPO</u> 、 <u>NTEST_IN/RESET_IN</u> 、 <u>INT_IN</u> 、FAN1、FAN2 の電圧	(-0.05)V ~ + 5.5V
他のピンの電圧	(-0.05)V ~ (V <sup>+</sup> + 0.05)V および ≤ 5.5V
GND - GNDA	≤ 100mV
V <sub>IN</sub> 電圧範囲	(-0.05)V ~ (V <sup>+</sup> + 0.05)V
電氣的特性の温度範囲	(-40) °C ≤ T <sub>A</sub> ≤ +125 °C
動作温度範囲	(-40) °C ≤ T <sub>A</sub> ≤ +125 °C
接合部 ~ 周囲間の熱抵抗 (θ <sub>JA</sub> (Note 4))	
NS パッケージ番号 : MTC24B	95 °C /W

**DC 電氣的特性**

特記のない限り、以下の仕様値は + 3.0V<sub>DC</sub> ≤ V<sup>+</sup> ≤ + 5.5V<sub>DC</sub>、IN0 ~ IN6、R<sub>S</sub> = 25 Ω に対して適用されます。太文字表記のリミット値は T<sub>A</sub> = T<sub>J</sub> = T<sub>MIN</sub> ~ T<sub>MAX</sub> に対して適用され、他のリミット値はすべて T<sub>A</sub> = T<sub>J</sub> = 25 °C に対して適用されます (Note 7)。

Symbol	Parameter	Conditions	Typical (Note 8)	Limits (Note 9)	Units (Limits)
<b>POWER SUPPLY CHARACTERISTICS</b>					
V <sup>+</sup>	Supply Voltage		+3.3 +5.0	<b>+3.0</b> <b>+5.5</b>	V (min) V(max)
I <sup>+</sup>	Supply Current (Interface Inactive). (See section 5.0 for the I <sup>+</sup> equation).	Round robin conversion, V <sup>+</sup> = 5.5V	0.430	<b>0.580</b>	mA (max)
		Round robin conversion, V <sup>+</sup> = 3.8V	0.370	<b>0.520</b>	mA (max)
		Shutdown mode, V <sup>+</sup> = 5.5V	0.400	<b>0.540</b>	mA (max)
		Shutdown mode, V <sup>+</sup> = 3.8V	0.330	<b>0.480</b>	mA (max)
<b>TEMPERATURE-to-DIGITAL CONVERTER CHARACTERISTICS</b>					
	Temperature Error	(-40)°C ≤ T <sub>A</sub> ≤ +125°C (-25)°C ≤ T <sub>A</sub> ≤ +100°C		<b>±3</b> <b>±2</b>	°C (max) °C (max)
	Resolution			<b>0.0625</b>	°C (min)
<b>ANALOG-to-DIGITAL CONVERTER CHARACTERISTICS</b>					
n	Resolution (10 bits with full-scale at 2.56V)		2.5		mV
TUE	Total Unadjusted Error	(Note 10)		<b>±1</b>	% (max)
DNL	Differential Non-Linearity	(Note 11)		<b>±1</b>	LSb (max)
PSS	Power Supply Sensitivity		±0.05		% / V
t <sub>C</sub>	Total Monitoring Cycle Time	(Note 12)	728	<b>662</b> <b>810</b>	ms (min) ms (max)
<b>MULTIPLEXER/ADC INPUT CHARACTERISTICS</b>					
R <sub>ON</sub>	On Resistance		2	<b>10</b>	kΩ (max)
I <sub>ON</sub>	Input Current (On Channel Leakage Current)		±0.005		μA
I <sub>OFF</sub>	Off Channel Leakage Current		±0.005		μA
<b>FAN RPM-to-DIGITAL CONVERTER</b>					
	Fan RPM Error	(-40)°C ≤ T <sub>A</sub> ≤ +125°C		<b>±10</b>	% (max)

## DC 電氣的特性 (つづき)

特記のない限り、以下の仕様値は  $+3.0V_{DC} \leq V^+ \leq +5.5V_{DC}$ 、IN0 ~ IN6、 $R_S = 25\ \Omega$  に対して適用されます。太文字表記のリミット値は  $T_A = T_J = T_{MIN} \sim T_{MAX}$  に対して適用され、他のリミット値はすべて  $T_A = T_J = 25\ ^\circ\text{C}$  に対して適用されます (Note 7)。

Symbol	Parameter	Conditions	Typical (Note 8)	Limits (Note 9)	Units (Limits)
	Internal Clock Frequency	$(-40)^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	22.5	<b>20.2</b> <b>24.8</b>	kHz (min) kHz (max)
	FAN1 and FAN2 Nominal Input RPM (See Section 7.0)	Divisor = 1, Fan Count = 153 (Note 13)	8800		RPM
		Divisor = 2, Fan Count = 153 (Note 13)	4400		RPM
		Divisor = 3, Fan Count = 153 (Note 13)	2200		RPM
		Divisor = 4, Fan Count = 153 (Note 13)	1100		RPM
	Full-scale Count			<b>255</b>	(max)
<b>DIGITAL OUTPUTS: A0/NTEST_OUT, INT</b>					
$V_{OUT(1)}$	Logical "1" Output Voltage	$I_{OUT} = +5.0\ \text{mA}$ at $V^+ = +4.5\ \text{V}$ , $I_{OUT} = +3.0\ \text{mA}$ at $V^+ = +3.0\ \text{V}$		<b>2.4</b>	V (min)
$V_{OUT(0)}$	Logical "0" Output Voltage	$I_{OUT} = +5.0\ \text{mA}$ at $V^+ = +4.5\ \text{V}$ , $I_{OUT} = +3.0\ \text{mA}$ at $V^+ = +3.0\ \text{V}$		<b>0.4</b>	V (max)
<b>OPEN DRAIN OUTPUTS: GPO, RST_OUT / OS, GPI (CI)</b>					
$V_{OUT(0)}$	Logical "0" Output Voltage	$I_{OUT} = +5.0\ \text{mA}$ at $V^+ = +4.5\ \text{V}$ , $I_{OUT} = +3.0\ \text{mA}$ at $V^+ = +3.0\ \text{V}$		<b>0.4</b>	V (min)
$I_{OH}$	High Level Output Current	$V_{OUT} = V^+$	0.005	<b>1</b>	$\mu\text{A}$ (max)
	RST_OUT/OS, GPI (CI) Pulse Width		22.5	10	ms (min)
<b>OPEN DRAIN SERIAL BUS OUTPUT: SDA</b>					
$V_{OUT(0)}$	Logical "0" Output Voltage	$I_{OUT} = +3.0\ \text{mA}$ at $V^+ = +3.0\ \text{V}$		<b>0.4</b>	V (min)
$I_{OH}$	High Level Output Current	$V_{OUT} = V^+$	0.005	<b>1</b>	$\mu\text{A}$ (max)
<b>DIGITAL INPUTS: A0/NTEST_Out, A1-A2, BTI, GPI (Chassis Intrusion), INT_IN, and NTEST_IN / Reset_IN</b>					
$V_{IN(1)}$	Logical "1" Input Voltage			<b>2.0</b>	V (min)
$V_{IN(0)}$	Logical "0" Input Voltage			<b>0.8</b>	V (max)
VHYST	Hysteresis Voltage	$V^+ = +3.3\ \text{V}$	0.23		V
		$V^+ = +5.5\ \text{V}$	0.33		V
<b>SERIAL BUS INPUTS (SCL, SDA)</b>					
$V_{IN(1)}$	Logical "1" Input Voltage			<b><math>0.7 \times V^+</math></b>	V (min)
$V_{IN(0)}$	Logical "0" Input Voltage			<b><math>0.3 \times V^+</math></b>	V (max)
VHYST	Hysteresis Voltage	$V^+ = +3.3\ \text{V}$	0.67		V
		$V^+ = +5.5\ \text{V}$	1.45		V
<b>FAN TACH PULSE INPUTS (FAN1, FAN2)</b>					
$V_{IN(1)}$	Logical "1" Input Voltage			<b><math>0.7 \times V^+</math></b>	V (min)
$V_{IN(0)}$	Logical "0" Input Voltage			<b><math>0.3 \times V^+</math></b>	V (max)
VHYST	Hysteresis Voltage	$V^+ = +3.3\ \text{V}$	0.35		V
		$V^+ = +5.5\ \text{V}$	0.5		V
<b>ALL DIGITAL INPUTS Except for BTI</b>					
$I_{IN(1)}$	Logical "1" Input Current	$V_{IN} = V^+$	-0.005	<b>-1</b>	$\mu\text{A}$ (min)
$I_{IN(0)}$	Logical "0" Input Current	$V_{IN} = 0\ \text{V}_{DC}$	0.005	<b>1</b>	$\mu\text{A}$ (max)
$C_{IN}$	Digital Input Capacitance		20		pF
<b>BTI Digital Input</b>					
$I_{IN(1)}$	Logical "1" Input Current	$V_{IN} = V^+$	-1	<b>-10</b>	$\mu\text{A}$ (min)
$I_{IN(0)}$	Logical "0" Input Current	$V_{IN} = 0\ \text{V}_{DC}$ , $V^+ = +5.5\ \text{V}$	1	<b>2</b>	mA
$C_{IN}$	Digital Input Capacitance		20		pF

## AC 電氣的特性

特記のない限り、以下の仕様値は  $+3.0V_{DC} \leq V^+ \leq +5.5V_{DC}$  に対して適用されます。太文字表記のリミット値は  $T_A = T_J = T_{MIN} \sim T_{MAX}$  に対して適用され、他のリミット値はすべて  $T_A = T_J = 25^\circ C$  に対して適用されます (Note 14)。

Symbol	Parameter	Conditions	Typical (Note 8)	Limits (Note 9)	Units (Limits)
<b>SERIAL BUS TIMING CHARACTERISTICS</b>					
$t_1$	SCL (Clock) Period			<b>2.5</b> <b>100</b>	$\mu s$ (min) $\mu s$ (max)
$t_2$	Data In Setup Time to SCL High			<b>100</b>	ns (min)
$t_3$	Data Out Stable After SCL Low			<b>0</b>	ns (min)
$t_4$	SDA Low Setup Time to SCL Low (start)			<b>100</b>	ns (min)
$t_5$	SDA High Hold Time After SCL High (stop)			<b>100</b>	ns (min)
$t_{TIMEOUT}$	SCL or SDA time low for I <sup>2</sup> C bus reset			<b>25</b> <b>35</b>	ms (min) ms (max)

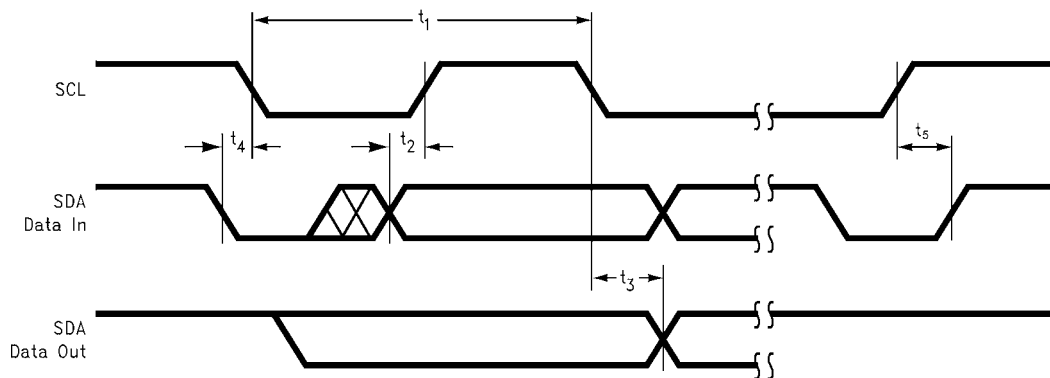


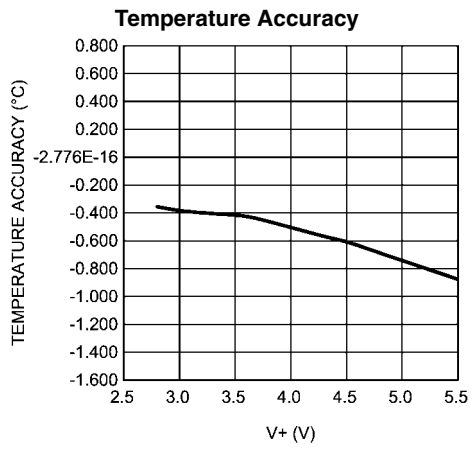
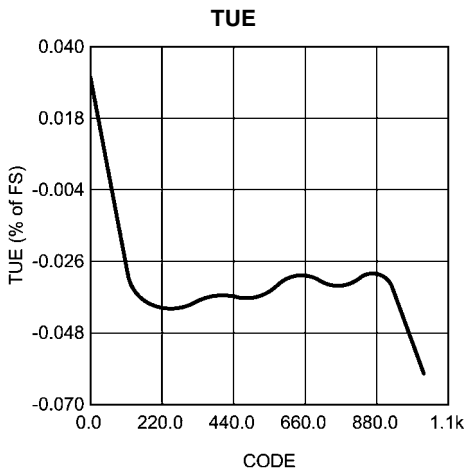
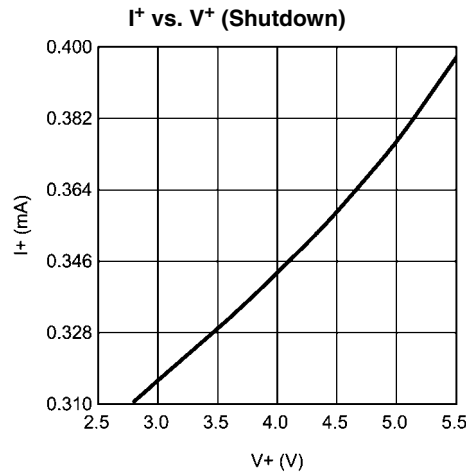
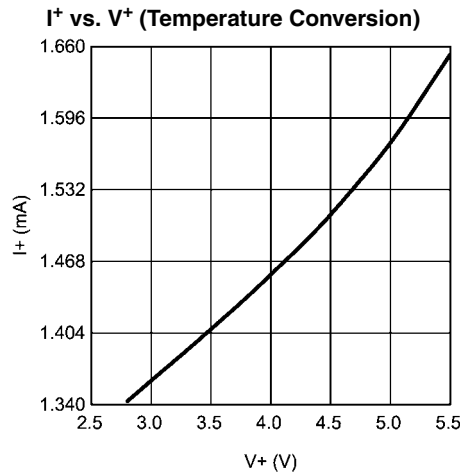
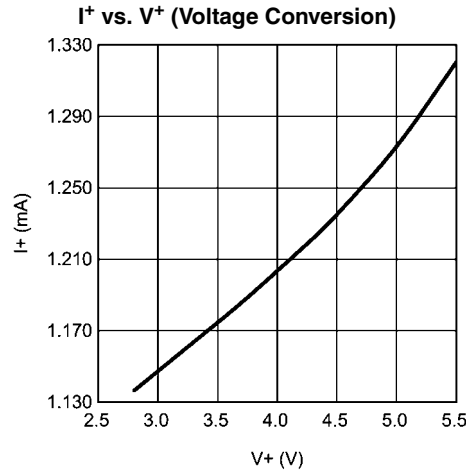
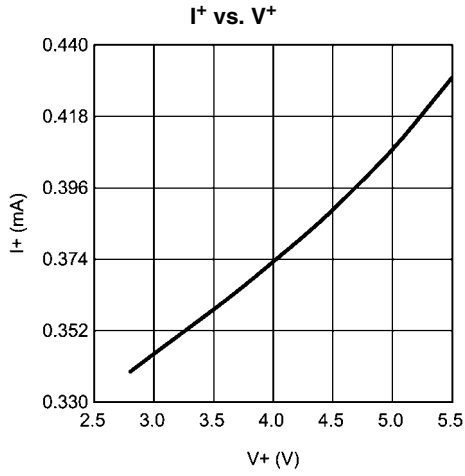
FIGURE 1. Serial Bus Timing Diagram

- Note 1:** 絶対最大定格とは、IC に破壊が発生する可能性のあるリミット値をいいます。動作定格とはデバイスが機能する条件を示しますが、特定の性能リミット値を保証するものではありません。保証された仕様および試験条件については「電氣的特性」を参照ください。保証された仕様は「電氣的特性」に記載されている試験条件においてのみ適用されます。記載の試験条件下でデバイスを動作させないと、いくつかの性能特性が低下することがあります。
- Note 2:** 特記のない限り、すべての電圧は GND を基準にして測定されています。
- Note 3:** いずれかのピンで入力電圧 ( $V_{IN}$ ) が電源電圧を超えた場合 ( $V_{IN} < (GND \text{ または } GND_A)$  あるいは  $V_{IN} > V^+$ )、そのピンの電流を 5mA 以下に制限しなければなりません。最大パッケージ入力定格電流が 30mA であるため、電源電圧範囲を超えて 5mA の電流を流せるピン数は 6 本に制限されます。「ピン説明」には、寄生成分か ESD 保護回路またはその両方が示されています。
- Note 4:** 温度上昇時の動作では、最大消費電力の定格を  $T_{Jmax}$ 、 $\theta_{JA}$ 、 $T_A$  (周囲温度) に従って下げなければなりません。任意の温度における最大許容消費電力は、 $P_D = (T_{Jmax} - T_A) / \theta_{JA}$  から求められます。
- Note 5:** 人体モデル (HBM) では、直列抵抗 1.5k $\Omega$  を介して 100pF のコンデンサから各ピンに放電させます。マシン・モデル (MM) の場合は、200pF のコンデンサから直接各ピンに放電させます。帯電デバイス・モデル (CDM) は、徐々に帯電したデバイス (例えば自動組立て装置内でフィーダを滑り落ちる場合など) が、ピンを介して急速に放電する現象をシミュレートしています。
- Note 6:** リフロー温度プロファイルは鉛を含むパッケージと、含まないものと異なります。
- Note 7:** 「ピン説明」表に示すように、各入力および出力は GND に対して ESD 構成により保護されています。入力電圧値が  $V^+$  から +0.3V 以内、GND から -0.3V 以内であれば、LM96080 の損傷は生じません。入力と電源レールとの間には寄生ダイオードが存在します。これらのダイオードが、50mV を超える電圧で順バイアスされた場合、A/D コンバータによる変換に誤差が生じることがあります。例えば、 $V^+ = 4.50V_{DC}$  の場合、変換精度を確保するには入力電圧は  $4.55V_{DC}$  以下にする必要があります。
- Note 8:** 代表値 (Typical) は、 $T_J = T_A = 25^\circ C$  で得られる最も標準的な数値です。
- Note 9:** リミット値はナショナル セミコンダクターの平均出荷品質レベル (AOQL) に基づき保証されます。
- Note 10:** 総合無調整誤差 (TUE) には、ADC のオフセット誤差、ゲイン誤差、直線性誤差が含まれます。
- Note 11:** リミット値は設計によって保証されています。
- Note 12:** 総監視サイクル時間には、温度変換、7つのアナログ入力電圧変換、2つのタコメータ読み出しが含まれます。変換レートの詳細については、「12.0 レジスタおよび RAM」に記載されたビット 0、レジスタ 07h の説明を参照してください。
- Note 13:** 総ファン・カウントは、ファン・タコメータ出力の 1 回転あたり 2 パルスを基準とした値です。
- Note 14:** タイミング特性は、SCL と SDA のエッジ・レートがほぼ同等の場合、シリアル・バス入力のロジック・レベル (立ち下がりがエッジが  $V_{IN(0)} = 0.3 \times V^+$ 、立ち上がりエッジが  $V_{IN(1)} = 0.7 \times V^+$ ) でテストされます。



代表的な性能特性

特記のない限り、以下の仕様値は  $+3.0V_{DC} \leq V^+ \leq +5.5V_{DC}$  に対して適用されます。太文字表記のリミット値は  $T_A = T_J = T_{MIN} \sim T_{MAX}$  に対して適用され、他のリミット値はすべて  $T_A = T_J = 25^\circ C$  に対して適用されます (Note 14)。



## 機能説明

### 1.0 概要

LM96080 は、7つのアナログ入力、温度センサ、デルタ-シグマ型 ADC (A/D コンバータ)、2つのファン速度カウンタ、ウォッチドッグ・レジスタ、各種の入出力を単一のチップ上に搭載しています。2線式シリアル・バス・インタフェースも備えています。LM96080 は、さまざまなコンピュータ・システムの電源、温度、ファンの監視を実行できます。また、LM80 とのピン/ソフトウェア下位互換を確保しています。

LM96080 では、LSB (最下位ビット) が 2.5mV の重み付けでアナログ入力を 10 ビットの分解能に継続的に変換し、入力範囲は 0V ~ 2.56V となっています。アナログ入力 IN0 ~ IN6 は、一般的な通信インフラ・システムに搭載された複数の電源に接続されます。温度は 9 ビットまたは 12 ビットの 2 の補数に変換可能であり、分解能はそれぞれ 0.5 °C /LSB または 0.0625 °C /LSB です。

ファン入力は、ファン故障インジケータとタコメータ信号のいずれにも対応できるようにプログラム可能です。さらにファン故障信号は、アクティブ High とアクティブ Low のいずれにもプログラム可能です。ファン入力はファンからのタコメータ・パルスの間隔を測定するので、ファン速度が遅くなるほどカウントは大きくなります。ファン入力はデジタル入力であり、遷移レベルは「電気的特性」の「Fan Tach Pulse Inputs」に基づきます。フルスケールのファン・カウントは 255 (8 ビット・カウンタ) で、これはファンが停止しているか、きわめて低速であることを表しています。公称速度は 153 カウントを基準としており、1,100RPM ~ 8,800RPM の範囲でプログラム可能です。立ち上がり時間や立ち下がり時間が長いときに備えて、シグナル・コンディショニング回路が搭載されています。

LM96080 は数多くの内部レジスタを備えています。以下に例を示します。

- **構成レジスタ** : 制御と構成を行います。
- **割り込みステータス・レジスタ** : 各ウォッチドッグ・リミット値または割り込みイベントのステータスを示す2つのレジスタです。
- **割り込みマスク・レジスタ** : 個々の割り込みソースをマスクするほか、両方のハードウェア割り込み出力のそれぞれを個別にマスクできます。
- **ファン除数/RST\_OUT/OS レジスタ** : このレジスタのビット 0 ~ 5 には、FAN1 入力と FAN2 入力の除数ビットが格納されます。ビット 6 ~ 7 は、RST\_OUT/OS 出力の機能を制御します。
- **OS 構成 / 温度分解能レジスタ** : OS (過温度シャットダウン) の構成は、このレジスタの下位 3 ビットによって制御されます。

ビット 3 は、12 ビット温度変換をイネーブルにします。ビット 4 ~ 7 には、12 ビット分解能での温度読み出し値の下位 4 ビットが反映されます。

- **変換レート・レジスタ** : ラウンド・ロビン・サイクルの変換レートを連続または 728ms に設定します。
- **電圧 / 温度チャネル・ディスエーブル・レジスタ** : 電圧入力とローカル温度変換をディスエーブルにできます。
- **数値 RAM** : 温度、電圧、ファン・カウント、ファン除数 / RST\_OUT/OS レジスタのリミット値に関する監視結果はすべて数値 RAM に格納されます。数値 RAM は合計 32 バイトで構成されます。最初の 10 バイトにはすべての監視結果が、次の 20 バイトにはウォッチドッグ・レジスタのリミット値が、最上位の 2 バイトにはメーカー ID とデバイス・ステッピング / デバイ・レビジョン ID 格納されます。

LM96080 は、標準モード (Sm、100kbps) と高速モード (Fm、400kbps) という I<sup>2</sup>C インタフェースの 2 つの動作モードに対応しています。I<sup>2</sup>C デジタル制御ライン上にアナログ・フィルタを搭載してノイズ耐性を改善し、SDA や SCL に対する TIMEOUT リセット機能をサポートして I<sup>2</sup>C バスのロックアップを防止しています。3 つのアドレス・ピン (A0 ~ A2) により、単一のバス上で最大 8 個のデバイスに対応できます。

LM96080 はイネーブルになると、各測定を順番に実行し、変換レート・レジスタ (アドレス 07h) の設定に基づいてこの動作を繰り返します。各測定値は、ウォッチドッグ、すなわちリミット・レジスタ (アドレス 2Ah ~ 2Dh) に格納された値と比較されます。測定値がプログラム済みリミット値を超えていると、割り込みステータス・レジスタ (アドレス 01h ~ 02h) 内の対応する割り込みがセットされます。

出力割り込みラインについては、 $\overline{\text{INT}}$  と  $\overline{\text{RST\_OUT/OS}}$  の 2 つが用意されています。 $\overline{\text{INT}}$  は、各割り込みソースのマスクと各出力のマスクを使って完全にプログラムすることができます。 $\overline{\text{RST\_OUT/OS}}$  は、温度読み出しウォッチドッグ・レジスタ専用です。ファン除数レジスタには、ハードウェア割り込みをイネーブルまたはディスエーブルにするための制御ビットがあります。

また、割り込み出力ピン  $\overline{\text{INT}}$  にデジタイズ・チェーン接続可能なデジタル入力も備えています。このデジタイズ・チェーン接続は、複数の外付け温度センサ (LM75 または LM73) を BTI (基板温度割り込み) 入力や GPI (ケース開閉) 入力に接続すれば可能になります。GPI 入力は、PC のケースが開けられたときなどにラッチする外付け回路からアクティブ High 信号を入力するように設計されています。

## 機能説明 (つづき)

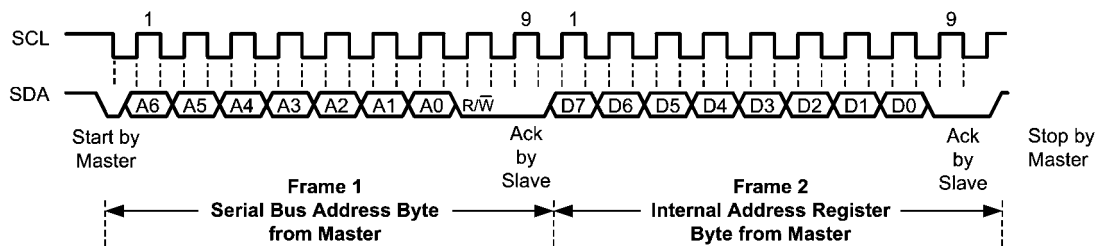
## 2.0 インタフェース

## 2.1 LM96080 の内部レジスタ

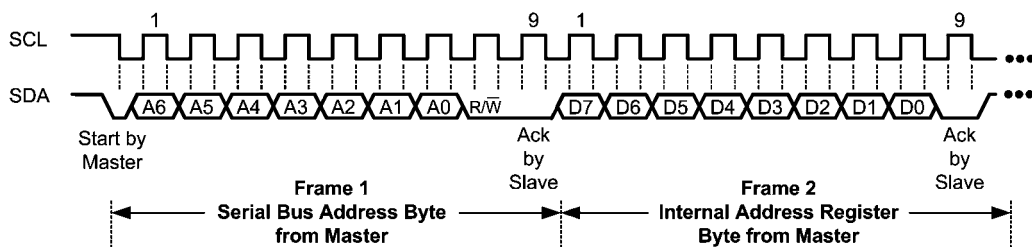
TABLE 1. The internal registers and their corresponding internal LM96080 address are as follows:

レジスタ	LM96080 の内部アドレス (16 進数)	電源投入時の値 (2 進数)	説明
構成レジスタ	00h	0000 1000	
割り込みステータス・レジスタ 1	01h	0000 0000	
割り込みステータス・レジスタ 2	02h	0000 0000	
割り込みマスク・レジスタ 1	03h	0000 0000	
割り込みマスク・レジスタ 2	04h	0000 0000	
ファン除数 /RST_OUT/OS レジスタ	05h	0001 0100	FAN1 および FAN2 の除数 = 2 (153 カウント = 4,400RPM)
OS 構成 / 温度分解能レジスタ	06h	0000 0001	
変換レート・レジスタ	07h	0000 0000	
電圧 / 温度チャンネル・ディスエーブル・レジスタ	08h	0000 0000	電圧監視入力をディスエーブルにすることが可能
数値 RAM	20h ~ 29h	不定	入力およびファンの読み出し値
数値 RAM	2Ah ~ 3Dh	不定	リミット・レジスタ
数値 RAM	3Eh	0000 0001	メーカー ID
数値 RAM	3Fh	0000 1000	ステッピング / ダイ・レビジョン ID

## 2.2 シリアル・バス・インタフェース

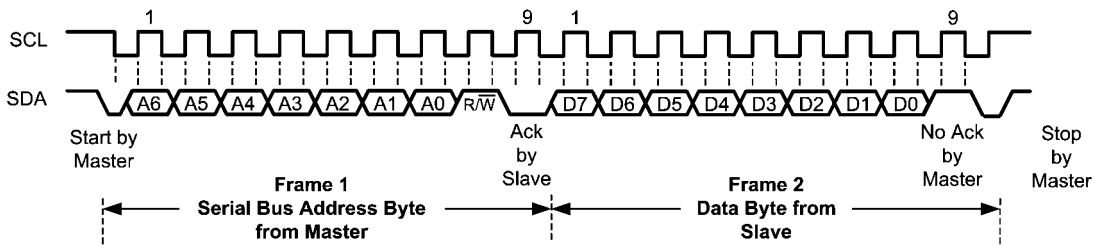


(a) Internal Address Register Set Only

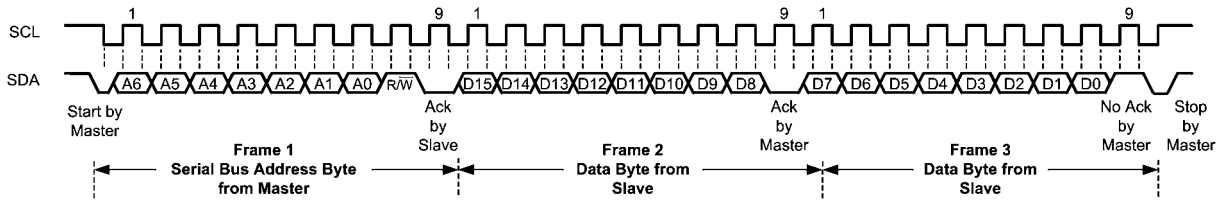


(b) Internal Address Register Set with Data Byte Write

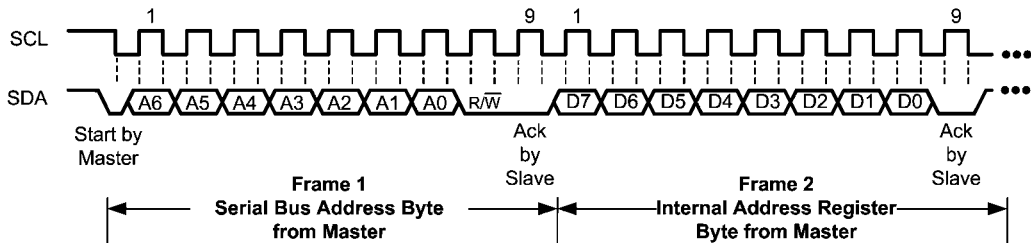
機能説明 (つづき)



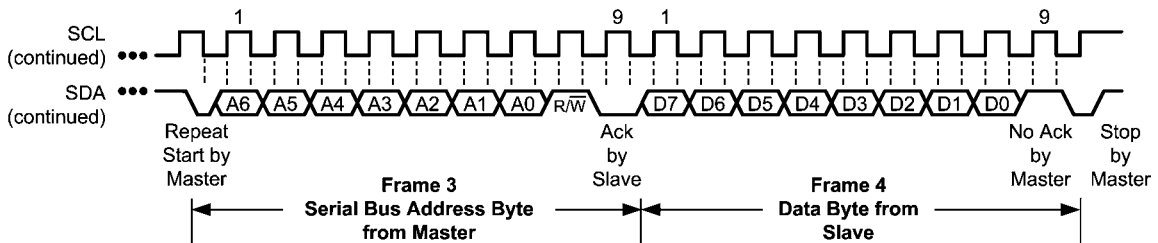
(c) Single Byte Read from Register with Preset Internal Address Register



(d) Double Byte Read from Register with Preset Internal Address Register



(e) Single Byte Read from Register with Internal Address Set using a Repeat Start



(f) Double Byte Read from Register with Internal Address Set using a Repeat Start

FIGURE 2. Serial Bus Timing

## 機能説明 (つづき)

シリアル・バスの制御ラインは、SDA (シリアル・データ)、SCL (シリアル・クロック)、A0 ~ A2 (アドレス) の各ピンで構成されています。LM96080 はスレーブとしてのみ動作できます。SCL ラインはシリアル・インタフェースのみを制御し、A/D コンバータやファン・カウンタなど LM96080 内のその他のクロック機能はすべて、別の非同期内部クロックによって制御されます。

シリアル・バス・インタフェースを使用する場合、書き込みは必ず、LM96080 のシリアル・バス・インタフェース・アドレス・バイト、内部アドレス・レジスタ・バイト、データ・バイトの順序で行われます。

読み出しには、次の 2 つの場合があります。

1. 内部アドレス・レジスタが目的のアドレスであることが判明している場合は、シリアル・バス・インタフェース・アドレス・バイトに続いて、LM96080 から読み出されたデータ・バイトを読み出します。

2. 内部アドレス・レジスタの値が不明な場合は、シリアル・バス・インタフェース・アドレス・バイトに続いて、内部アドレス・レジスタ・バイトを LM96080 に書き込みます。次に、シリアル通信を再開し、シリアル・バス・インタフェース・アドレス・バイトに続いて、LM96080 から読み出されたデータ・バイトを読み出します。

LM96080 での電源投入時のデフォルト・シリアル・バス・アドレスは、2 進数で 0101(A2)(A1)(A0) です。A0 ~ A2 はシリアル・バス・アドレスを表します。

LM96080 でサポートされている通信の組み合わせをすべて、Figure 2 のシリアル・バス・インタフェース・タイミング図に示します。

## 機能説明 (つづき)

### 3.0 LM96080 の使用法

#### 3.1 電源投入

LM96080 は初回の電源投入時、一部のレジスタに対して「パワーオン・リセット」を実行します。Table 1 に、電源投入時の各レジスタの状態を示します。電源投入時の値が示されていないレジスタは、電源投入時の状態が不定です (これには数値 RAM とウォッチドッグ・リミット値も含まれます)。ほとんどのアプリケーションでは通常、電源投入後の最初の動作としてウォッチドッグ・リミット値を数値 RAM に書き込みます。

#### 3.2 リセット

構成レジスタの INITIALIZATION ビット (アドレス 00h、ビット 7) では、パワーオン・リセットと同じ動作が行われます。電源投入直後は、数値 RAM の変換結果 (アドレス 20h ~ 29h) と数値 RAM のウォッチドッグ・リミット値 (アドレス 2Ah ~ 3Dh) はリセットされず、不定になっています。数値 RAM に有効な変換結果が格納されているか、数値 RAM のウォッチドッグ・リミット値がすでに設定されている場合には、これらの値は構成レジスタの INITIALIZATION の影響を受けません (アドレス 3Eh と 3Fh を除きます)。パワーオン・リセットまたは構成レジスタの INITIALIZATION ビットによって、次のレジスタがクリアまたは初期化されます (初期値は Table 1 を参照)。

1. 構成レジスタ
2. 割り込みステータス・レジスタ 1
3. 割り込みステータス・レジスタ 2
4. 割り込みマスク・レジスタ 1
5. 割り込みマスク・レジスタ 2
6. ファン除数 /RST\_OUT/OS レジスタ
7. OS 構成 / 温度分解能レジスタ
8. 変換レート・レジスタ
9. 電圧 / 温度チャンネル・ディスエーブル・レジスタ
10. 数値 RAM レジスタ (アドレス 3Eh と 3Fh のみ)

構成レジスタの INITIALIZATION は、構成レジスタ (アドレス 00h) のビット 7 を High にセットすると実行されます。このビットはセット後、自動的にクリアされます。

NTEST\_IN/Reset\_IN ピンを 50ms 以上 Low にすると、LM96080 を「パワーオン状態」にリセットできます。

#### 3.3 構成レジスタの使用法

構成レジスタ (アドレス 00h) は、LM96080 の制御を行います。電源を投入すると、A/D コンバータが停止し、INT\_Clear (ビット 3) がアサートされ、INT および RST\_OUT/OS ハードワイヤ出力がクリアされます。構成レジスタは、LM96080 の起動と停止、INT 出力のイネーブルとディスエーブル、GPI (CI) ピンや GPO I/O ピンのクリアとセット、RST\_OUT/OS ピンのリセット・パルスの起動を行い、3.2 セクションで説明したリセット機能を実行します。

構成レジスタのビット 0 (START) は、LM96080 の監視ループを制御します。ビット 0 を Low にセットすると、LM96080 の監視ループが停止し、LM96080 がシャットダウン・モードに入って、消費電力が減少します。シリアル・バスの通信は LM96080 の

いずれのレジスタでも可能ですが、このラインで活動が行なわれると消費電力が増加します。ビット 0 を High にセットすると、後で説明するように、監視ループが開始されます。

構成レジスタのビット 1 (INT イネーブル) を High にセットすると、INT 割り込みのハードワイヤ出力がイネーブルになります。

構成レジスタのビット 2 (INT 極性選択) は、INT ピンを NMOS にするか PMOS オープンドレインにするかを定義します。

ビット 3 (INT\_Clear) を High にセットすると、INT 出力がクリアされます。LM96080 の監視機能は、ビット 3 が Low にセットされるまで停止しています。割り込みステータス・レジスタ (アドレス 01h ~ 02h) の内容は影響を受けません。

ビット 4 (RESET) を High にセットすると、OS ピン・イネーブル (アドレス 05h、ビット 6) = 0 および RST\_OUT/OS イネーブル (アドレス 05h、ビット 7) = 1 の場合、RST\_OUT/OS 出力から 10ms の RESET 信号が発信されます。

ビット 5 (Chassis Clear) を High にセットすると、GPI (ケース開閉) ピンが 10ms の間 Low になります。

構成レジスタのビット 6 (GPO) は、GPO 出力をセットまたはクリアします。このピンは、外付けの電源制御 MOSFET をアクティブ化することにより、ソフトウェア電源制御で利用できます。

#### 3.4 変換の開始

LM96080 の監視機能 (アナログ入力、温度、ファン速度) は、構成レジスタへの書き込みを行い、INT\_Clear (ビット 3) を Low に、START (ビット 0) を High にセットすることによって開始されます。LM96080 はすべてのアナログ入力、温度、ファン速度入力に対してラウンド・ロビン式監視を実行します。監視対象項目の順序は、以下に示すように、数値 RAM 内での位置に対応しています (温度読み出しを除きます)。

1. 温度
2. IN0
3. IN1
4. IN2
5. IN3
6. IN4
7. IN5
8. IN6
9. Fan 1
10. Fan 2

#### 3.5 変換結果の読み出し

変換結果は数値 RAM (アドレス 20h ~ 29h) から得られます。変換結果はいつでも読み出すことができ、最新の变換結果を得られます。通信の開始時に変換が実行中であると、その変換が完了しても、通信が完了するまで内部レジスタは更新されません。

LM96080 の電源投入時におけるイベントは通常、次の順序で行われます。

1. ウォッチドッグ・リミット値の設定
2. 割り込みマスクの設定
3. LM96080 監視プロセスの開始

## 機能説明 (つづき)

## 4.0 アナログ入力

10ビット A/D コンバータの LSB は  $2.5\text{mV}$  ( $2.56/2^{10}$ ) なので、入力範囲は  $0\text{V} \sim 2.5575\text{V}$  ( $2.56 - 1\text{LSB}$ ) になります。これは、すべてのアナログ入力に当てはまります。ほとんどの監視アプリケーションでは通常、これらの入力は電源に接続されます。 $2.5\text{V}$ 、 $3.3\text{V}$ 、 $\pm 5\text{V}$ 、 $\pm 12\text{V}$  の入力は、外付け抵抗で入力範囲内の目標値まで減衰させる必要があります。どのような場合でも、 $V^+$  を超えないように注意してください。

Figure 3 に示すような一般的なアプリケーションでは、LM96080 のアナログ入力を  $1.9\text{V}$  にする入力分圧抵抗が選択されます。これは適切な電圧分解能を得るには十分高い値であり、電源電圧の上昇に対しても約 25% の余裕を備えています。抵抗の選択を容易にするには、まず  $R2$  の値を設定してください。 $R2$  と  $R4$  の値は  $10\text{k}\Omega \sim 100\text{k}\Omega$  の間で選択します。これは、入力漏れ電流による誤差を防ぐには十分低い値であり、オーバードライブ状態での入力を保護し、ソースの負荷を最小限に抑えるには十分に高い値です。次に、Figure 3 に示すように、入力が  $1.9\text{V}$  になるように  $R1$  と  $R3$  を選択します。

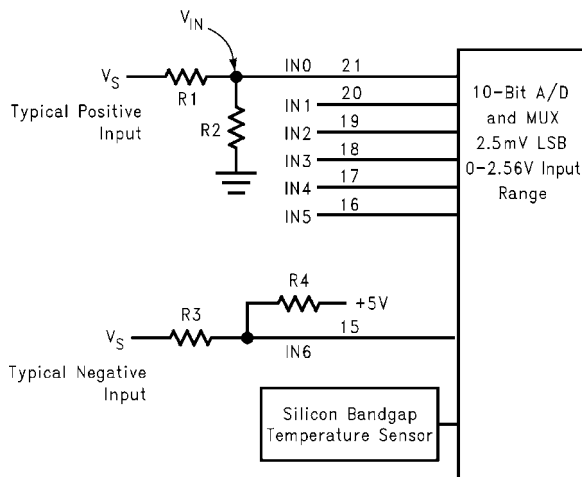


FIGURE 3. Input Examples. Resistor values shown in table provide approximately 1.9V at the analog inputs.

TABLE 2.  $V_{IN} = 1.9\text{V}$  for Different R Values

電圧測定値 ( $V_S$ )	$R1$ または $R3$	$R2$ または $R4$	アナログ入力での電圧 (ADCコード 760)
+ 2.5V	23.7k $\Omega$	75k $\Omega$	+ 1.9V
+ 3.3V	22.1k $\Omega$	30k $\Omega$	+ 1.9V
+ 5.0V	24k $\Omega$	14.7k $\Omega$	+ 1.9V
+ 12V	160k $\Omega$	30.1k $\Omega$	+ 1.9V
- 12V	160k $\Omega$	35.7k $\Omega$	+ 1.9V
- 5V	36k $\Omega$	16.2k $\Omega$	+ 1.9V

入力電圧が正の場合、 $R1$  の計算式は次のようになります。

$$R1 = [(V_S - V_{IN}) / V_{IN}] R2$$

入力電圧が負の場合、 $R3$  の計算式は次のようになります。

$$R3 = [(V_S - V_{IN}) / (V_{IN} - 5V)] R4$$

入力電流が「絶対最大定格」の「各ピンの入力電流」の値を超えないように外付け抵抗を接続する必要があります。通常は入りにアッテネータ・ネットワークを接続すれば、この条件を満たせます。LM96080 の電源オフ時にアッテネータをターンオンせずに入力が行われる可能性のある場合は、約  $10\text{k}\Omega$  の抵抗を入力と直列に追加して入力電流の制限が必要です。

5.0 消費電流 ( $I^+$ )

「電気的特性」の消費電流 ( $I^+$ ) の測定値は、特定の電源電圧におけるラウンド・ロビン変換とシャットダウン・モードのみに適用されます。異なる電源電圧におけるラウンド・ロビン・モードの消費電流  $I^+$  を計算するには、次の式を使います。

$$I^+ = \frac{(1293 \times I^+_{TEMP}) + (1116 \times 7 \times I^+_{VOLTAGE}) + (253037 \times I^+_{SHUTDOWN})}{262,142}$$

FIGURE 4.  $I^+$  Calculation

$I^+_{TEMP}$ 、 $I^+_{VOLTAGE}$ 、 $I^+_{SHUTDOWN}$  の各値は、「代表的な性能特性」のグラフから取得できます。

## 機能説明 (つづき)

### 6.0 レイアウトとグラウンド

アナログ入力では、AGND ピンか、低ノイズの電源を基準にしたときに最適な精度を得られます。アナログ・グラウンドの場合、独立した低インピーダンスのグラウンド・プレーンを用意して、分圧抵抗とアナログ部品のグラウンド点にすれば最適な性能を得られますが、必須ではありません。分圧抵抗などのアナログ部品は、物理的に LM96080 のできる限り近くに配置する必要があります。

V<sup>+</sup>、ピン 9、グラウンドの間に 10 μF (電解またはタンタル) と 0.1 μF (セラミック) のバイパス・コンデンサを並列接続した電源バイパスも、LM96080 のできる限り近くに配置してください。

### 7.0 ファン入力

タコメータ出力を備えたファンからの信号を受け入れる入力を用意されています。これは、「電気的特性」の「Fan Tach Pulse Inputs」に基づいて設定されたロジック・レベル入力です。LM96080 のシグナル・コンディショニングは、ファン・タコメータ出力で一般的な遅い立ち上がり時間や立ち下がり時間にも対応します。最大入力信号範囲は 0V ~ + 5.5V です。0V ~ + 5.5V を超えるファン出力から入力がある場合は、抵抗分圧回路またはダイオード・クランピングを使用して、入力を許容範囲内に収める必要があります。R2 は、入力漏れ電流による過度の誤差電圧が生じないように選択します。R1 は、R2 に基づいて、最小入力が 2V、最大入力が 5.5V になるように選択します。最適なノイズ耐性を得るには、最大入力が 5.5V に近づくように R1 をできる限り小さくします。または、シャント・リファレンスキャパシタ・ダイオードを使用して、入力レベルをクランプしてください。

LM96080 の電源が切断されているときでもファンに電力を供給できますが、「絶対最大定格」を満たして LM96080 の入力を保護しなければなりません。ほとんどの場合、プルアップ抵抗を備えたオープン・コレクタ出力では、基本的にこの電流が制限されます。この最大電流を超える可能性がある場合は、大容量のプルアップ抵抗を使用するか、ファン入力と直列に抵抗を接続する必要があります。

ファン入力はファン信号の 1 周期の間、内蔵の 22.5kHz 発信器を 8 ビット・カウンタ (最大カウント = 255) にゲートします。デフォルトの除数は 2 (選択肢は 1、2、4、8) に設定されており、1 回転あたり 2 パルスが発生する 4,400RPM のファンについては公称 153 カウントになります。一般的には、通常回転数の 70% をファンの故障と見なしており、この時点でのカウントは 219 になります。

ファンのカウントは次の式で決定します。

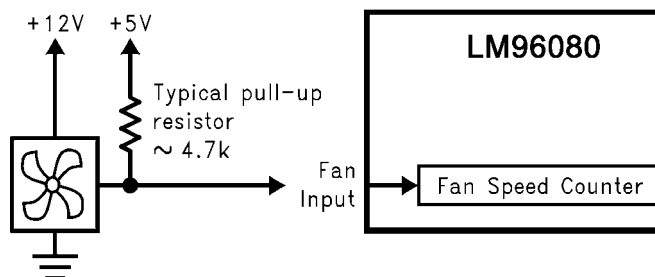
$$\text{Count} = \frac{1.35 \times 10^6}{\text{RPM} \times \text{Divisor}}$$

例えば、タコメータの周波数が 150Hz の場合、回転数は 4,500 [RPM = (周波数) × (60 秒 / 分) / (2 パルス / 回転)] になります。デフォルトの除数は 2 なので、上の式によるとカウントは 150 になります。

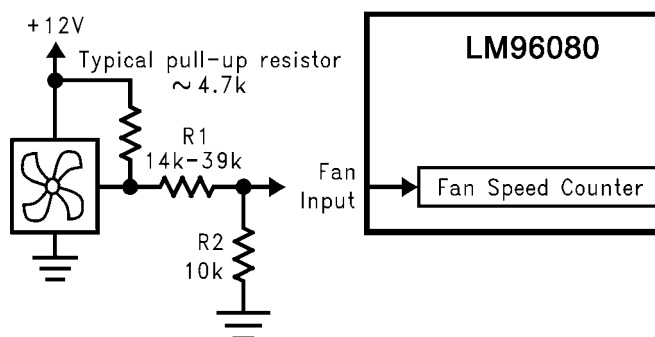
ファン 1 とファン 2 の除数は、ファン除数 /RST\_OUT/OS レジスタ (アドレス 05h) によってプログラム可能です。

FAN1 と FAN2 の入力は、レベル・センス割り込み入力としてもプログラムできます。

1 回転あたり 1 パルスしか発生しないファンの場合は、2 パルス発生するファンの 2 倍に除数を設定して、公称ファン・カウントを 153 で維持してください。したがって、公称回転数 4,400RPM で 1 回転あたり 1 パルス発生するファンでは、除数を 4 に設定します。



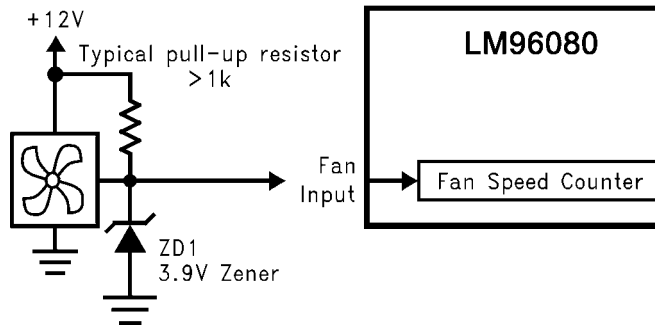
(a) Fan with Tach Pull-Up to +5V



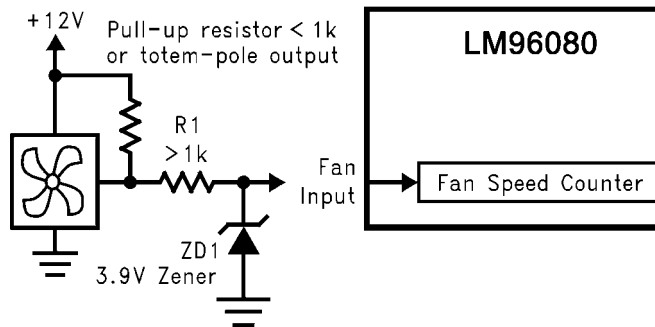
(b) Fan with Tach Pull-Up to +12V, or Totem-Pole Output and Resistor Attenuator



機能説明 (つづき)



(c) Fan with Tach Pull-Up to +12V and Diode Clamp



(d) Fan with Strong Tach Pull-Up or Totem Pole Output and Diode Clamp

FIGURE 5. Alternatives for Fan Inputs

次の表に、さまざまな除数と周波数を使ったカウントの計算例を示します。カウントは、1回転あたり2パルスのタコメータ出力に基づいています。

RPM	1回転あたりの時間	「2で除算」した場合のカウント (デフォルト、10進数)	コメント
4400	13.64ms	153カウント	標準のRPM
3080	19.48ms	219カウント	70%のRPM
2640	22.73ms	255カウント(最大カウント)	60%のRPM

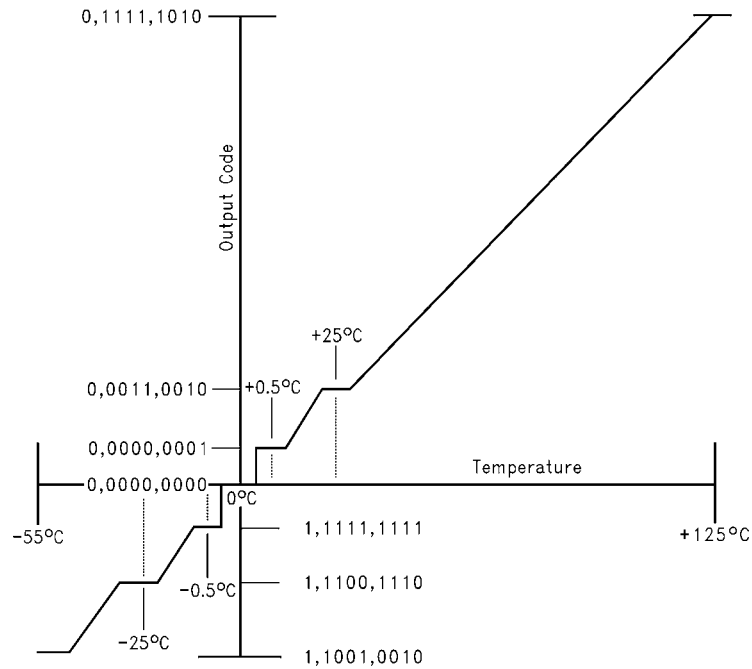
モード選択	公称 RPM	1回転あたりの時間	特定の速度でのカウント (10進数)	70%のRPM	1回転あたりの時間 (70%のRPMの場合)
1で除算	8800	6.82ms	153	6160	9.74ms
2で除算	4400	13.64ms	153	3080	19.48ms
4で除算	2200	27.27ms	153	1540	38.96ms
8で除算	1100	54.54ms	153	770	77.92ms

## 機能説明 (つづき)

## 8.0 温度測定システム

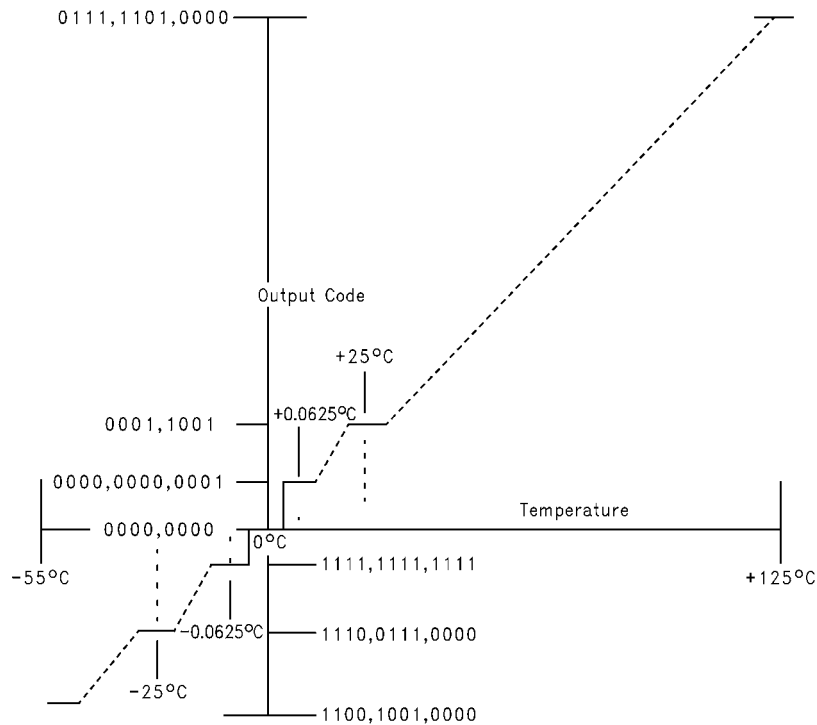
LM96080 のデルタ- $V_{BE}$  型温度センサとデルタ-シグマ型 A/D コンバータは、温度を 9 ビットまたは 12 ビットの 2 の補数に変

換します。また、ユーザーによってプログラム可能な高温設定ポイントおよび過温度設定ポイントや、ヒステリシス値に対して読み出し値を比較する 8 ビット・デジタル・コンパレータも搭載されています。



(わかりやすいように非線形のスケールを使用)

FIGURE 6. 9-bit Temperature-to-Digital Transfer Function



(わかりやすいように非線形のスケールを使用)

FIGURE 7. 12-bit Temperature-to-Digital Transfer Function

## 機能説明 (つづき)

### 8.1 温度データ・フォーマット

温度データは温度読み出しレジスタ (アドレス 27h) から読み出されます。温度リミット値は、高温、高温ヒステリシス、 $\overline{OS}$  温度、 $\overline{OS}$  温度ヒステリシスの各リミット・レジスタ (アドレス 38h ~ 3Bh) に対して読み出しと書き込みが可能です。これらのリミット値はそれぞれ、 $T_{hot}$ 、 $T_{hot\ hyst}$ 、 $T_{os}$ 、 $T_{os\ hyst}$  と呼ばれます。各リミット値は、LSB (最下位ビット) が  $1^\circ\text{C}$  に相当する、8 ビットの 2 の補数で表現されます。

温度	デジタル出力	
	2 進数	16 進数
+ 125 $^\circ\text{C}$	0111 1101	7Dh
+ 25 $^\circ\text{C}$	0001 1001	19h
+ 1.0 $^\circ\text{C}$	0000 0001	01h
+ 0 $^\circ\text{C}$	0000 0000	00h
- 1.0 $^\circ\text{C}$	1111 1111	FFh
- 25 $^\circ\text{C}$	1110 0111	E7h
- 55 $^\circ\text{C}$	1100 1001	C9h

デフォルトでは、温度読み出しレジスタは、1LSB が  $0.5^\circ\text{C}$  の分解能である 2 の補数形式の 9 ビット・デジタル・データで表わされます。

温度	デジタル出力	
	2 進数	16 進数
+ 125 $^\circ\text{C}$	0 1111 1010	0 FAh
+ 25 $^\circ\text{C}$	0 0011 0010	0 32h
+ 1.5 $^\circ\text{C}$	0 0000 0011	0 03h
+ 0 $^\circ\text{C}$	0 0000 0000	0 00h
- 0.5 $^\circ\text{C}$	1 1111 1111	1 FFh
- 25 $^\circ\text{C}$	1 1100 1110	1 CEh
- 55 $^\circ\text{C}$	1 1001 0010	1 92h

温度レジスタのデータは、1LSB が  $0.0625^\circ\text{C}$  である 2 の補数形式の 12 ビット・デジタル・データでも表せます。

温度	デジタル出力	
	2 進数	16 進数
+ 125 $^\circ\text{C}$	0111 1101 0000	7 D0h
+ 25 $^\circ\text{C}$	0001 1001 0000	1 90h
+ 1.0 $^\circ\text{C}$	0000 0001 0000	0 10h
+ 0.0625 $^\circ\text{C}$	0000 0000 0001	0 01h
0 $^\circ\text{C}$	0000 0000 0000	0 00h
( - 0.0625 ) $^\circ\text{C}$	1111 1111 1111	F FFh
( - 1.0 ) $^\circ\text{C}$	1111 1111 0000	F F0h
( - 25 ) $^\circ\text{C}$	1110 0111 0000	E 70h
( - 55 ) $^\circ\text{C}$	1100 1001 0000	C 90h

シングル・バイト読み出しの場合、温度読み出し値の 8MSB (最上位ビット) は、数値 RAM (アドレス 27h) に格納されます。温度読み出し値の残りは、 $\overline{OS}$  構成 / 温度分解能レジスタ (アドレス 06h) のビット 4 ~ 7 に格納されます。9 ビット・フォーマットでは、ビット 7 のみが有効なビットです。また、レジスタ・アドレス 27h でダブル・バイト読み出しを行なうと、9 ビットまたは 12 ビットをすべて読み出せます。

### 8.2 温度割り込み

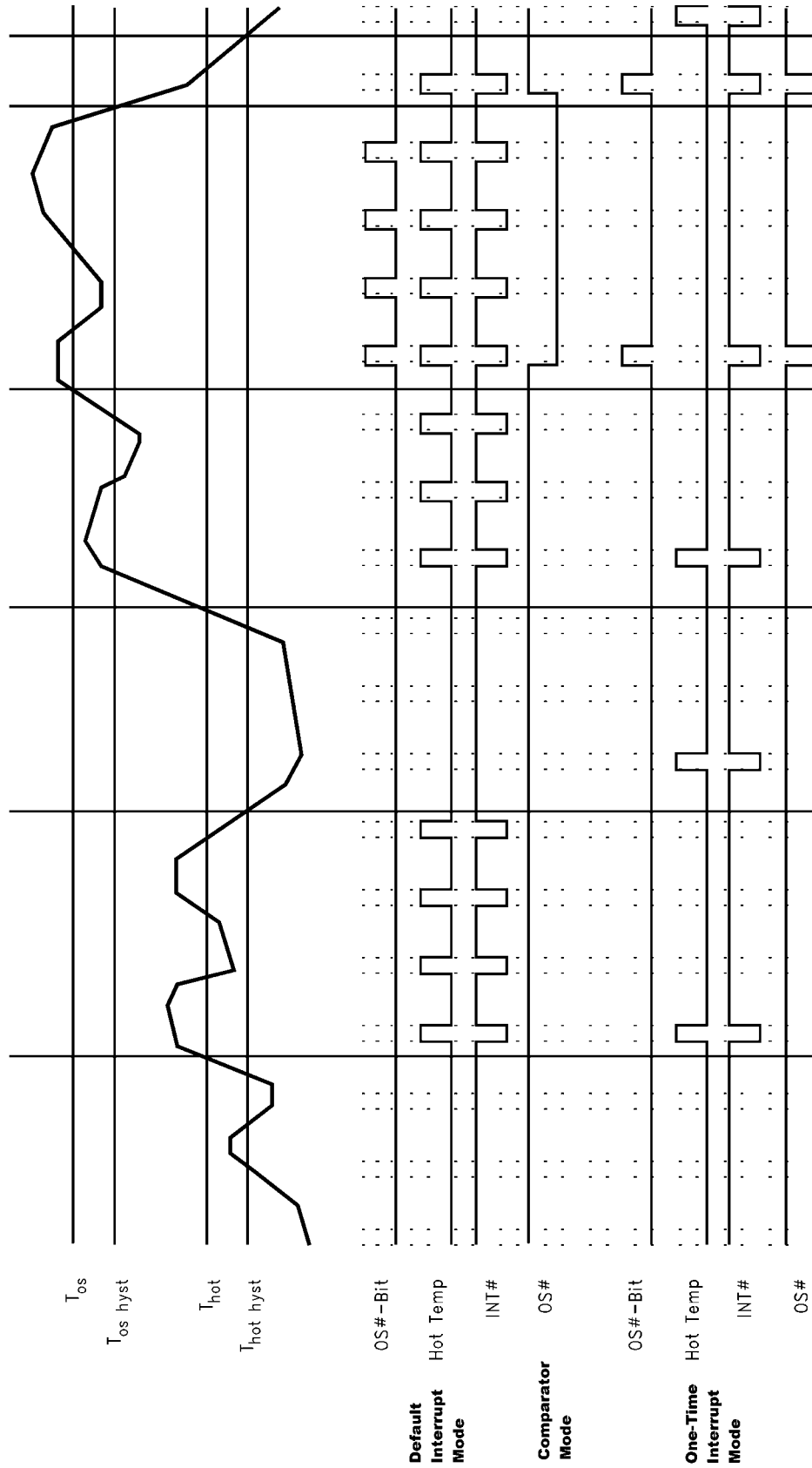
温度読み出しについては、LM96080 の  $\overline{INT}$  出力と  $\overline{OS}$  出力に影響を与える数値 RAM のウォッチドッグ・リミット値が 4 つあります。4 つのリミット値とは、 $T_{hot}$ 、 $T_{hot\ hyst}$ 、 $T_{os}$ 、 $T_{os\ hyst}$  の各リミット・レジスタ (アドレス 38h ~ 3Bh) です。割り込み動作モードには、「デフォルト割り込み」モード、「ワンタイム割り込み」モード、「コンパレータ」モードの 3 種類があります。LM96080 の  $\overline{OS}$  出力は、「ワンタイム割り込み」モードと「コンパレータ」モードにプログラムできます。 $\overline{INT}$  は、「デフォルト割り込み」モードと「ワンタイム割り込み」モードにプログラムできます。各モードについて説明します (温度割り込み応答図を参照)。

「デフォルト割り込み」モードでは次のように動作します。 $T_{hot}$  を超えると割り込みが発生し、割り込みステータス・レジスタ 1 (アドレス 01h) を読み出してリセットするか、構成レジスタの  $\overline{INT\_Clear}$  ビット (アドレス 00h、ビット 3) でクリアするまで、割り込みのアクティブ状態が維持されます。 $T_{hot}$  を超えることによって割り込みイベントが発生すると、リセットされても、次の温度変換の完了後に再び割り込みが発生します。温度が  $T_{hot\ hyst}$  未満になるまで割り込みは発生を繰り返し、 $T_{hot\ hyst}$  未満になると、割り込み出力が自動的にクリアされます。

「ワンタイム割り込み」モードでは次のように動作します。 $T_{hot}$  を超えると割り込みが発生し、割り込みステータス・レジスタ 1 を読み出してリセットするか、構成レジスタの  $\overline{INT\_Clear}$  ビットでクリアするまで、割り込みのアクティブ状態が維持されます。 $T_{hot}$  を超えることによって割り込みイベントが発生し、リセットされると、温度が  $T_{hot\ hyst}$  未満になるまで割り込みは再発生しません。

「コンパレータ」モードでは次のように動作します。 $T_{os}$  を超えると  $\overline{OS}$  出力が  $\overline{Low}$  になります (デフォルト)。温度が  $T_{os\ hyst}$  未満になるまで、 $\overline{OS}$  の  $\overline{Low}$  状態が維持されます。温度が  $T_{os\ hyst}$  未満になると、 $\overline{OS}$  は  $\overline{High}$  になります。

機能説明 (つづき)



Temperature Interrupt Response Diagram.

This diagram does not reflect all the possible variations in the operation of the OS and INT outputs nor the OS and Hot Temp bits. The interrupt outputs are cleared by reading the appropriate Interrupt Status Registers (addresses 01h - 02h).

## 機能説明 (つづき)

## 9.0 LM96080 の割り込みの構成

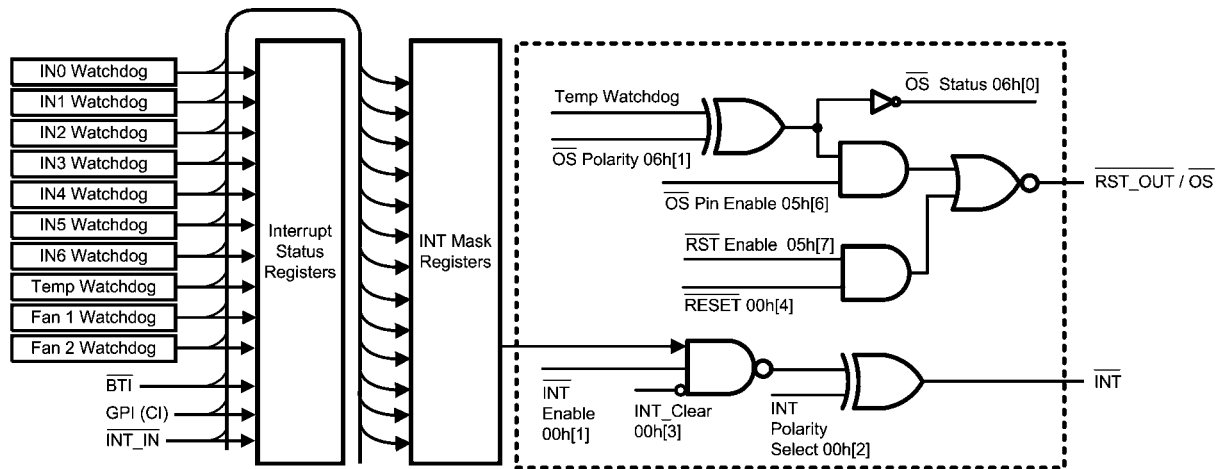


FIGURE 8. Interrupt Structure

Figure 8 に、LM96080 の割り込みの構成を示します。ゲートの各入力の横に記載された数値は、レジスタとビットのアドレスを表しています。例えば、INT\_Clear 00h[3] はレジスタ・アドレス 00h のビット 3、INT\_Clear を表しています。LM96080 では、アナログ、温度、ファン入力にある各内部ウォッチドッグ・レジスタの結果として割り込みを生成します。

## 9.1 割り込み入力

外部割り込みは、以下のソースからの入力が可能です。ラベルは割り込みの種類やソースを示していますが、用途を制限するものではなく、どのようなソースからも入力できます。

- BTI (基板温度割り込み)** - LM75 温度センサの過温度シャットダウン(O.S.)出力からのアクティブ Low 割り込みです。LM75 の O.S. 出力は、プログラムされたスレッショルドを温度が超えるとアクティブになります。O.S. 出力のワイヤを LM96080 の BTI 入力に OR 接続すれば、最大 8 つの LM75 の単一のシリアル・バスに接続できます。いずれかの LM75 の温度がプログラムされたリミット値を超えると、BTI が Low になります。このようにすると、割り込みステータス・レジスタ 2 (アドレス 02h) のビット 1 を利用して、過温度条件の発生を通知する割り込みを生成できます。この機能をディスエーブルするには、割り込みマスク・レジスタ 2 (アドレス 04h) のビット 1 を High にセットします。このピンは、10kΩ の内部プルアップ抵抗も備えています。
- GPI (ケース開閉)** - ケース開閉状態を検出する、あらゆる種類のデバイスからのアクティブ High 割り込み入力です。これは機械的、光学的、電子的な方法で可能ですが、LM96080 に外付けされた回路がイベントをラッチする必要があります。この割り込みは、割り込みステータス・レジスタ 2 (アドレス 02h) のビット 4 を使って読み出し、割り込みマスク・レジスタ 2 (アドレス 04h) のビット 4 を使ってディスエーブルにします。LM96080 は設計上、電力が LM96080 に供給されていない状態でもこの入力を High にすることが可能で、クランピングやこのラインに対するその他の干渉は発生しません。標準的なケース開閉検出回路については、LM96080 によってこのラインを 10ms 以上 Low にするとリセットできます。このリセットは、構成レジスタ (アドレス 00h) のビット 5 を High にセットして行います。このビットは自動的にクリアされます。

- INT\_IN** - このアクティブ Low の割り込みは、ほかのデバイスからの INT (割り込み) を LM96080 経由でプロセッサに伝えるためのものです。このピンを Low にすると、割り込みステータス・レジスタ 1 (アドレス 01h) のビット 7 が High になり、この割り込みが検出されたことを示します。INT\_IN が Low の場合に構成レジスタ (アドレス 00h) のビット 1 をセットすれば、出力 INT ピンも Low にできます。この機能をディスエーブルにするには、割り込みマスク・レジスタ 1 (アドレス 03h) のビット 7 を High にセットします。

## 9.2 割り込み出力

すべての割り込みは、2 つの割り込みステータス・レジスタで示されます。

- INT** - 出力ピンです。入力 INT\_IN ピンと混同しないでください。このピンは、INT\_IN、BTI、または GPI 割り込みが発生したときにアクティブになります。3.3 セクションで説明したように、構成レジスタ (アドレス 00h) のビット 1 が High にセットされると、INT はイネーブルになります。構成レジスタのビット 2 とビット 3 は、INT 割り込みラインの極性と状態の設定にも使用できます。
- OS** - 温度読み出しウォッチドッグ専用です。RST\_OUT/OS ピンの OS 機能をイネーブルするには、ファン除数/RST\_OUT/OS レジスタ (アドレス 05h) で OS のイネーブル・ビット (ビット 6) を High にセットし、RST のイネーブル・ビット (ビット 7) を Low にセットする必要があります。OS ピンには、「ワンタイム割り込み」と「コンパレータ」の 2 つの動作モードがあります。OS 構成 / 温度分解能レジスタ (アドレス 06h) のビット 2 を High にすると、「ワンタイム割り込み」モードが選択されます。ビット 2 を Low にすると、「コンパレータ」モードが選択されます。OS ピンと異なり、割り込みステータス・レジスタ 2 の OS ビット (アドレス 02h、ビット 5) は「デフォルト割り込み」モードと「ワンタイム割り込み」モードで動作します。割り込みマスク・レジスタ 2 (アドレス 04h) のビット 5 を Low にすると、OS ビットを INT ピンに対してマスクできます。「コンパレータ」、「デフォルト割り込み」、「ワンタイム割り込み」の各モードの詳細については、8.1 セクションを参照してください。

## 機能説明 (つづき)

### 9.3 割り込みのクリア

割り込みステータス・レジスタ (アドレス 01h ~ 02h) を読み出すと、レジスタの内容が出力され、レジスタがリセットされます。すなわち、割り込みステータス・レジスタは、読み出しのたびにクリアされます。割り込みステータス・レジスタがクリアされると、監視ループによってレジスタが更新されるまで、INT 出力ピンもクリアされた状態になります。INT 出力ピンは、割り込みステータス・レジスタの内容に影響を与えることなく、INT\_Clear ビット (アドレス 00h、ビット 3) によってクリアされます。このビットが High になると LM96080 の監視ループは停止し、Low になると再開します。

### 10.0 RST\_OUT 出力と GPO 出力

PC アプリケーションでは、オープンドレインの GPO が外付けの PMOS パワー・スイッチへのゲート・ドライブ信号として機能します。ソフトウェア電源制御を使用する場合、この外付け MOSFET は、フロント・パネルのパワー・スイッチの状態にかかわらず電源オン状態を維持します。アプリケーションによっては、この信号の用途はラベルが示す機能に制限されていません。例えば、LM96080 には温度検出機能が搭載されているので、GPO 出力を冷却ファンの電源制御にも利用できます。構成レジスタ (アドレス 00h) のビット 6 を High にセットすると、GPO はアクティブ Low になります。

RST\_OUT は、このラインに接続されたデバイスのマスタ・リセットとして機能させるためのものです。この機能をイネーブルにするには、RST\_OUT/OS 制御ビットである RST イネーブル (アドレス 05h のビット 7) を High にセットする必要があります。構成レジスタ (アドレス 00h) の RESET (ビット 4) を High にセットすると、このラインから 10ms 以上の Low パルスが出力され、終了時に構成レジスタのビット 4 が自動的にクリアされます。このピンのラベルも、単に推奨用途を示しているだけです。RST\_OUT 機能が不要なアプリケーションでは、10ms のアクティブ Low オープンドレイン出力を必要とするあらゆる種類のデジタル制御にこのピンを使用できます。

### 11.0 NAND ツリー・テスト

LM96080 では、自動テスト装置 (ATE) の基板レベルの接続性テスト向けに NAND ツリーが用意されています。ユーザーがロジック 0 を NTEST\_IN/Reset\_IN 入力ピンに適用すると、デバイスは NAND ツリー・テスト・モードになります。A0/NTEST\_OUT は、NAND ツリー出力ピンになります。NAND ツリー・テストを実行するには、NAND ツリーに含まれるピンをすべて 1 にセットする必要があります。IN0 からテストを開始し、チップの周囲を時計回りに進みながら、各ピンの切り替えを行ない、切り替え結果を A0/NTEST\_OUT に示します。GNDA (アナログ・グラウンド)、GND (デジタル・グラウンド)、V<sup>+</sup> (電源)、A0/NTEST\_OUT、NTEST\_IN/Reset\_IN、RST\_OUT/OS の各ピンは、NAND ツリー・テストから除外されます。伝播遅延時間は 500ns (typ) です。

## 機能説明 (つづき)

## 12.0 レジスタおよび RAM

## 12.1 アドレス・レジスタ

レジスタでのビット割り当ては以下のとおりです。

ビット	名称	読み出し / 書き込み	説明				
7 ~ 0	アドレス・ポインタ	読み出し / 書き込み	RAM およびレジスタのアドレス。詳細は下表を参照。				
<b>ビット 7</b>	<b>ビット 6</b>	<b>ビット 5</b>	<b>ビット 4</b>	<b>ビット 3</b>	<b>ビット 2</b>	<b>ビット 1</b>	<b>ビット 0</b>
アドレス・ポインタ (パワーオン・デフォルトは 00h)							
A7	A6	A5	A4	A3	A2	A1	A0

## 12.2 アドレス・ポインタ・インデックス (A7 ~ A0)

レジスタおよび RAM	A7 ~ A0 (16 進数)	電源投入時のレジスタの値 : <7:0> (2 進数)
構成レジスタ	00h	0000 1000
割り込みステータス・レジスタ 1	01h	0000 0000
割り込みステータス・レジスタ 2	02h	0000 0000
割り込みマスク・レジスタ 1	03h	0000 0000
割り込みマスク・レジスタ 2	04h	0000 0000
ファン除数 / $\overline{\text{RST\_OUT}}/\overline{\text{OS}}$	05h	0001 0100
OS 構成 / 温度分解能レジスタ	06h	0000 0001
変換レート・レジスタ	07h	0000 0000
チャンネル・ディスエーブル・レジスタ	08h	0000 0000
数値 RAM	20h ~ 3Fh	レジスタ 3Eh のデフォルトは 0000 0001 レジスタ 3Fh のデフォルトは 0000 1000

## 12.3 構成レジスタ — アドレス 00h

パワーオン・デフォルト <7:0> = 00001000 (2 進数)

ビット	名称	読み出し / 書き込み	説明
0	START	読み出し / 書き込み	1 にすると監視動作が起動し、0 にするとデバイスがシャットダウン・モードになります。 <b>Note:</b> 「INT_Clear」ビットと異なり、割り込み発生後にユーザーがこの位置へ 0 を書き込んでも、割り込みピン出力はクリアされません。起動時には、リミット・チェック機能とスキャンが開始されます。このビットを High にセットする前に、すべてのリミット値を数値 RAM に設定しておく必要があります。
1	$\overline{\text{INT}}$ イネーブル	読み出し / 書き込み	1 にすると、INT 割り込み出力がイネーブルになります。
2	INT 極性選択	読み出し / 書き込み	1 にするとアクティブ High のオープン・ソース出力が選択され、0 にするとアクティブ Low のオープンドレイン出力が選択されます。
3	INT_Clear	読み出し / 書き込み	1 にすると、割り込みステータス・レジスタの内容に影響を与えずに、 $\overline{\text{INT}}$ 出力がディスエーブルになります。デバイスは監視を停止します。このビットがクリアされると、監視を再開します。
4	RESET	読み出し / 書き込み	1 にすると、ファン除数 / $\overline{\text{RST\_OUT}}/\overline{\text{OS}}$ レジスタ (アドレス 05h) がビット 7 = 1 およびビット 6 = 0 であれば、 $\overline{\text{RST\_OUT}}$ から 10ms 以上のアクティブ Low リセット信号が出力されます。パルスが非アクティブになると、このビットはクリアされます。
5	Chassis Clear	読み出し / 書き込み	1 にすると、GPI (ケース開閉) ピンがクリアされます。10ms 経過後にこのビットも自動的にクリアされます。
6	GPO	読み出し / 書き込み	1 にすると、 $\overline{\text{GPO}}$ (汎用出力) ピンが Low になります。
7	INITIALIZATION	読み出し / 書き込み	1 にすると、構成レジスタ、割り込みステータス・レジスタ、割り込みマスク・レジスタ、ファン除数 / $\overline{\text{RST\_OUT}}/\overline{\text{OS}}$ レジスタ、OS 構成 / 温度分解能レジスタ、変換レート・レジスタ、チャンネル・ディスエーブル・レジスタ、メーカー ID レジスタ、ステッピング / ダイ・レビジョン ID レジスタがパワーオン・デフォルト値に戻ります。このビットは自動的にクリアされます。電源投入時のデフォルトは 0 です。

## 機能説明 (つづき)

## 12.4 割り込みステータス・レジスタ 1 — アドレス 01h

パワーオン・デフォルト &lt;7:0&gt; = 0000 0000 (2 進数)

ビット	名称	読み出し / 書き込み	説明
0	IN0	読み出しのみ	上限値または下限値を超えると、1 になります。
1	IN1	読み出しのみ	上限値または下限値を超えると、1 になります。
2	IN2	読み出しのみ	上限値または下限値を超えると、1 になります。
3	IN3	読み出しのみ	上限値または下限値を超えると、1 になります。
4	IN4	読み出しのみ	上限値または下限値を超えると、1 になります。
5	IN5	読み出しのみ	上限値または下限値を超えると、1 になります。
6	IN6	読み出しのみ	上限値または下限値を超えると、1 になります。
7	INT_IN	読み出しのみ	INT_IN で Low が検出されると、1 になります。

## 12.5 割り込みステータス・レジスタ 2 — アドレス 02h

パワーオン・デフォルト &lt;7:0&gt; = 0000 0000 (2 進数)

ビット	名称	読み出し / 書き込み	説明
0	高温	読み出しのみ	上限値または下限値を超えると、1 になります。「ワンタイム割り込み」モードおよび「デフォルト割り込み」モードのみサポートされています (8.2 セクションを参照)。このモードは、割り込みマスク・レジスタ 2 (アドレス 04h) のビット 6 によってセットします。
1	BTI	読み出しのみ	基板温度割り込み (BTI) 入力ピンからの割り込みが発生すると 1 になります。BTI は複数の LM75 チップの O.S. 出力に接続できます。
2	FAN1	読み出しのみ	ファン・カウントのリミット値を超えると 1 になります。
3	FAN2	読み出しのみ	ファン・カウントのリミット値を超えると 1 になります。
4	GPI (ケース開閉)	読み出しのみ	GPI (ケース開閉) が High になると 1 になります。
5	OS ビット	読み出しのみ	OS 温度の上限値または下限値を超えると 1 になります。「ワンタイム割り込み」モードと「デフォルト割り込み」モードのみサポートされています (8.2、9.2 セクションを参照)。このモードは、割り込みマスク・レジスタ 2 のビット 7 によってセットします。
6	予備	読み出しのみ	
7	予備	読み出しのみ	

## 12.6 割り込みマスク・レジスタ 1 — アドレス 03h

パワーオン・デフォルト &lt;7:0&gt; = 0000 0000 (2 進数)

ビット	名称	読み出し / 書き込み	説明
0	IN0	読み出し / 書き込み	1 にすると、 $\overline{\text{INT}}$ 割り込みの対応する割り込みステータス・ビットがディスエーブルになります。
1	IN1	読み出し / 書き込み	1 にすると、 $\overline{\text{INT}}$ 割り込みの対応する割り込みステータス・ビットがディスエーブルになります。
2	IN2	読み出し / 書き込み	1 にすると、 $\overline{\text{INT}}$ 割り込みの対応する割り込みステータス・ビットがディスエーブルになります。
3	IN3	読み出し / 書き込み	1 にすると、 $\overline{\text{INT}}$ 割り込みの対応する割り込みステータス・ビットがディスエーブルになります。
4	IN4	読み出し / 書き込み	1 にすると、 $\overline{\text{INT}}$ 割り込みの対応する割り込みステータス・ビットがディスエーブルになります。
5	IN5	読み出し / 書き込み	1 にすると、 $\overline{\text{INT}}$ 割り込みの対応する割り込みステータス・ビットがディスエーブルになります。
6	IN6	読み出し / 書き込み	1 にすると、 $\overline{\text{INT}}$ 割り込みの対応する割り込みステータス・ビットがディスエーブルになります。
7	INT_IN	読み出し / 書き込み	1 にすると、 $\overline{\text{INT}}$ 割り込みの対応する割り込みステータス・ビットがディスエーブルになります。



## 機能説明 (つづき)

## 12.7 割り込みマスク・レジスタ 2 — アドレス 04h

パワーオン・デフォルト &lt;7:0&gt; = 0000 0000 (2 進数)

ビット	名称	読み出し / 書き込み	説明
0	高温	読み出し / 書き込み	1 にすると、 $\overline{\text{INT}}$ 割り込みの対応する割り込みステータス・ビットがディスエーブルになります。
1	BTI	読み出し / 書き込み	1 にすると、 $\overline{\text{INT}}$ 割り込みの対応する割り込みステータス・ビットがディスエーブルになります。
2	FAN1	読み出し / 書き込み	1 にすると、 $\overline{\text{INT}}$ 割り込みの対応する割り込みステータス・ビットがディスエーブルになります。
3	FAN2	読み出し / 書き込み	1 にすると、 $\overline{\text{INT}}$ 割り込みの対応する割り込みステータス・ビットがディスエーブルになります。
4	GPI (ケース開閉)	読み出し / 書き込み	1 にすると、 $\overline{\text{INT}}$ 割り込みの対応する割り込みステータス・ビットがディスエーブルになります。
5	$\overline{\text{OS}}$ ビット	読み出し / 書き込み	1 にすると、 $\overline{\text{INT}}$ 割り込みの対応する割り込みステータス・ビットがディスエーブルになります。
6	高温割り込みモード選択	読み出し / 書き込み	<p>0 にすると、デフォルト割り込みモードが選択され、温度が高温リミット値を超えたときに割り込みが発生します。ステータス・レジスタが読み出されると割り込みはクリアされますが、次回の変換の完了後に再び割り込みが発生します。温度がヒステリシス・リミット値未満になるまで、発生が繰り返されます。</p> <p>1 にすると、ワンタイム割り込みモードが選択され、温度が高温リミット値を超えたときに 1 回だけ割り込みが発生します。ステータス・レジスタが読み出されると、割り込みはクリアされます。温度がヒステリシス・リミット値未満になるまで、新たな割り込みは発生しません。これも、ステータス・レジスタが読み出されるとクリアされます。温度が再び高温リミット値を超えるまで、これ以上の割り込みは発生しません。ステータス・レジスタが読み出されるたびに、ステータス・レジスタの対応するビットはクリアされますが、次回の変換が完了してもセットされません (8.2 「Temperature Interrupt Response Diagram」を参照)。</p>
7	$\overline{\text{OS}}$ ビット割り込みモード選択	読み出し / 書き込み	<p>0 にすると、デフォルト割り込みモードが選択され、温度が <math>\overline{\text{OS}}</math> リミット値を超えたときに割り込みが発生します。ステータス・レジスタが読み出されると割り込みはクリアされますが、次回の変換の完了後に再び割り込みが発生します。温度がヒステリシス・リミット値未満になるまで、発生が繰り返されます。</p> <p>1 にすると、ワンタイム割り込みモードが選択され、温度が <math>\overline{\text{OS}}</math> リミット値を超えたときに 1 回だけ割り込みが発生します。ステータス・レジスタが読み出されると、割り込みはクリアされます。温度がヒステリシス・リミット値未満になるまで、新たな割り込みは発生しません。これも、ステータス・レジスタが読み出されるとクリアされます。温度が再び <math>\overline{\text{OS}}</math> リミット値を超えるまで、これ以上の割り込みは発生しません。ステータス・レジスタが読み出されるたびに、ステータス・レジスタの対応するビットはクリアされますが、次回の変換が完了してもセットされません (8.2 「Temperature Interrupt Response Diagram」を参照)。</p>

## 機能説明 (つづき)

## 12.8 ファン除数 /RST\_OUT/OS レジスタ — アドレス 05h

電源投入時 - &lt;7:0&gt; = 0001 0100

ビット	名称	読み出し / 書き込み	説明
0	FAN1 モード選択	読み出し / 書き込み	1 にするとレベル・センス入力モードが、0 にするとファン・カウント・モードが、FAN1 入力ピンに対して選択されます。
1	FAN2 モード選択	読み出し / 書き込み	1 にするとレベル・センス入力モードが、0 にするとファン・カウント・モードが、FAN2 入力ピンに対して選択されます。
2-3	FAN1 RPM 制御	読み出し / 書き込み	FAN1 の速度制御。 <3:2> = 00 は、1 で除算。 <3:2> = 01 は、2 で除算。 <3:2> = 10 は、4 で除算。 <3:2> = 11 は、8 で除算。 レベル・センス入力を選択されている場合 : <2> = 1 にするとアクティブ Low 入力を選択され (FAN1 入力が Low のときに割り込みが発生)、<2> = 0 にするとアクティブ High 入力を選択されます (FAN1 入力が High のときに割り込みが発生)。
4-5	FAN2 RPM 制御	読み出し / 書き込み	FAN2 の速度制御。 <5:4> = 00 は、1 で除算。 <5:4> = 01 は、2 で除算。 <5:4> = 10 は、4 で除算。 <5:4> = 11 は、8 で除算。 レベル・センス入力を選択されている場合 : <4> = 1 にするとアクティブ Low 入力を選択され (FAN2 入力が Low のときに割り込みが発生)、<4> = 0 にするとアクティブ High 入力を選択されます (FAN2 入力が High のときに割り込みが発生)。
6	OS ピン・ イネーブル	読み出し / 書き込み	1 にすると、RST_OUT/OS 出力ピンで OS モードがイネーブルになり、このレジスタのビット 7 が 0 にセットされます。このレジスタのビット 6 およびビット 7 を 0 にセットすると、RST_OUT/OS ピンがディスエーブルになります。
7	RST イネーブル	読み出し / 書き込み	1 にすると、RST_OUT/OS ピンが OS モードではなく RST_OUT モードにセットされます。このレジスタのビット 6 およびビット 7 を 0 にセットすると、RST_OUT/OS ピンがディスエーブルになります。

## 12.9 OS 構成 / 温度分解能レジスタ — アドレス 06h

パワーオン・デフォルト &lt;7:0&gt; = 0000 0001 (2 進数)

ビット	名称	読み出し / 書き込み	説明
0	OS ステータス	読み出しのみ	OS のステータス。OS モードでは、このビットは RST_OUT/OS ピンのステータスを反映します。
1	OS 極性	読み出し / 書き込み	0 にすると OS がアクティブ Low になり、1 にすると OS がアクティブ High になります。OS はオープンドレイン出力です。
2	OS モード選択	読み出し / 書き込み	1 にすると OS がワンタイム割り込みモードになり、0 にすると OS がコンパレータ・モードになります (8.2 セクションを参照)。
3	温度分解能制御	読み出し / 書き込み	0 にするとデフォルトの 8 ビット+サインの分解能の温度変換が選択され、1 にすると 11 ビット+サインの分解能の温度変換が選択されます。
4-7	Temp [3:0]	読み出し / 書き込み	11 ビット+サインの温度データの下位ニブル (4LSB) の場合 : <4> = Temp [0] (ニブル LSB、0.0625 °C)、 <5> = Temp [1]、 <6> = Temp [2]、 <7> = Temp [3] (ニブル MSB、0.5 °C)。 8 ビット+サインの温度分解能の場合 : <7> = Temp [0] (LSB、0.5 °C)、 <4:6> は未定義。

## 機能説明 (つづき)

## 12.10 変換レート・レジスター アドレス 07h

パワーオン・デフォルト &lt;7:0&gt; = 0000 0000 (2進数)

ビット	名称	読み出し / 書き込み	説明
0	CR1	読み出し / 書き込み	変換レートを制御します。 0 = 728ms (typ) 1 = 連続変換。 Note: — 各電圧チャンネル変換には 3ms (typ) かかります。 — 温度変換には、9ビットの分解能で 3.6ms (typ)、12ビットの分解能で 23.5ms (typ) かかります。 — 各ファン・タコメータ入力に 2パルスの間監視されます。ファン・タコメータ入力がいネーブルになるごとに、2パルス相当の時間がラウンド・ロビン時間に追加されます。
1-7	予備	読み出しのみ	予備 — 常に 0 になります。

## 12.11 電圧 / 温度チャンネル・ディスエーブル・レジスター アドレス 08h

パワーオン・デフォルト &lt;7:0&gt; = 0000 0000 (2進数)

ビット	名称	読み出し / 書き込み	説明
0	IN0	読み出し / 書き込み	「1」にセットすると、IN0 は次のようになります。 変換がスキップされ、ディスエーブルになります。 レジスタの読み出し値が 0 になります。 エラー・イベントが抑制されます。
1	IN1	読み出し / 書き込み	「1」にセットすると、IN1 は次のようになります。 変換がスキップされ、ディスエーブルになります。 レジスタの読み出し値が 0 になります。 エラー・イベントが抑制されます。
2	IN2	読み出し / 書き込み	「1」にセットすると、IN2 は次のようになります。 変換がスキップされ、ディスエーブルになります。 レジスタの読み出し値が 0 になります。 エラー・イベントが抑制されます。
3	IN3	読み出し / 書き込み	「1」にセットすると、IN3 は次のようになります。 変換がスキップされ、ディスエーブルになります。 レジスタの読み出し値が 0 になります。 エラー・イベントが抑制されます。
4	IN4	読み出し / 書き込み	「1」にセットすると、IN4 は次のようになります。 変換がスキップされ、ディスエーブルになります。 レジスタの読み出し値が 0 になります。 エラー・イベントが抑制されます。
5	IN5	読み出し / 書き込み	「1」にセットすると、IN5 は次のようになります。 変換がスキップされ、ディスエーブルになります。 レジスタの読み出し値が 0 になります。 エラー・イベントが抑制されます。
6	IN6	読み出し / 書き込み	「1」にセットすると、IN6 は次のようになります。 変換がスキップされ、ディスエーブルになります。 レジスタの読み出し値が 0 になります。 エラー・イベントが抑制されます。
7	Temp	読み出し / 書き込み	「1」にセットすると、温度は次のようになります。 変換がスキップされ、ディスエーブルになります。 レジスタの読み出し値が 0 になります。 エラー・イベントが抑制されます。

## 機能説明 (つづき)

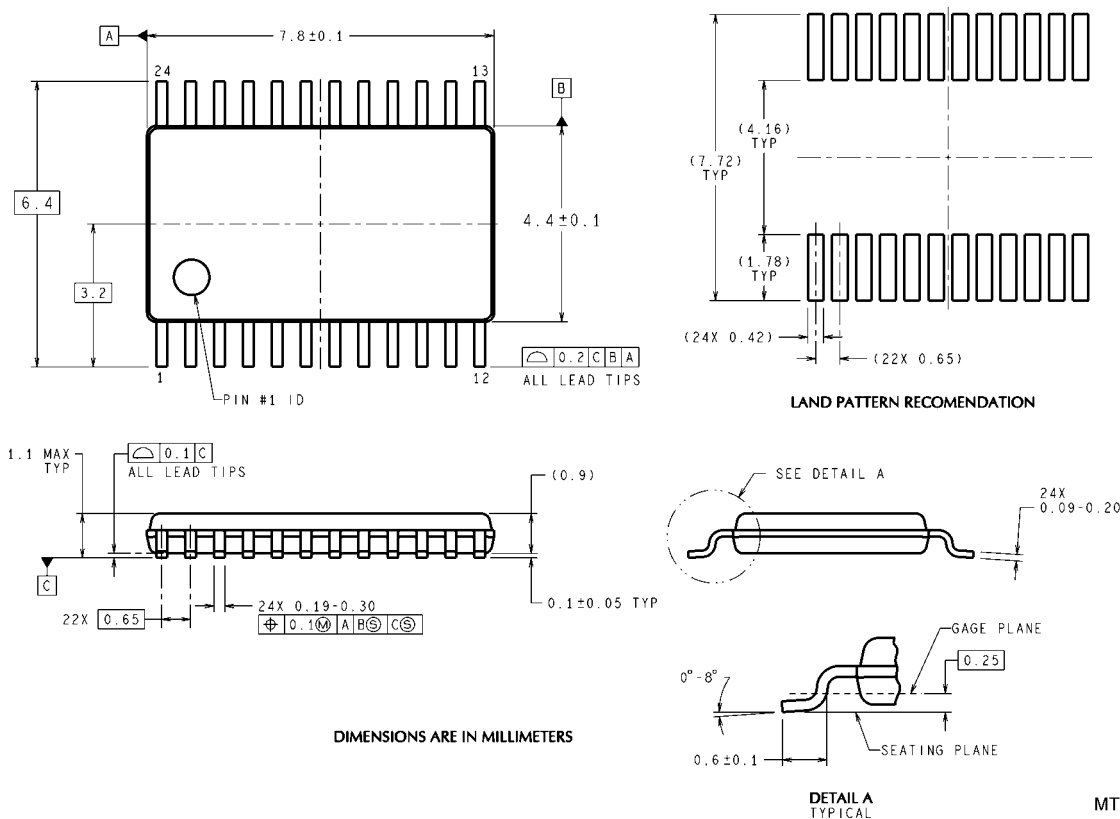
## 12.12 数値 RAM— アドレス 20h ~ 3Fh

アドレス A7 ~ A0	説明
20h	IN0 の読み出し値 (10 ビット)
21h	IN1 の読み出し値 (10 ビット)
22h	IN2 の読み出し値 (10 ビット)
23h	IN3 の読み出し値 (10 ビット)
24h	IN4 の読み出し値 (10 ビット)
25h	IN5 の読み出し値 (10 ビット)
26h	IN6 の読み出し値 (10 ビット)
27h	温度読み出し値 (読み出しが容易な 9 ビットまたは 12 ビット)
28h	FAN1 の読み出し値 <b>Note:</b> この位置には、1 回転あたりの内部クロック・カウント値が格納されます。
29h	FAN2 の読み出し値 <b>Note:</b> この位置には、1 回転あたりの内部クロック・カウント値が格納されます。
2Ah	IN0 の上限値
2Bh	IN0 の下限値
2Ch	IN1 の上限値
2Dh	IN1 の下限値
2Eh	IN2 の上限値
2Fh	IN2 の下限値
30h	IN3 の上限値
31h	IN3 の下限値
32h	IN4 の上限値
33h	IN4 の下限値
34h	IN5 の上限値
35h	IN5 の下限値
36h	IN6 の上限値
37h	IN6 の下限値
38h	高温リミット値 (上限)
39h	高温ヒステリシス・リミット値 (下限)
3Ah	$\overline{OS}$ 温度リミット値 (上限)
3Bh	$\overline{OS}$ 温度ヒステリシス・リミット値 (下限)
3Ch	FAN1 のファン・カウント・リミット値 <b>Note:</b> ファン速度の下限における内部クロックのカウント値です。
3Dh	FAN2 のファン・カウント・リミット値 <b>Note:</b> ファン速度の下限における内部クロックのカウント値です。
3Eh	メーカー ID のデフォルトは常に 0000 0001 です。このレジスタは書き込み可能であり、構成レジスタの INITIALIZATION ビット (アドレス 00h、ビット 7) によってデフォルト値にリセットできます。
3Fh	ステッピング / ダイ・レビジョン ID のデフォルトは常に 0000 1000 です。このレジスタは書き込み可能であり、構成レジスタの INITIALIZATION ビットによってデフォルト値にリセットできます。

**Note:** 電圧およびファンの上限値としてすべて 1 にセットすると (温度の場合は 2 進数で 0111 1111)、電圧が下限値未満になった場合を除いて、割り込みがまったく発生しなくなります。

電圧入力の上限值については、デバイスは、リミット値より大きいかどうかの比較を実行します。下限値については、リミット値以下であるかどうかの比較を実行します。

**外形寸法図** 特記のない限り inches (millimeters)



DIMENSIONS ARE IN MILLIMETERS

DETAIL A  
TYPICAL

MTC24 (Rev E)

**24-Lead Molded Plastic TSSOP**  
**Order Number LM96080CIMT or LM96080CIMTX**  
**NS Package Number MTC24B**

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務を負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売か使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

**生命維持装置への使用について**

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2011 National Semiconductor Corporation

製品の最新情報については [www.national.com](http://www.national.com) をご覧ください。

**ナショナル セミコンダクター ジャパン株式会社**

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

[www.national.com/jpn/](http://www.national.com/jpn/)

本資料に掲載されているすべての回路の使用に起因する第三者の特許権その他の権利侵害に関して、弊社ではその責を負いません。また掲載内容は予告無く変更されることがありますのでご了承ください。

# ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
    - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
  4. 機械的衝撃
    - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
  5. 熱衝撃
    - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
  6. 汚染
    - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
    - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上