

LSF0102 2 オープン・ドレインおよびプッシュプル・アプリケーション用、 2 チャンネル自動双方向マルチ電圧レベル・トランスレータ

1 特長

- 方向ピンを必要としない双方向電圧変換を実現
- 容量性負荷 30pF 以下で 100MHz までの昇圧変換と 100MHz を超える場合の降圧変換をサポートし、容量性負荷 50pF で 40MHz までの昇圧または降圧変換をサポート
- 次の双方向電圧レベル変換が可能
 - 0.95V ↔ 1.8/2.5/3.3/5V
 - 1.2V ↔ 1.8/2.5/3.3/5V
 - 1.8V ↔ 2.5/3.3/5V
 - 2.5V ↔ 3.3/5V
 - 3.3V ↔ 5V
- 低いスタンバイ電流
- 5V 対応の I/O ポートにより TTL をサポート
- 低い R_{ON} により信号歪みを低減
- EN = Low のとき高インピーダンスとなる I/O ピン
- フロースルーピン配置により PCB 配線が簡素化
- JESD 17 準拠で >100mA 超のラッチアップ性能
- -40°C ~ 125°C の動作温度範囲

2 アプリケーション

- GPIO、MDIO、PMBus、SMBus、SDIO、UART、I²C、その他テレコム・インフラストラクチャ内のインターフェイス
- エンタープライズ・システム
- 通信機器
- パーソナル・エレクトロニクス
- 産業用アプリケーション

3 概要

LSF ファミリのデバイスは、DIR ピンを必要としない双方向電圧変換をサポートしているため、システム設計工数を低減できます (PMBus、I²C、SMBus など)。LSF ファミリのデバイスは、30pF 以下の容量性負荷で 100MHz までの昇圧変換および 100MHz を超える降圧変換をサポートし、50pF の容量性負荷で 40MHz までの昇圧または降圧変換をサポートしているため、より多くのコンシューマおよびテレコム用インターフェイス (MDIO または SDIO) をサポートできます。

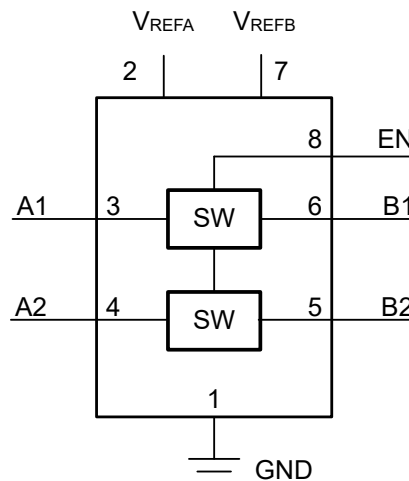
LSF ファミリは 5V 許容の I/O ポートをサポートしているため、産業用およびテレコム アプリケーションの TTL レベルと互換性があります。LSF ファミリは、異なる電圧変換レベルを設定できるため、非常に高い柔軟性を備えています。

パッケージ情報

部品番号	パッケージ ⁽¹⁾	パッケージサイズ ⁽²⁾
LSF0102	DQE (X2SON, 8)	1.4mm × 1mm
	YZT (DSBGA, 8)	1.98mm × 0.98mm
	DCT (SM8, 8)	2.95mm × 4mm
	DCU (VSSOP, 8)	2mm × 3.1mm
	DDF (SOT-23, 8)	2.9mm × 2.8mm
	DTM (X2SON, 8)	1.35mm × 0.80mm

(1) 詳細については、[セクション 10](#) を参照してください。

(2) パッケージサイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



機能ブロック図



目次

1 特長	1	7 詳細説明	9
2 アプリケーション	1	7.1 概要.....	9
3 概要	1	7.2 機能ブロック図.....	9
4 ピン構成および機能	3	7.3 機能説明.....	9
5 仕様	5	7.4 デバイスの機能モード.....	10
5.1 絶対最大定格.....	5	8 アプリケーションと実装	12
5.2 ESD 定格.....	5	8.1 アプリケーション情報.....	12
5.3 推奨動作条件.....	5	8.2 代表的なアプリケーション.....	12
5.4 熱に関する情報.....	5	8.3 電源に関する推奨事項.....	18
5.5 電気的特性.....	6	8.4 レイアウト.....	19
5.6 LSF0102 AC 性能 (降圧変換) スイッチング特性、 V _{CCB} = 3.3V.....	6	9 デバイスおよびドキュメントのサポート	20
5.7 LSF0102 AC 性能 (降圧変換) スイッチング特性、 V _{CCB} = 2.5V.....	6	9.1 関連資料.....	20
5.8 LSF0102 AC 性能 (昇圧変換) スイッチング特性、 V _{CCB} = 3.3V.....	7	9.2 ドキュメントの更新通知を受け取る方法.....	20
5.9 LSF0102 AC 性能 (降圧変換) スイッチング特性、 V _{CCB} = 2.5V.....	7	9.3 サポート・リソース.....	20
5.10 代表的特性.....	7	9.4 商標.....	20
6 パラメータ測定情報	8	9.5 静電気放電に関する注意事項.....	20
		9.6 用語集.....	20
		10 メカニカル、パッケージ、および注文情報	20
		11 改訂履歴	21

4 ピン構成および機能

ピン配置の図の大きさは、実際のサイズに比例していません

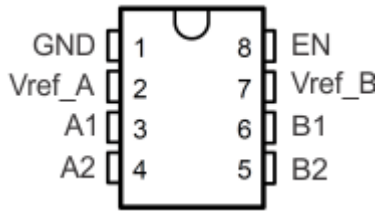


図 4-1. LSF0102 DCT、DCU、DDF パッケージ、8 ピン SM8、VSSOP、SOT-23 (上面図)

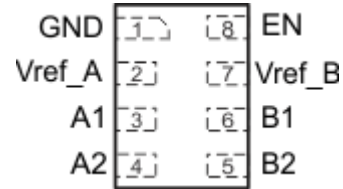


図 4-2. LSF0102 DQE パッケージ、8 ピン X2SON (透過上面図)

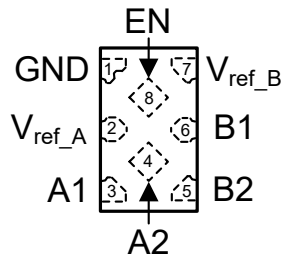


図 4-3. LSF0102 DTM パッケージ、8 ピン X2SON (透過上面図)

表 4-1. ピンの機能

ピン		種類 (1)	説明
名称	番号		
An	3, 4	I/O	自動双方向データポート
Bn	6, 5	I/O	
EN	8	I	イネーブル入力: Vref_B に接続および高い抵抗 (200kΩ) を介してプルアップ。『LSF ファミリーでのイネーブルピンの使用』を参照
GND	1	—	GND
Vref_A	2	—	リファレンス電源電圧。
Vref_B	7	—	デバイスの適切なバイアス方法については、セクション 8 および『LSF ファミリーのバイアス回路について』を参照。

(1) I = 入力、O = 出力

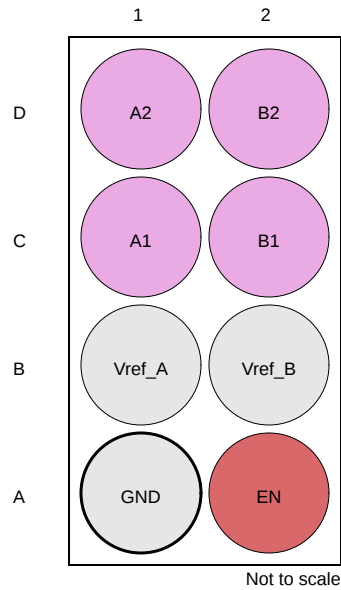


図 4-4. LSF0102 YZT パッケージ、8 ピン DSBGA (底面図)

凡例	
入力	入力または出力
GND	

表 4-2. ピンの機能

ピン		種類 ⁽¹⁾	説明
番号	名称		
C1	A1	I/O	自動双方向データポート
D1	A2	I/O	
C2	B1	I/O	
D2	B2	I/O	
B1	Vref_A	—	リファレンス電源電圧。 デバイスの適切なバイアス方法については、 セクション 8 および『 LSF ファミリのバイアス回路について 』を参照。
B2	Vref_B	—	
A2	EN	I	イネーブル入力: Vref_B に接続および高い抵抗 (200kΩ) を介してプルアップ。『 LSF ファミリのイネーブルピンの使用 』を参照
A1	GND	—	グラウンド

(1) I = 入力、O = 出力

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)⁽¹⁾

		最小値	最大値	単位
V_I	入力電圧 ⁽²⁾	-0.5	7	V
$V_{I/O}$	入力 / 出力電圧 ⁽²⁾	-0.5	7	V
連続チャネル電流			128	mA
I_{IK}	入力クランプ電流	$V_I < 0$	-50	mA
T_J	接合部温度		150	°C
T_{stg}	保管温度範囲	-65	150	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または推奨動作条件に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。
- (2) 入力電流と入出力のクランプ電流の定格を順守しても、入力電圧と入出力の負電圧の定格を超えることがあります。

5.2 ESD 定格

		値	単位
$V_{(ESD)}$	静電放電		V
	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	±2000	
	デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠 ⁽²⁾	±1000	

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。必要な予防措置をとれば、HBM の ESD 耐圧が 500V 未満でも製造可能です。
- (2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。必要な予防措置をとれば、CDM の ESD 耐圧が 250V 未満でも製造可能です。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	最大値	単位
$V_{I/O}$	入力 / 出力電圧	0	5.5	V
$V_{ref_A/B/EN}$	リファレンス電圧	0	5.5	V
I_{PASS}	パス・トランジスタ電流		64	mA
T_A	自由気流での動作温度	-40	125	°C

5.4 熱に関する情報

熱評価基準 ⁽¹⁾	LSF0102						単位	
	DCU (US8)	DCT (SM8)	DQE (X2SON8)	YZT (DSBGA)	DDF (SOT-23)	DTM (X2SON8)		
	8 ピン	8 ピン	8 ピン	8 ピン	8 ピン	8 ピン		
$R_{\theta JA}$	接合部から周囲への熱抵抗	279.7	220.0	246.5	125.5	243.3	283.6	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	129.9	128.1	149.1	1.0	168.7	184.2	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	191.3	135.6	100.0	62.7	157.6	187.0	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	66.3	56.0	17.1	3.4	45.9	25.0	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	190.1	134.0	99.8	62.7	157.2	186.3	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	該当なし	該当なし	該当なし	該当なし	該当なし	°C/W

- (1) 従来および新しい熱評価基準の詳細については、『IC パッケージの熱評価基準』アプリケーション レポート、[SPRA953](#) を参照してください。

5.5 電気的特性

自由空気での推奨動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件		最小値	標準値 ⁽¹⁾	最大値	単位	
V_{IK}	$I_I = -18\text{mA}$ 、	$V_{EN} = 0$			-1.2	V	
I_{IH}	$V_I = 5\text{V}$	$V_{EN} = 0$			5.0	μA	
I_{CC}	$V_{ref_B} = V_{EN} = 5.5\text{V}$ 、 $V_{ref_A} = 4.5\text{V}$ 、 $I_O = 0$ 、 $V_I = V_{CC}$ または GND				6	μA	
$C_{I(ref_A/B/EN)}$	$V_I = 3\text{V}$ または 0				11	pF	
$C_{io(off)}$	$V_O = 3\text{V}$ または 0、	$V_{EN} = 0$			4.0	6.0	pF
$C_{io(on)}$	$V_O = 3\text{V}$ または 0、	$V_{EN} = 3\text{V}$			10.5	12.5	pF
$r_{on}^{(2)}$	$V_I = 0$ 、	$I_O = 64\text{mA}$	$V_{ref_A} = 3.3\text{V}$ 、 $V_{ref_B} = V_{EN} = 5\text{V}$		8.0	Ω	
			$V_{ref_A} = 1.8\text{V}$ 、 $V_{ref_B} = V_{EN} = 5\text{V}$		9.0		
			$V_{ref_A} = 1.0\text{V}$ 、 $V_{ref_B} = V_{EN} = 5\text{V}$		10		
	$V_I = 0$ 、	$I_O = 32\text{mA}$	$V_{ref_A} = 1.8\text{V}$ 、 $V_{ref_B} = V_{EN} = 5\text{V}$		10	Ω	
			$V_{ref_A} = 2.5\text{V}$ 、 $V_{ref_B} = V_{EN} = 5\text{V}$		15		
	$V_I = 1.8\text{V}$ 、	$I_O = 15\text{mA}$	$V_{ref_A} = 3.3\text{V}$ 、 $V_{ref_B} = V_{EN} = 5\text{V}$		9.0	Ω	
	$V_I = 1.0\text{V}$ 、	$I_O = 10\text{mA}$	$V_{ref_A} = 1.8\text{V}$ 、 $V_{ref_B} = V_{EN} = 3.3\text{V}$		18	Ω	
	$V_I = 0\text{V}$ 、	$I_O = 10\text{mA}$	$V_{ref_A} = 1.0\text{V}$ 、 $V_{ref_B} = V_{EN} = 3.3\text{V}$		20	Ω	
$V_I = 0\text{V}$ 、	$I_O = 10\text{mA}$	$V_{ref_A} = 1.0\text{V}$ 、 $V_{ref_B} = V_{EN} = 1.8\text{V}$		30	Ω		

(1) 標準値はすべて、 $T_A = 25^\circ\text{C}$ における値です。

(2) スイッチを流れる電流における A ピンと B ピンの間の電圧降下によって測定されます。オン状態抵抗は、2 つのピン (A または B) の最低電圧によって決定されます。

5.6 LSF0102 AC 性能 (降圧変換) スイッチング特性、 $V_{CCB} = 3.3\text{V}$

自由気流での推奨動作温度範囲内、 $V_{CCB} = 3.3\text{V}$ 、 $V_{CCB} = V_{IH} = V_{ref_A} + 1$ 、 $V_{IL} = 0$ 、 $V_M = 0.5V_{ref_A}$ (特に記述のない限り) (図 6-1 を参照)

パラメータ	始点 (入力)	終点 (出力)	$C_L = 50\text{pF}$		$C_L = 30\text{pF}$		$C_L = 15\text{pF}$		単位
			標準値	最大値	標準値	最大値	標準値	最大値	
t_{PLH}	A または B	B または A	1.1		0.7		0.3		ns
t_{PHL}			1.2		0.8		0.4		

5.7 LSF0102 AC 性能 (降圧変換) スイッチング特性、 $V_{CCB} = 2.5\text{V}$

自由気流での推奨動作温度範囲内、 $V_{CCB} = 2.5\text{V}$ 、 $V_{CCB} = V_{IH} = V_{ref_A} + 1$ 、 $V_{IL} = 0$ 、 $V_M = 0.5V_{ref_A}$ (特に記述のない限り) (図 6-1 を参照)

パラメータ	始点 (入力)	終点 (出力)	$C_L = 50\text{pF}$		$C_L = 30\text{pF}$		$C_L = 15\text{pF}$		単位
			標準値	最大値	標準値	最大値	標準値	最大値	
t_{PLH}	A または B	B または A	1.2		0.8		0.35		ns
t_{PHL}			1.3		1		0.5		

5.8 LSF0102 AC 性能 (昇圧変換) スイッチング特性、 $V_{CCB} = 3.3V$

自由気流での推奨動作温度範囲内、 $V_{CCB} = 3.3V$ 、 $V_{CCB} = V_T = V_{ref_A} + 1$ 、 $V_{ref_A} = V_{IH}$ 、 $V_{IL} = 0$ 、 $V_M = 0.5V_{ref_A}$ および $R_L = 300$ (特に記述のない限り) (図 6-1 を参照)

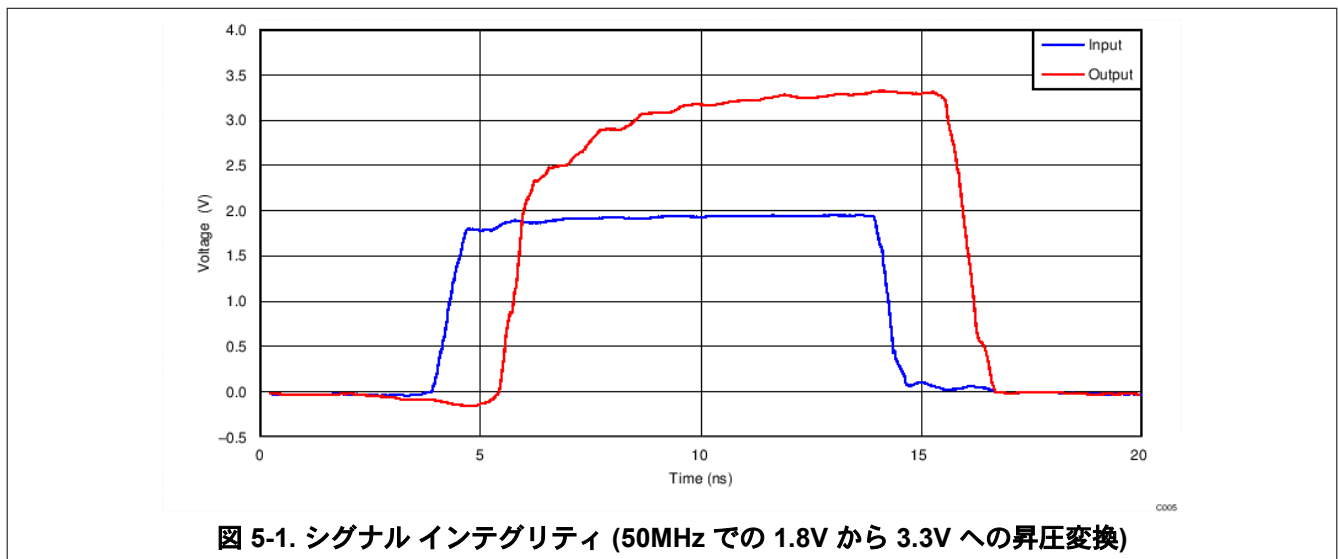
パラメータ	始点 (入力)	終点 (出力)	$C_L = 50pF$		$C_L = 30pF$		$C_L = 15pF$		単位
			標準値	最大値	標準値	最大値	標準値	最大値	
t_{PLH}	A または B	B または A	1		0.8		0.4		ns
t_{PHL}			1		0.9		0.4		

5.9 LSF0102 AC 性能 (降圧変換) スイッチング特性、 $V_{CCB} = 2.5V$

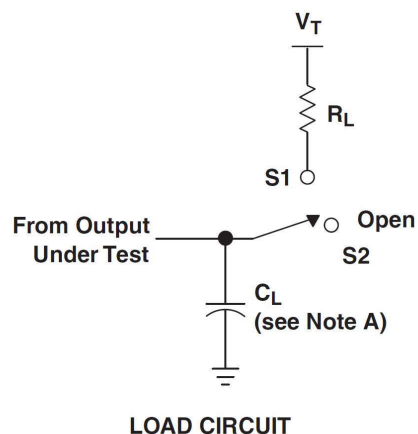
自由気流での推奨動作温度範囲内、 $V_{CCB} = 2.5V$ 、 $V_{CCB} = V_T = V_{ref_A} + 1$ 、 $V_{ref_A} = V_{IH}$ 、 $V_{IL} = 0$ 、 $V_M = 0.5V_{ref_A}$ および $R_L = 300$ (特に記述のない限り) (図 6-1 を参照)

パラメータ	始点 (入力)	終点 (出力)	$C_L = 50pF$		$C_L = 30pF$		$C_L = 15pF$		単位
			標準値	最大値	標準値	最大値	標準値	最大値	
t_{PLH}	A または B	B または A	1.1		0.9		0.45		ns
t_{PHL}			1.3		1.1		0.6		

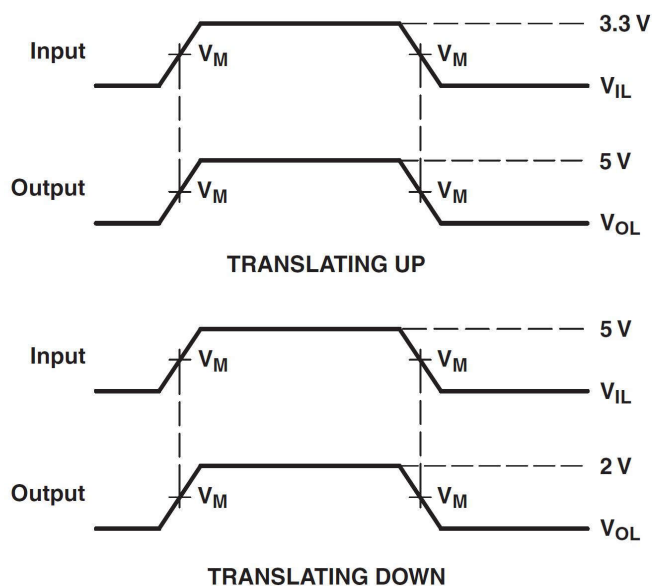
5.10 代表的特性



6 パラメータ測定情報



USAGE	SWITCH
Translating up	S1
Translating down	S2



- A. C_L にはプローブと治具の容量が含まれます。
- B. 次の特性を持つジェネレータにより、すべての入力パルスが生成されます。PRR \leq 10MHz、 $Z_O = 50\Omega$ 、 $t_r \leq 2\text{ns}$ 、 $t_f \leq 2\text{ns}$ 。
- C. 出力は一度に1つずつ測定され、測定するたびに1回遷移します。

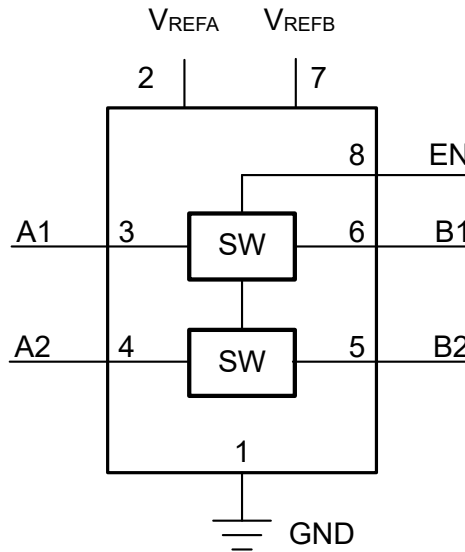
図 6-1. 出力の負荷回路

7 詳細説明

7.1 概要

LSF ファミリーは、レベル変換アプリケーションで異なるインターフェイス電圧で動作するデバイスやシステム間を接続するために使用できます。LSF ファミリーは、オープンドレインドライバがデータ I/O に接続されているアプリケーションでの使用に最適です。適切なプルアップ抵抗とレイアウトを使用することにより、LSF は 100MHz を達成できます。LSF ファミリーは、プッシュプルドライバがデータ I/O に接続されているアプリケーションにも使用できます。デバイスのセットアップと動作の概要については、『[双方向マルチ電圧レベルトランスレータの LSF ファミリーについて](#)』の [Logic Minute](#) トレーニングシリーズを参照してください。

7.2 機能ブロック図



7.3 機能説明

7.3.1 自動双方向電圧変換

デバイスは、 V_{ref_A} に 0.95~5.5V、 V_{ref_B} に 1.8~5.5V が印加されると動作する自動双方向電圧レベルトランスレータです。これにより、オープンドレインまたはプッシュプルアプリケーションで、方向ピンを必要とせずに 0.95V~5.5V の範囲の双方向電圧変換が可能です。LSF ファミリーは、30pF の容量と 250Ω のプルアップ抵抗を利用するオープンドレインのシステムで、100Mbps を超える伝送速度のレベル変換アプリケーションに対応できます。コントローラの実出力ドライバとペリフェラル デバイスの出力は、どちらもプッシュプルまたはオープンドレインにできます (プルアップ抵抗が必要な場合あり)。昇圧変換と降圧変換の両方で、B 側は多くの場合ハイサイドと呼ばれ、B ポートに接続されているデバイスを指します。A 側はローサイドと呼ばれます。

7.3.2 出カインーブル

I/O ピンをイネーブルにするには、動作中に EN 入力を V_{ref_B} に直接接続し、両方のピンをバイアス抵抗 (通常 200k Ω) を介してハイサイド (V_{CCB}) にプルアップする必要があります。電源投入時、電源切断時、または動作中にハイインピーダンス状態にするには、EN ピンを Low にする必要があります。EN ピンは常に V_{ref_B} ピンに直接接続する必要があり、プルアップ抵抗を使用せずにオープンドレインドライバでディセーブルすることを推奨します。これにより、 V_{ref_B} で EN 入力を調整し、チャンネルをバイアスして適切な変換を行うことが可能になります。デバイスで安定した電源を供給するには、 V_{ref_B} にフィルタコンデンサを使用することを推奨します。

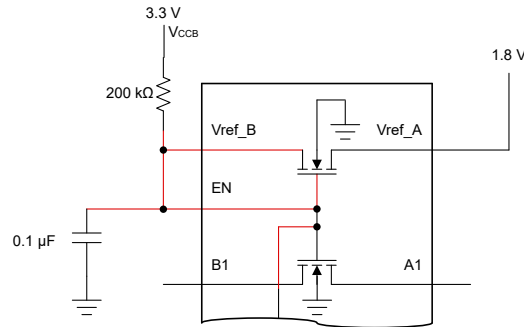


図 7-1. イネーブル ピンを V_{ref_B} に直接接続およびバイアス抵抗を介して V_{CCB} に接続

オープンドレイン I/O デバイスの電源電圧には、LSF に使用される電源とまったく異なるものを使用でき、動作に影響を与えません。イネーブル ピンの使用方法の詳細については、『LSF ファミリでのイネーブル ピンの使用』ビデオを参照してください。

表 7-1. イネーブル ピンの機能表

入力 EN ⁽¹⁾ ピン	データポートの状態
V_{ref_B} に直接接続	An = Bn
L	ハイインピーダンス

(1) EN は V_{ref_B} ロジックレベルで制御されます。

7.4 デバイスの機能モード

各チャンネル (n) で、An または Bn ポートが Low になると、スイッチにより An ポートと Bn ポート間が低インピーダンス・パスとなり、対応する Bn または An ポートが Low にプルされます。スイッチの R_{ON} が低いため、最小の伝搬遅延と最小の信号歪みで接続できます。

デバイスの動作の概要を、表 7-1 に示します。LSF ファミリのデバイスの機能動作の詳細については、『LSF ファミリを使用した降圧変換』と『LSF ファミリを使用した昇圧変換』ビデオを参照してください。

表 7-2. デバイスの機能

信号の方向 ⁽¹⁾	入力の状態	スイッチの状態	機能
B から A (降圧変換)	B = Low	オン (低インピーダンス)	A 側の電圧はスイッチを介して B 側の電圧までプルダウン
	B = High	オフ (高インピーダンス)	A 側の電圧は V_{ref_A} にクランプ ⁽²⁾
A から B (昇圧変換)	A = Low	オン (低インピーダンス)	B 側の電圧はスイッチを介して A 側の電圧までプルダウン
	A = High	オフ (高インピーダンス)	B 側の電圧は V_{ref_A} にクランプされ、 V_{PU} 電源電圧までプルアップ

- (1) ダウンストリーム・チャンネルは、低インピーダンス・ドライバを使用してアクティブに駆動しないでください。アクティブに駆動すると、バス競合が発生する可能性があります。
- (2) A 側は、電流駆動能力を高めるために V_{ref_A} までプルアップするか、プルアップ抵抗を使用して V_{ref_A} よりも高くプルアップできます。「推奨動作条件」セクションの仕様に従う必要があります。

7.4.1 昇圧および降圧変換

7.4.1.1 昇圧変換

信号が A から B に駆動され、An ポートが High になると、スイッチがオフになり、プルアップ電源電圧 (V_{PU}) に接続されているプルアップ抵抗により、Bn ポートが V_{ref_A} より高い電圧に駆動されます。この機能により、方向制御を必要とせずに、ユーザーが選択した高電圧と低電圧の間でシームレスに変換できます。ハイサイドには、プルアップ抵抗が常に必要です。ローサイドには、デバイスの出力のローサイドがオープンドレインである場合、または入力のリーク電流が $1\mu A$ を超える場合にのみプルアップ抵抗が必要です。

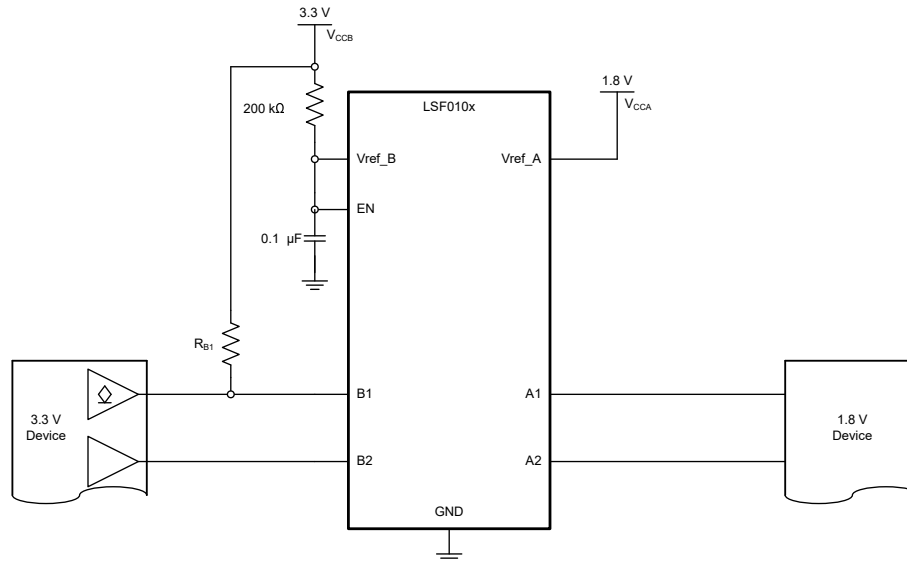


図 7-2. プッシュプルおよびオープン ドレイン構成の昇圧変換の回路図例

LSF を使用した昇圧変換では、最大データ レートとシンク電流の 2 つの重要な要因に注意してください。最大データ レートは、出力信号の立ち上がりエッジに直接関係します。シンク電流は、電源値と選択したプルアップ抵抗値に依存します。式 1 に最大データ レートの式、式 2 に最大シンク電流の式を示します。どちらも推定値です。高速で動作させるには、RC 値を小さくする必要がありますが、これには強力なドライバも必要です。回路部品に基づく推定データ レートとシンク電流の計算については、『LSF ファミリーを使用した昇圧変換』ビデオを参照してください。

$$\frac{1}{3 \times 2R_{B1}C_{B1}} = \frac{1}{6R_{B1}C_{B1}} \left(\frac{\text{bits}}{\text{second}} \right) \quad (1)$$

$$I_{OL} \cong \frac{V_{CCA}}{R_{A1}} + \frac{V_{CCB}}{R_{B1}} \quad (A) \quad (2)$$

7.4.1.2 降圧変換

High 信号が Bn ポートから An ポートに駆動されると、スイッチはオフになり、An ポートの電圧が V_{ref_A} で設定された電圧にクランプされます。デバイスの両側に、プルアップ抵抗を追加できます。プルアップ抵抗の一方または両方を除去できる特別な状況があります。信号が常にプッシュプル トランスミッタから降圧変換される場合は、B 側の抵抗を取り除くことができます。A 側のレシーバへのリーク電流が $1\mu A$ 未満の場合、A 側の抵抗も取り除くことができます。外付けプルアップ抵抗を使用しないこの構成は、プッシュプル出力から低リーク入力への降圧変換に使用できます。オープンドレイン トランスミッタの場合、オープン ドレイン出力は単独で High に駆動できないため、B 側にプルアップ抵抗が必要です。デバイスの動作の概要については、セクション 7.4 を参照してください。LSF ファミリーのデバイスの機能動作の詳細については、『LSF ファミリーを使用した昇圧変換』と『LSF ファミリーを使用した降圧変換』ビデオを参照してください。

8 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくこととなります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

LSF デバイスは、オープン・ドレインまたはプッシュプル インターフェイスの電圧変換を実行できます。表 8-1 に、一般的なインターフェイスと、対応するビット数をサポートする LSF ファミリの対応するデバイスの推奨事項を示します。

表 8-1. 一般的なインターフェイス向けの電圧トランスレータ

型番	チャンネル数	インターフェイス
LSF0102	2	GPIO、MDIO、SMBus、PMBus、I ² C

LSF ファミリのデバイスに関する重要な注意事項を以下に示します。

- LSF デバイスはスイッチ ベースであり、バッファ ベースではありません (詳細についてはバッファ ベースのデバイスの TXB ファミリーを参照)。
- 1/Tpd を使用して特定のデータ レートを計算することはできません。
- V_{CCB}/V_{CCA} は V_{ref_B} または V_{ref_A} と同じではありません。V_{CCB} は LSF デバイスに供給される B 側の電源電圧を表し、V_{ref_B} は 200kΩ 抵抗の反対側にある V_{ref_B} ピン (図 9-1 のピン 7) の電圧を表します。

8.2 代表的なアプリケーション

8.2.1 オープン・ドレイン・インターフェイス (I²C、PMBus、SMBus、GPIO)

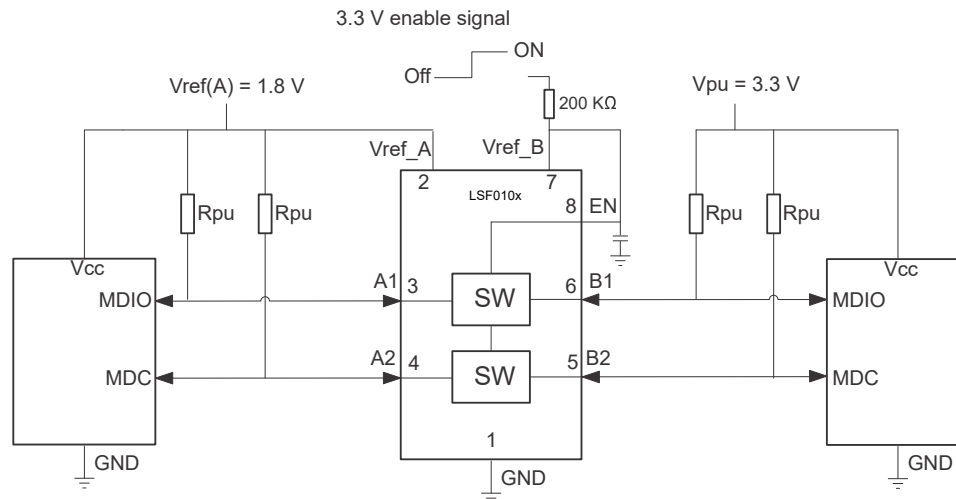


図 8-1. オープン・ドレイン変換の代表的なアプリケーション回路 (例として MDIO を使用)

8.2.1.1 設計要件

8.2.1.1.1 イネーブル、ディセーブル、およびリファレンス電圧のガイドライン

前の図で、 V_{ref_B} は 200k Ω 抵抗を介して 3.3V 電源に接続され、 V_{ref_A} は 1.8V に設定されています。A1 および A2 チャンネルの最大出力電圧は V_{ref_A} に等しく、B1 および B2 チャンネルの最大出力電圧は V_{PU} に等しくなります。

LSF ファミリーには EN 入力があります。EN を Low に設定すると、デバイスがディセーブルになり、すべての I/O がハイインピーダンス状態になります。LSF ファミリーのデバイスはスイッチ タイプの電圧レベルトランスレータであるため、消費電力は非常に低くなります。双方向アプリケーション (I²C、SMBus、PMBus、MDIO) では、常に LSF ファミリーをイネーブルすることを推奨します。

表 8-2. アプリケーションの動作条件

パラメータ	最小値	代表値	最大値	単位
V_{ref_A} (1)	0.9		5.5	V
V_{ref_B}	$V_{ref_A} + 0.8$		5.5	V
$V_{I(EN)}$	$V_{ref_A} + 0.8$		5.5	V
V_{PU}	0		V_{ref_B}	V

(1) V_{ref_A} は、すべての入力と出力の間で最低の電圧レベルにする必要があります。

注

V_{ref_B} が EN 入力を調整し、デバイスを適切にバイアスして変換できるようにするには、200k Ω のバイアス抵抗が必要です。

8.2.1.1.2 バイアス回路

適切な動作のためには、 V_{CCA} は常に V_{CCB} よりも 0.8V 以上低くする必要があります ($V_{CCA} + 0.8 \leq V_{CCB}$)。 V_{ref_B} が EN 入力を調整し、デバイスを適切にバイアスして変換できるようにするには、200k Ω のバイアス抵抗が必要です。高周波ノイズに対処するため、 V_{ref_B} からグラウンドへのパスに 0.1 μ F のコンデンサを推奨します。最高のシグナル インテグリティを実現するため、 V_{ref_B} および $V_{I(EN)}$ は V_{ref_A} より 1.0V 高くすることを推奨します。

プッシュプル出力デバイスを使用して EN ピンを直接駆動するのは、LSF0102 シリーズのデバイスでは非常に一般的な設計ミスです。また、通常動作中に電流が A 側の電源に流れることにも注意することが非常に重要です。すべての電圧源が電流をシンクできるわけではないので、該当する設計でこの電流に対処できることを確認してください。設計の詳細については、『LSF ファミリーのバイアス回路について』ビデオを参照してください。

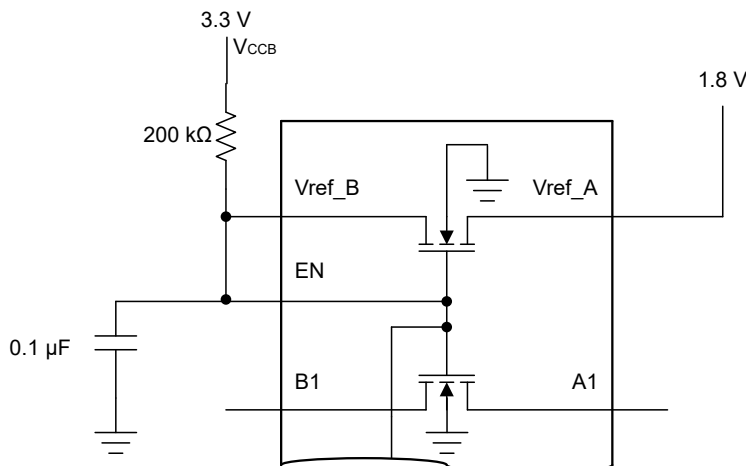


図 8-2. LSF010x デバイス内部のバイアス回路

8.2.1.2 詳細な設計手順

8.2.1.2.1 双方向変換

双方向変換構成 (高電圧から低電圧、または低電圧から高電圧) では、EN 入力を V_{ref_B} に接続し、両方のピンをバイアス抵抗 (通常 200k Ω) を介してハイサイド V_{CCB} にプルアップする必要があります。これにより、 V_{ref_B} で EN 入力を調整し、チャンネルをバイアスして適切な変換を行うことが可能になります。デバイスで安定した電源を供給するには、 V_{ref_B} にフィルタ コンデンサを使用することを推奨します。コントローラの出力ドライバは、プッシュプルまたはオープンドレインにすることができ (プルアップ抵抗が必要な場合あり)、ペリフェラル デバイスの出力はプッシュプルまたはオープンドレインにすることができます (Bn 出力を V_{PU} にプルするプルアップ抵抗が必要)。

注

どちらかの出力がプッシュプルの場合、どちらの方向でもバスの High / Low 競合が発生しないように、データを単方向にするか出力をトライステートにし、何らかの方向制御メカニズムにより制御する必要があります。両方の出力がオープンドレインの場合は、方向制御は不要です。

8.2.1.2.2 プルアップ抵抗の値設定

プルアップ抵抗の値は、パストラジスタがオン状態のときに、パストラジスタを流れる電流を約 15mA に制限する必要があります。これにより、260mV から 350mV の電圧降下が保証され、ダウンストリーム チャンネルで有効な Low 信号が得られます。パストラジスタを流れる電流が 15mA を超えると、オン状態での電圧降下も大きくなります。各パストラジスタを流れる電流を 15mA に設定するには、次の式を使用してプルアップ抵抗の値を計算します。

$$R_{pu} = \frac{(V_{pu} - 0.35 V)}{0.015 A} \quad (3)$$

表 8-3 に、抵抗値、基準電圧、電流 (8mA、5mA、3mA) を示します。トランジスタの両端での電圧降下が 350mV 以下になるように、+10% の列に示す抵抗値 (またはそれ以上の値) を使用する必要があります。外付けドライバは、LSF ファミリ デバイスの両側にある抵抗からの合計電流を 0.175V にシンクできる必要があります。ただし、15mA は LSF ファミリ デバイスを流れる電流にのみ適用されます。0.175V で Low 状態を駆動するデバイスは、1 つまたは複数のプルアップ抵抗から電流をシンクし、 V_{OL} を維持する必要があります。抵抗が小さくなると電流が増加し、 V_{OL} が上昇します。

表 8-3. プルアップ抵抗の値

$V_{PU}^{(1)(2)}$	8mA		5mA		3mA	
	公称 (Ω)	+10% ⁽³⁾ (Ω)	公称 (Ω)	+10% ⁽³⁾ (Ω)	公称 (Ω)	+10% ⁽³⁾ (Ω)
5V	581	639	930	1023	1550	1705
3.3V	369	406	590	649	983	1082
2.5V	269	296	430	473	717	788
1.8V	181	199	290	319	483	532
1.5V	144	158	230	253	383	422
1.2V	106	117	170	187	283	312

- (1) $V_{OL} = 0.35V$ に対して計算されます
(2) 規定の電流で出力ドライバ $V_{OL} = 0.175V$ を想定しています
(3) V_{DD} 範囲と抵抗の公差を補償するため +10% します

8.2.1.3 アプリケーション曲線

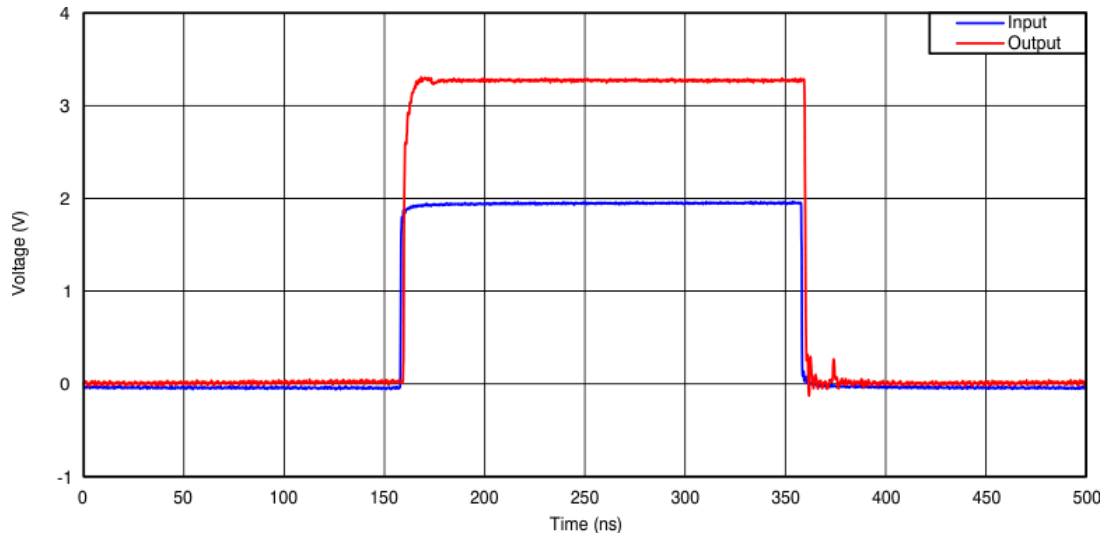


図 8-3. オープン ドレイン変換 (2.5MHz で 1.8V から 3.3V)

8.2.2 混合モード電圧変換

各チャンネルの電源電圧 (V_{PU}) は、プルアップ抵抗により個別に設定可能です。図 8-4 に、この混合モードのマルチ電圧変換の例を示します。マルチ電圧変換の詳細については、『LSF ファミリーを使用したマルチ電圧変換』ビデオを参照してください。

V_{ref_B} を 5V にプルアップして V_{ref_A} を 1.8V に接続すると、すべてのチャンネルが 1.8V にクランプされますが、そこでプルアップを使用して特定のチャンネルの High レベル電圧を定義できます。

- **プッシュプル降圧変換 (5V から 1.8V):** チャンネル 1 がこの設定の例です。B1 が 5V のときは A1 は 1.8V にクランプされ、B1 が Low のときは A1 はスイッチを介して Low に駆動されます。
- **プッシュプル昇圧変換 (1.8V から 5V):** チャンネル 2 がこの設定の例です。A2 が 1.8V の場合、スイッチはハイインピーダンスになり、B2 チャンネルは 5V にプルアップされます。A2 が Low の場合、B2 はスイッチを介して Low に駆動されます。
- **プッシュプル降圧変換 (3.3V から 1.8V):** チャンネル 3 と 4 がこの設定の例です。B3 または B4 が 3.3V に駆動されると、A3 または A4 は 1.8V にクランプされます。B3 または B4 が Low のときは、A3 または A4 はスイッチを介して Low に駆動されます。
- **オープンドレインの双方向変換 (3.3V ↔ 1.8V):** チャンネル 5~8 がこの設定の例です。これらのチャンネルは、I²C と MDIO の双方向動作で、オープンドレインドライバを使用して 1.8V と 3.3V の間で変換を実行します。

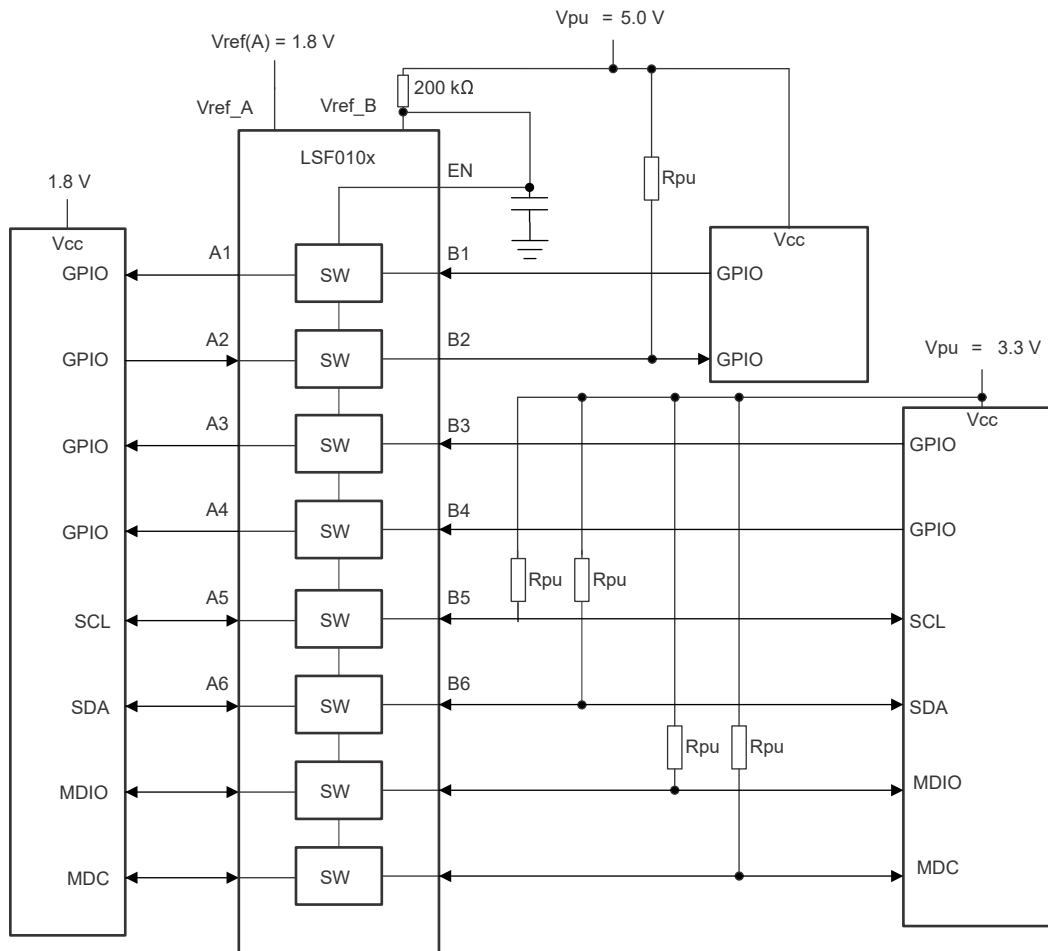


図 8-4. LSF010x によるマルチ電圧変換

8.2.3 単一電源変換

外部デバイスの電圧が不明で、望ましい変換電圧を上回っていたり下回っていたりするため、LSF の通常接続が不可能な場合があります。この場合、A 側に 2 番目の電源の代わりに抵抗を追加します。図 9-5 に、LSF の単一電源動作を利用した場合の例を示します。次の図では、単一の 3.3V 電源を使用して、3.3V デバイスと、1.8V~5.0V の範囲で変化するデバイスとの間で変換を行っています。2 番目の電源の代わりに R1 と R2 を追加しています。V_{ref_A} ピンからいくらかの電流が流れるため、単純な分割電圧として扱うことはできないことに注意してください。

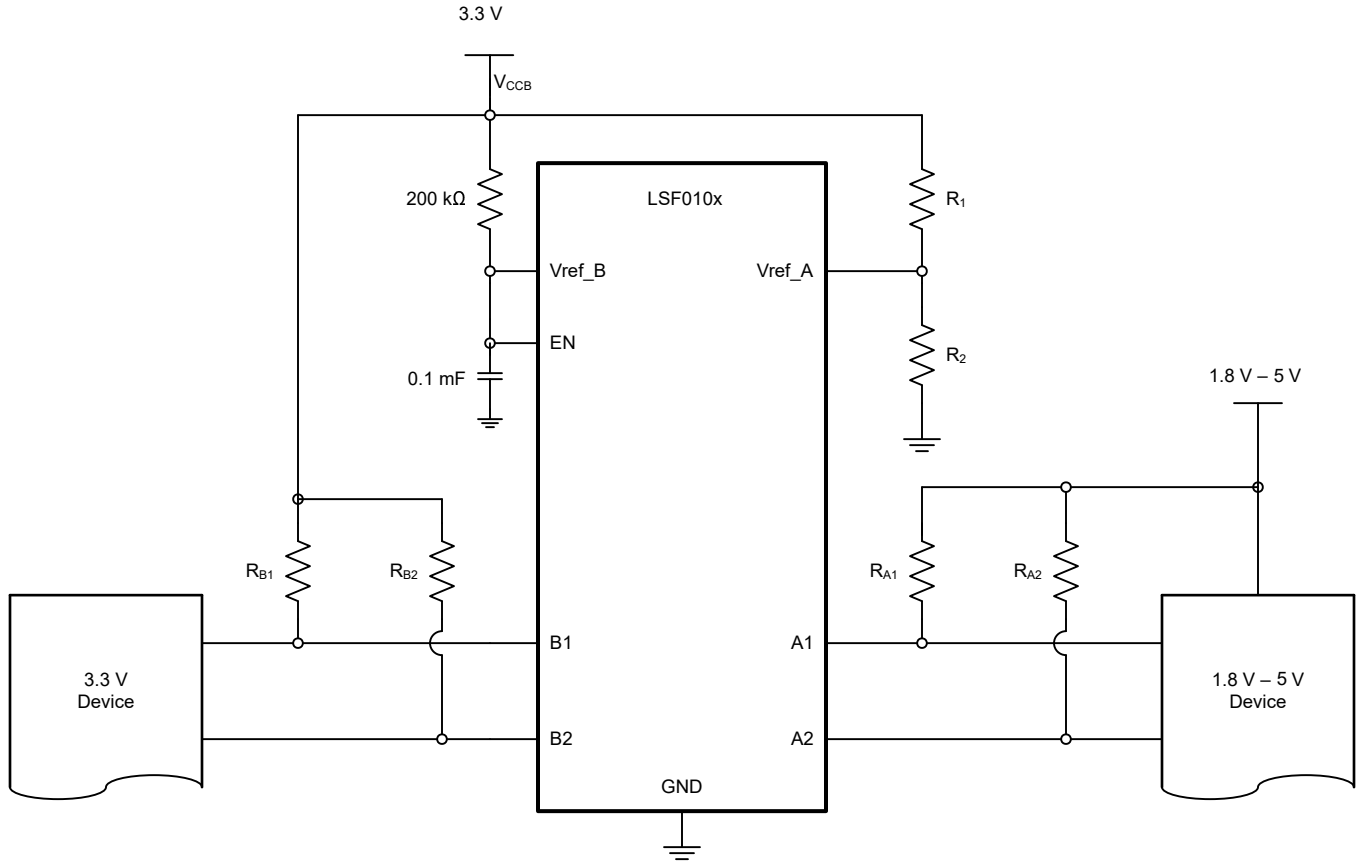


図 8-5. 3.3V 電源を使用した単一電源変換

R1 と R2 の抵抗値を選択する手順は、次のとおりです。

1. R1 の値を選択します。通常、1MΩ を使用して消費電流を低減します。
2. システムの値を次の式に入力します。V_{ref_A} はシステムの最低電圧です。V_{CCB} は 1 次電源で、R1 は手順 1 で選択した値です。

$$R_2 = \frac{200(10^3) \times R_1 \times V_{REFA}}{(200(10^3) + R_1)(V_{CCB} - V_{REFA}) - 0.85 \times R_1} \quad (4)$$

使用する単一電源は、必要な最低変換電圧よりも 0.8V 以上高い必要があります。V_{ref_A} の電圧は、システムで使用する最低電圧として選択する必要があります。LSF 評価基板 (LSF-EVM) には、単一電源動作テスト用に R1 と R2 を配置するための未実装パッドが含まれています。単一電源変換の回路図の例と詳細については、『LSF ファミリーを使用した単一電源変換』ビデオを参照してください。

8.2.4 $V_{ref_B} < V_{ref_A} + 0.8V$ の電圧変換

「イネーブル、ディセーブル、およびリファレンス電圧のガイドライン」セクションで説明されているように、一般的には $V_{ref_B} > V_{ref_A} + 0.8V$ が推奨されますが、この設計に追加事項を考慮すれば、デバイスは $V_{ref_B} < V_{ref_A} + 0.8V$ の条件でも動作できます。

代表的な動作 ($V_{ref_B} > V_{ref_A} + 0.8V$): このシナリオでは、適切な降圧変換に A 側でプルアップ抵抗は必要ありません。B から A への降圧変換時には、A 側の I/O ポートは V_{ref_A} でクランプされ、適切な電圧変換が行われます。デバイスの動作の詳細については、『LSF ファミリーを使用した降圧変換』ビデオを参照してください。

代表的な動作 ($V_{ref_B} < V_{ref_A} + 0.8V$): このシナリオでは、 V_{ref_A} と V_{ref_B} の間に、A 側の I/O ポートが V_{ref_A} にクランプされるのに十分な電圧差はなく、 $V_{ref_B} - 0.8V$ に近い電圧にクランプされます。たとえば、 $V_{ref_B} = 1.8V$ 、 $V_{ref_A} = 1.2V$ の場合、A 側の I/O は $1.0V$ 付近の電圧にクランプされます。したがって、このような条件で動作させるには、次のような設計上の追加考慮事項を満たす必要があります。

- 動作中は V_{ref_B} を V_{ref_A} よりも高くする ($V_{ref_B} > V_{ref_A}$)
- A 側の I/O ポートにプルアップ抵抗を実装し、ラインが適切な電圧に完全にプルアップされるようにする。

図 8-6 に、LSF0102 を使用して $1.2V \leftrightarrow 1.8V$ の変換を実行するこのセットアップの例を示します。このタイプのセットアップは、「推奨動作条件」の表に従っている限り、 $1.8V \leftrightarrow 2.5V$ 、 $1.05V \leftrightarrow 1.5V$ など他の電圧ノードにも適用されます。

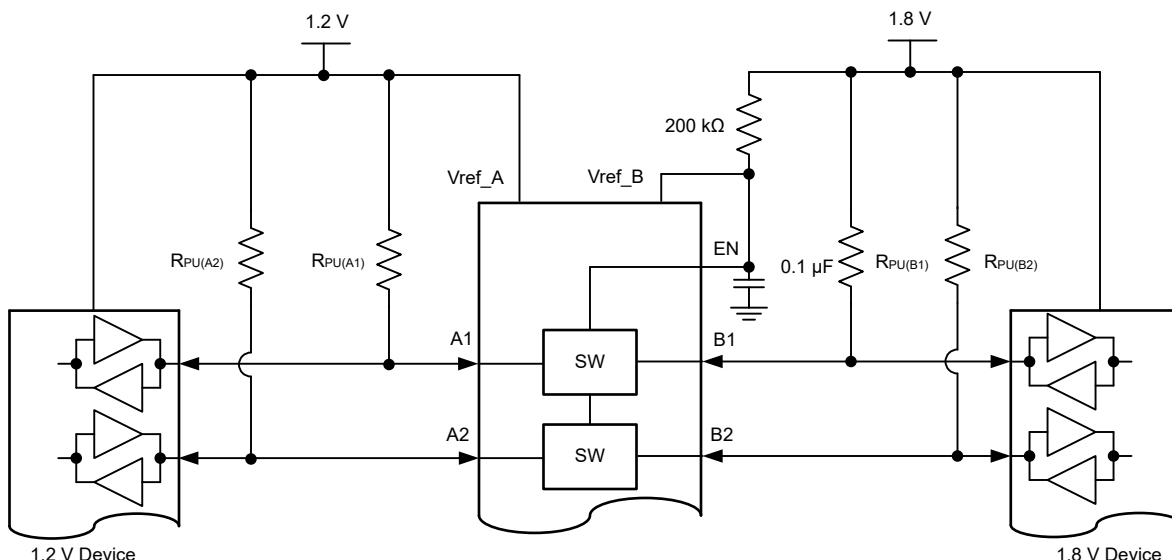


図 8-6. LSF010x を使用した $1.2V$ から $1.8V$ への電圧変換

8.3 電源に関する推奨事項

LSF ファミリーには電源シーケンス要件はありません。表 8-4 に、すべての電源ピンと入力ピンの推奨動作電圧を示します。

表 8-4. 推奨動作電圧

パラメータ		最小値	代表値	最大値	単位
V_{ref_A} ⁽¹⁾	リファレンス電圧 (A)	0.9		5.5	V
V_{ref_B}	リファレンス電圧 (B)	$V_{ref_A} + 0.8$		5.5	V
$V_{I(EN)}$	EN ピンでの入力電圧	$V_{ref_A} + 0.8$		5.5	V
V_{PU}	プルアップ電源電圧	0		V_{ref_B}	V

(1) V_{ref_A} は、すべての入力と出力の間で最低の電圧レベルにする必要があります。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

LSF ファミリーはスイッチ・タイプレベル・トランスレータであるため、シグナル・インテグリティはプルアップ抵抗と PCB 容量の影響を大きく受ける。

- 容量を低減するために信号トレースをできるだけ短くし、プルアップ抵抗からのスタブを最小限にします。
- LSF デバイスを高電圧側の近くに配置します。
- 変換レベルとトランスミッタの駆動能力に適切なプルアップ抵抗を選択します。

8.4.2 レイアウト例

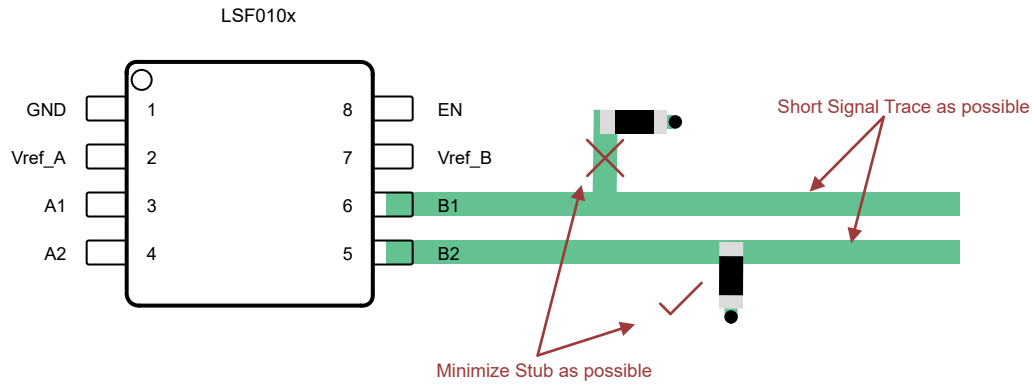


図 8-7. 短いトレースのレイアウト

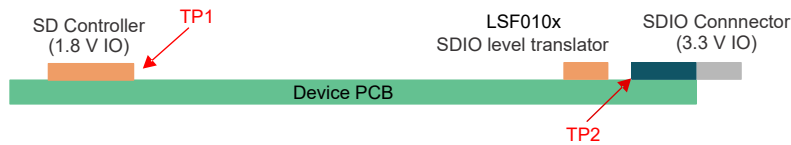


図 8-8. デバイスの配置

9 デバイスおよびドキュメントのサポート

9.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、『LSF-EVM ハードウェア・ユーザー・ガイド』
- テキサス・インスツルメンツ、『TXS、TXB、および LSF 自動双方向変換デバイスのバイアス要件』アプリケーション・ノート
- テキサス・インスツルメンツ、『LSF ファミリーを使用した電圧レベル変換』アプリケーション・ノート
- LSF ファミリーのデバイスを理解するための「Logic Minute」ビデオ・トレーニング・シリーズ：
 - テキサス・インスツルメンツ、『LSF ファミリーを使用した電圧レベル変換の概要』
 - テキサス・インスツルメンツ、『LSF ファミリーのバイアス回路について』
 - テキサス・インスツルメンツ、『LSF ファミリーでのイネーブル・ピンの使用』
 - テキサス・インスツルメンツ、『LSF ファミリーを使用した変換の基礎』
 - テキサス・インスツルメンツ、『LSF ファミリーを使用した降圧変換』
 - テキサス・インスツルメンツ、『LSF ファミリーを使用した昇圧変換』
 - テキサス・インスツルメンツ、『LSF ファミリーを使用したマルチ電圧変換』
 - テキサス・インスツルメンツ、『LSF ファミリーを使用した単一電源変換』

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集 この用語集には、用語や略語の一覧および定義が記載されています。

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスについて利用可能な最新のデータです。このデータは予告なく変更されることがあり、ドキュメントが改訂される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (July 2023) to Revision B (April 2024)	Page
• データシート全体を通して DTM (X2SON、8) のパッケージ情報を追加	1
• 「昇圧および降圧変換」セクションを追加.....	11
• 「バイアス回路」セクションを追加	13

Changes from Revision * (April 2023) to Revision A (July 2023)	Page
• パッケージリード線を含めるよう「パッケージ情報」表を更新	1
• 5.5V の最大値を反映するように「推奨動作条件」表を更新.....	5
• DCU および DCT パッケージについて「熱に関する情報」の表を更新	5
• 「スイッチング特性」表の「降圧および昇圧変換」表を更新	6
• 「イネーブル、ディセーブル、およびリファレンス電圧のガイドライン」セクションで、プルアップ抵抗をバイアス抵抗に変更	13

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適したテキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているテキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかるテキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
LSF0102DCTR	ACTIVE	SSOP	DCT	8	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	(1NT, NG2) (S, Y)	Samples
LSF0102DCUR	ACTIVE	VSSOP	DCU	8	3000	RoHS & Green	NIPDAU SN	Level-1-260C-UNLIM	-40 to 125	(G2, NG2J, NG2P, N G2S) NY	Samples
LSF0102DDFR	ACTIVE	SOT-23-THIN	DDF	8	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	F0102	Samples
LSF0102DQER	ACTIVE	X2SON	DQE	8	5000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 125	RV	Samples
LSF0102DTMR	ACTIVE	X2SON	DTM	8	12000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 125	K	Samples
LSF0102YZTR	ACTIVE	DSBGA	YZT	8	3000	RoHS & Green	SNAGCU	Level-1-260C-UNLIM	-40 to 125	RV	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

⁽⁶⁾ Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF LSF0102 :

- Automotive : [LSF0102-Q1](#)

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LSF0102DCTR	SSOP	DCT	8	3000	180.0	12.4	3.15	4.35	1.55	4.0	12.0	Q3
LSF0102DCUR	VSSOP	DCU	8	3000	178.0	9.0	2.25	3.35	1.05	4.0	8.0	Q3
LSF0102DDFR	SOT-23-THIN	DDF	8	3000	180.0	8.4	3.2	3.1	1.25	4.0	8.0	Q3
LSF0102DQER	X2SON	DQE	8	5000	180.0	9.5	1.15	1.6	0.5	4.0	8.0	Q1
LSF0102DTMR	X2SON	DTM	8	12000	180.0	8.4	0.92	1.47	0.47	4.0	8.1	Q1
LSF0102YZTR	DSBGA	YZT	8	3000	180.0	8.4	1.02	2.02	0.75	4.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS



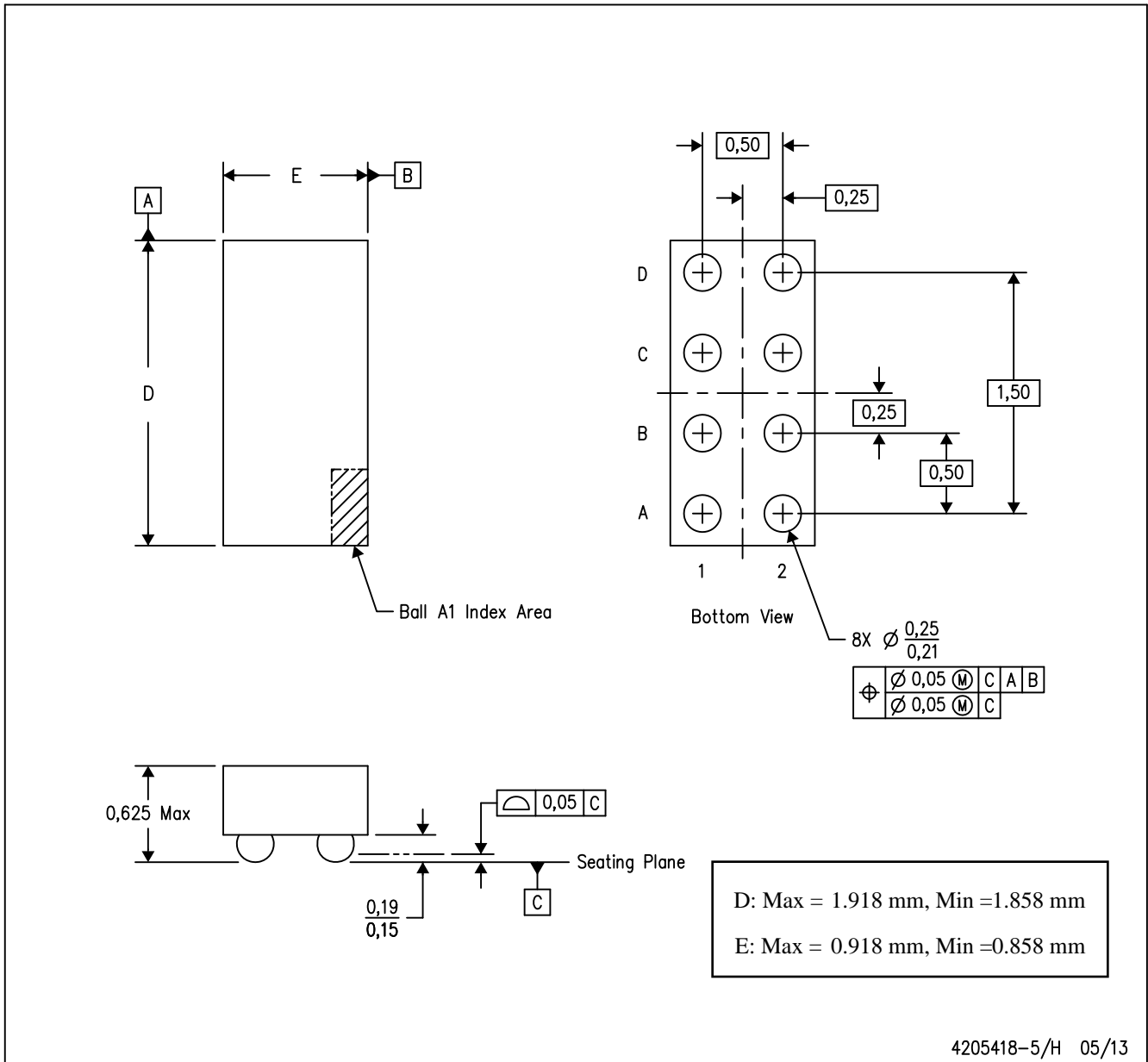
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LSF0102DCTR	SSOP	DCT	8	3000	190.0	190.0	30.0
LSF0102DCUR	VSSOP	DCU	8	3000	180.0	180.0	18.0
LSF0102DDFR	SOT-23-THIN	DDF	8	3000	210.0	185.0	35.0
LSF0102DQER	X2SON	DQE	8	5000	184.0	184.0	19.0
LSF0102DTMR	X2SON	DTM	8	12000	182.0	182.0	20.0
LSF0102YZTR	DSBGA	YZT	8	3000	182.0	182.0	20.0

MECHANICAL DATA

YZT (R-XBGA-N8)

DIE-SIZE BALL GRID ARRAY



- NOTES:
- A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
 - B. This drawing is subject to change without notice.
 - C. NanoFree™ package configuration.

NanoFree is a trademark of Texas Instruments.



4220784/C 06/2021

NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.

EXAMPLE BOARD LAYOUT

DCT0008A

SSOP - 1.3 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4220784/C 06/2021

NOTES: (continued)

- 5. Publication IPC-7351 may have alternate designs.
- 6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DCT0008A

SSOP - 1.3 mm max height

SMALL OUTLINE PACKAGE

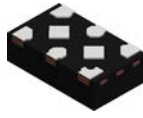


SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4220784/C 06/2021

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

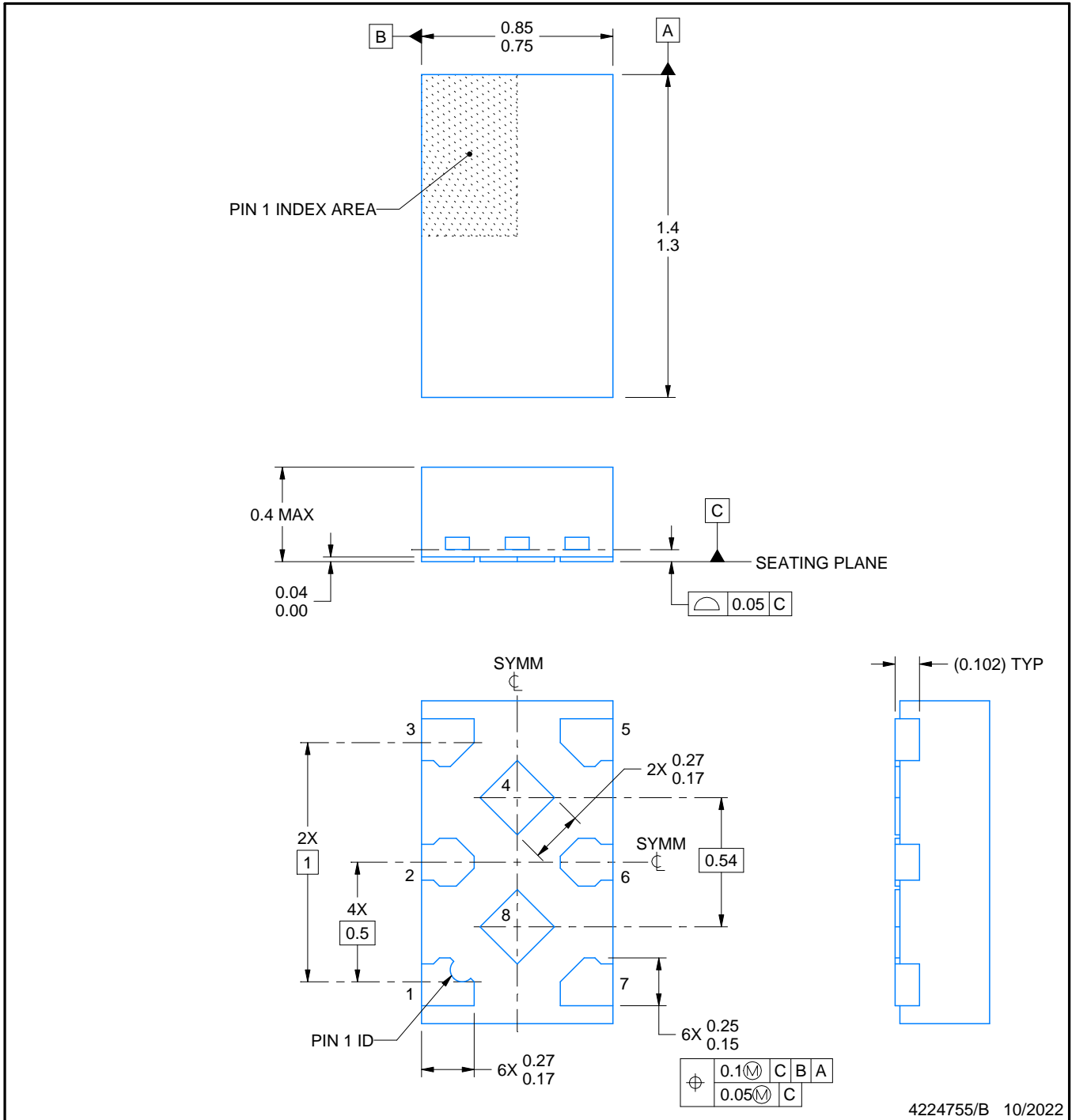


DTM0008A

PACKAGE OUTLINE

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



NOTES:

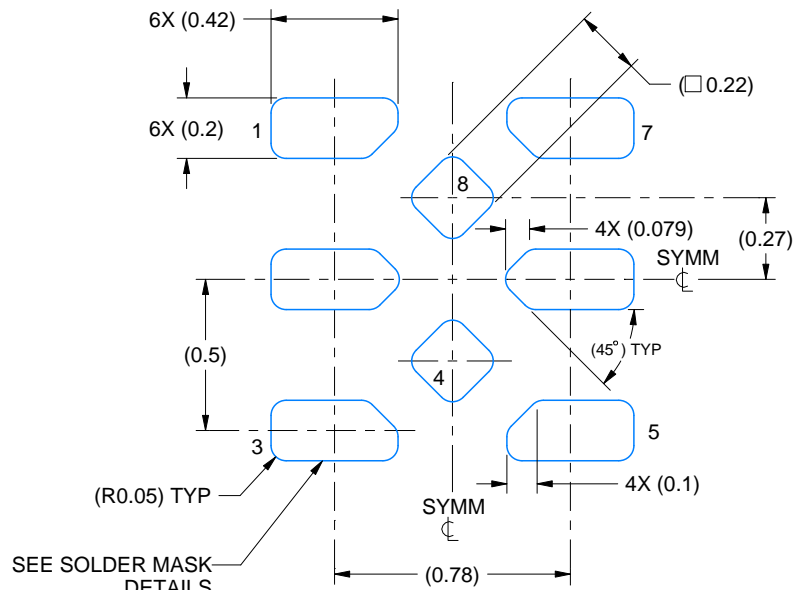
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad(s) must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

DTM0008A

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:40X



SOLDER MASK DETAILS

4224755/B 10/2022

NOTES: (continued)

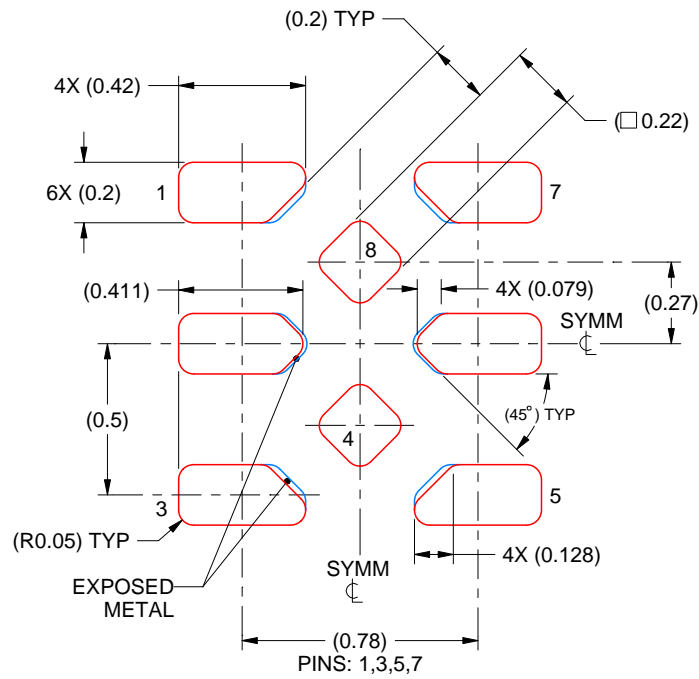
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).

EXAMPLE STENCIL DESIGN

DTM0008A

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.075 mm THICK STENCIL
SCALE: 40X

4224755/B 10/2022

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

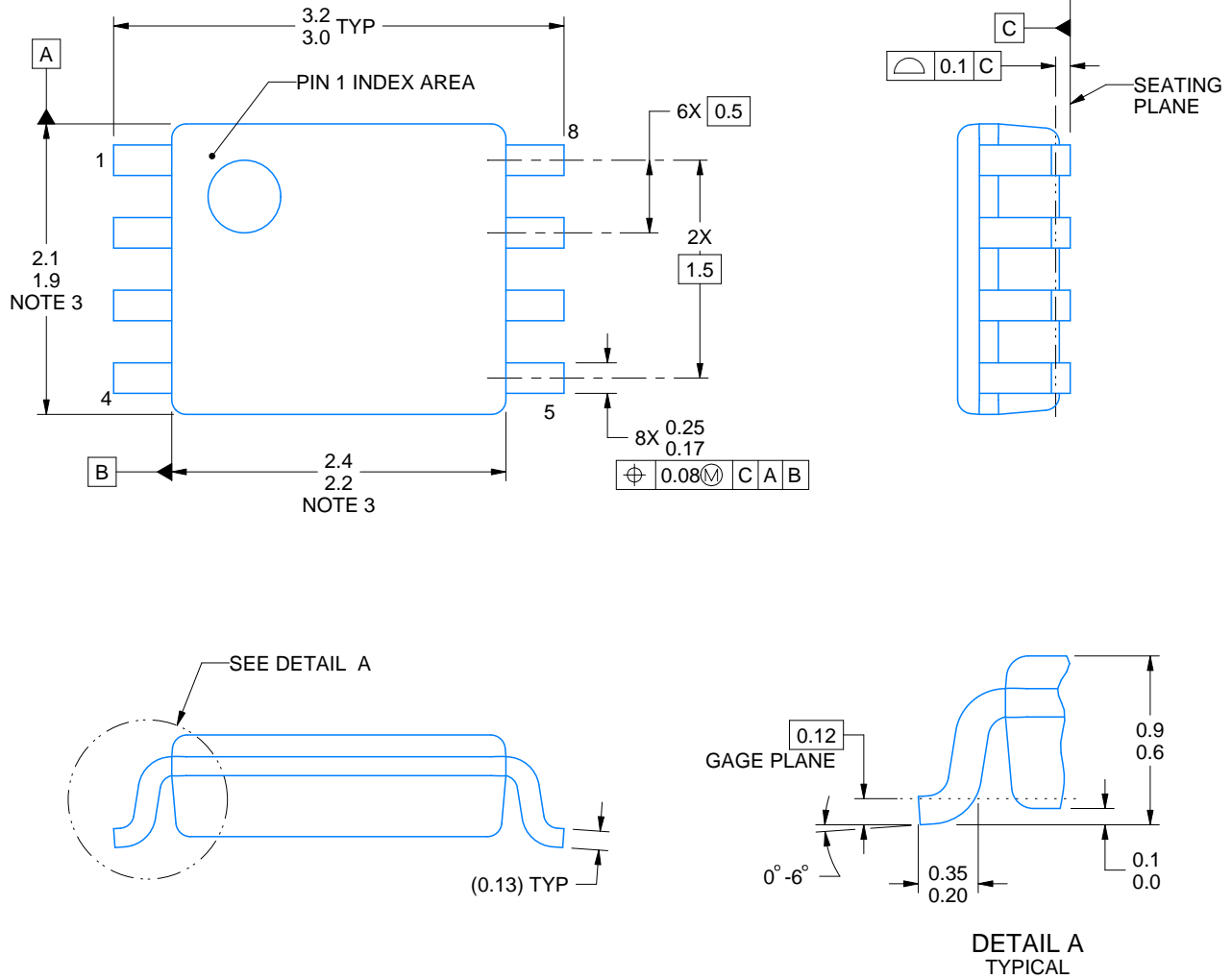
DCU0008A



PACKAGE OUTLINE

VSSOP - 0.9 mm max height

SMALL OUTLINE PACKAGE



4225266/A 09/2014

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-187 variation CA.

EXAMPLE BOARD LAYOUT

DCU0008A

VSSOP - 0.9 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 25X



4225266/A 09/2014

NOTES: (continued)

- 5. Publication IPC-7351 may have alternate designs.
- 6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DCU0008A

VSSOP - 0.9 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 25X

4225266/A 09/2014

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

DDF0008A



PACKAGE OUTLINE

SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE



4222047/E 07/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.

EXAMPLE BOARD LAYOUT

DDF0008A

SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4222047/E 07/2024

NOTES: (continued)

- 4. Publication IPC-7351 may have alternate designs.
- 5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DDF0008A

SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE

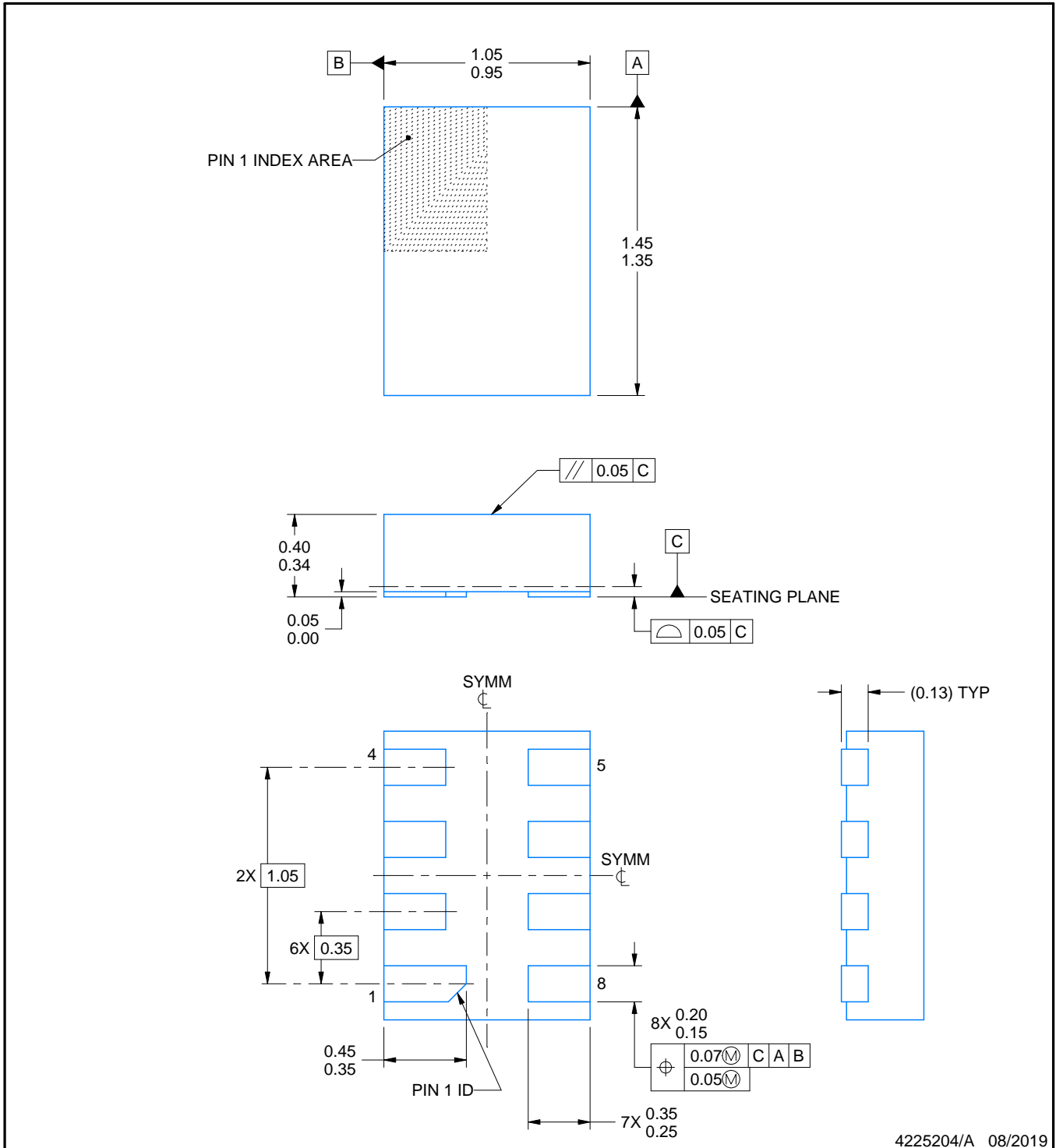


SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4222047/E 07/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This package complies to JEDEC MO-287 variation X2EAF.

EXAMPLE BOARD LAYOUT

DQE0008A

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 40X



SOLDER MASK DETAILS

4225204/A 08/2019

NOTES: (continued)

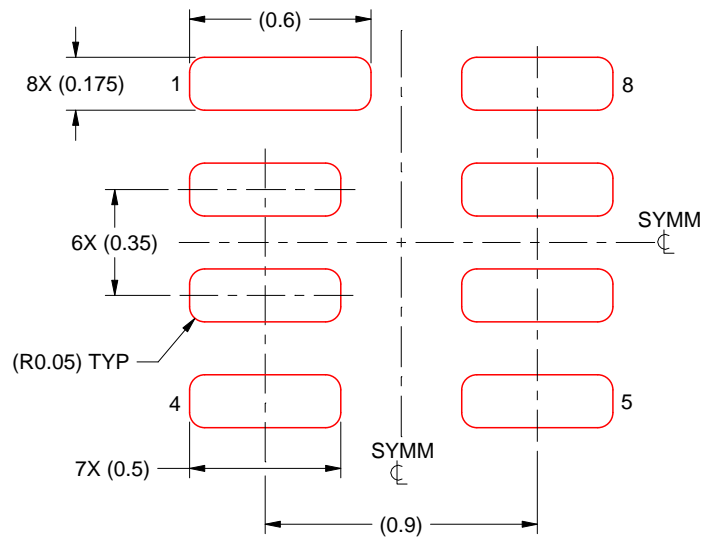
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).

EXAMPLE STENCIL DESIGN

DQE0008A

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.075 MM THICK STENCIL
SCALE: 40X

4225204/A 08/2019

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated