
TPS61090
TPS61091
TPS61092

96%効率 スイッチ電流2A、同期整流方式昇圧コンバータ

特長

- 入力電圧1.8Vから500mA出力が可能な効率96%の同期整流方式昇圧コンバータ
- 4mm × 4mmの小型QFN16ピンパッケージ
- デバイス静止時自己消費電流: 20μA (Typ)
- 入力電圧範囲: 1.8V~5.5V
- 最高5.5Vまでの可変出力電圧製品、および固定出力電圧製品
- パワー・セーブ・モードにより低出力電流時の効率を改善
- ロー・バッテリー・コンパレータ内蔵
- 低EMIコンバータ(アンチリングング・スイッチ内蔵)
- シャットダウン時負荷と電源を遮断
- 過熱保護

アプリケーション

- 単セルのリチウム系電池または2セルの乾電池を電源とするポータブル・オーディオ・プレーヤやPDAなどの携帯機器

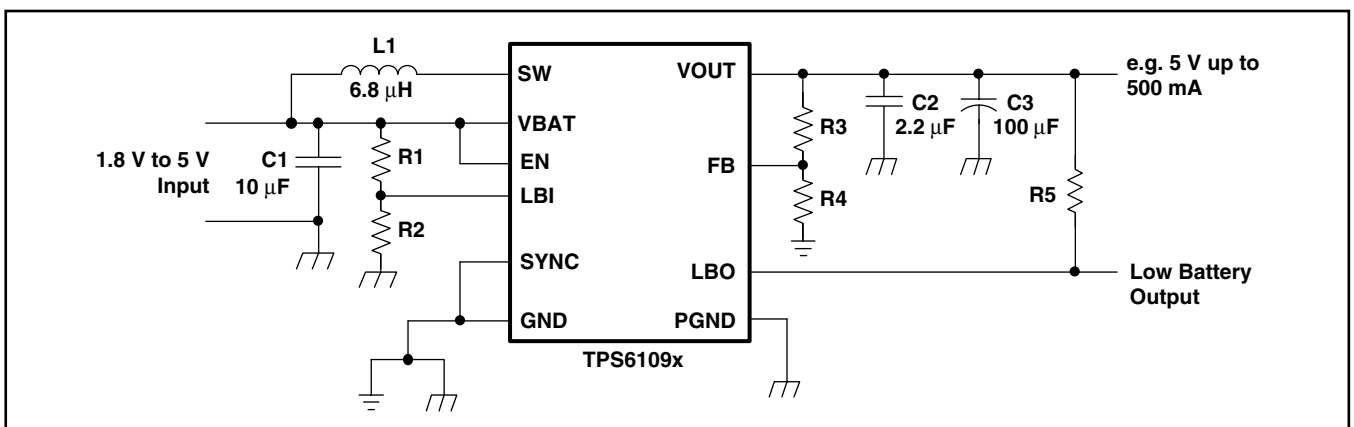
概要

TPS6109xは、1セルのリチウム・イオン、リチウム・ポリマー電池または2セルのアルカリ、ニッカド、ニッケル水素電池を電源とし、1A以下かそれ以上の電池電流の供給を必要とする製品の電源ソリューションを提供する製品です。コンバータは外部の抵抗デバイスによる設定か、チップ内部で固定に設定された値での安定した出力電圧を生成します。高い効率の電力変換能力により、出力電圧5Vで0.5Aの電流供給を入力電圧が1.8Vに低下するまで供給することができます。昇圧コンバータは、固定周波数のパルス幅変調(PWM)コントローラと最大の効率を実現するため同期整流器を使用しています。昇圧スイッチと整流スイッチはチップ内部で直接接続されており、最少のインダクタンス成分とEMI特性を可能としています。昇圧スイッチの最大ピーク電流は2500mAに制限されています。

コンバータは電池からの消費を最小限に抑えるためディスプレイにすることが可能です。シャットダウン時負荷は電池から完全に切り離されます。低EMIモードはリングングを低減するのに使用され、コンバータが不連続モードになった時の放射電磁エネルギーを低くします。

出力電圧は外部の抵抗デバイスにより設定、あるいはチップ内部で固定されています。

このデバイスは4 × 4 mmの16ピンQFNパッケージで供給されています。





静電気放電対策

静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

製品情報(1)

T _A	OUTPUT VOLTAGE DC/DC	パッケージ	Part Number ⁽²⁾
40°C to 85°C	Adjustable	16-Pin QFN 4x4mm	TPS61090RSA
	3.3 V	16-Pin QFN 4x4mm	TPS61091RSA
	5 V	16-Pin QFN 4x4mm	TPS61092RSA

- (1) その他の固定出力電圧バージョンについては弊社にお問い合わせください。
 (2) パッケージはテープ/リールで供給されます。デバイス・タイプの末尾にRを付けてください(例、TPS61090RSAR)。個数はリール当たり3000個です。

絶対最大定格

動作温度範囲内(特に記述のない限り)⁽¹⁾

	TPS6109x
Input voltage range on LBI	-0.3V ~ 3.6V
Input voltage range on SW, VOUT, LBO, VBAT, SYNC, EN, FB	-0.3V ~ 7 V
Operating free air temperature range T _A	-40°C ~ 85°C
Maximum junction temperature T _J	150°C
Storage temperature range T _{stg}	-65°C ~ 150°C

- (1) 絶対最大定格以上のストレスは、製品に恒久的・致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示しており、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作を意味するものではありません。絶対最大定格の状態に長時間置くことは、本製品の信頼性に影響を与えることがあります。

推奨動作条件

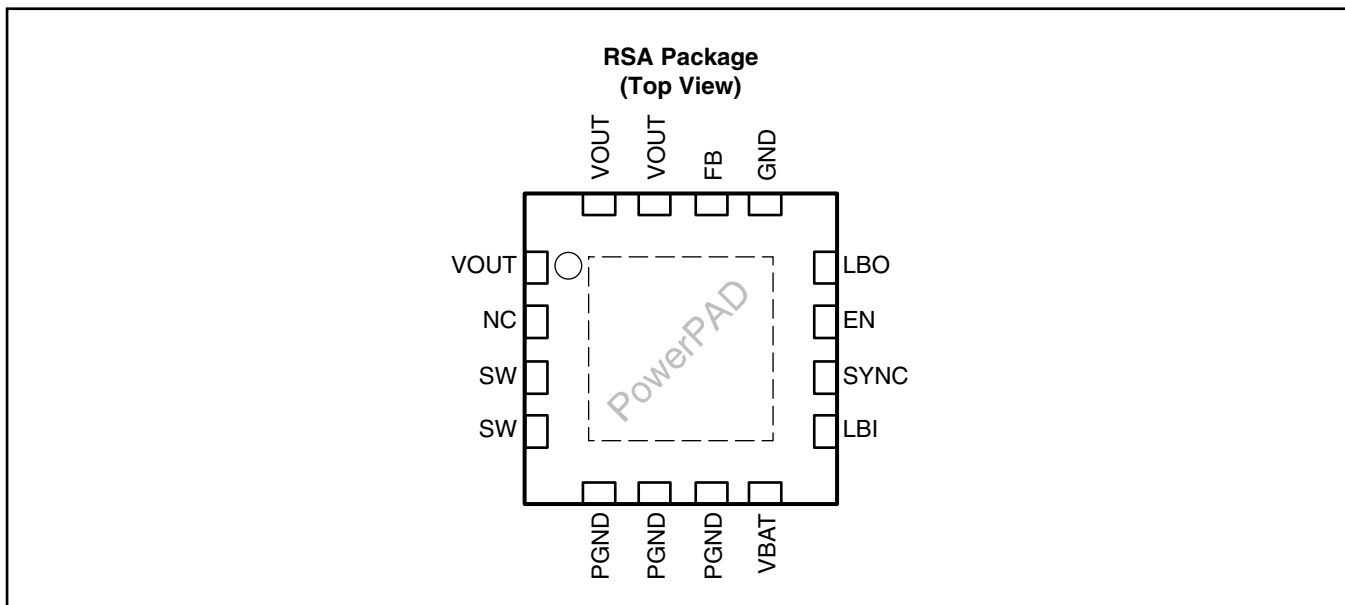
	MIN	NOM	MAX	単位
Supply voltage at VBAT, V _I	1.8		5.5	V
Inductance, L	2.2	6.8		μH
Input, capacitance, C _i		10		μF
Output capacitance, C _o	22	100		μF
Operating free air temperature, T _A	-40		85	°C
Operating virtual junction temperature, T _J	-40		125	°C

電気的特性

over recommended free-air temperature range and over recommended input voltage range (typical values are at an ambient temperature range of 25°C) (特に記述のない限り)。

パラメータ		テスト条件	MIN	TYP	MAX	単位
DC/DC STAGE						
V_I	Input voltage range		1.8		5.5	V
V_O	TPS61090 output voltage range		1.8		5.5	V
V_{FB}	TPS61090 feedback voltage		490	500	510	mV
f	Oscillator frequency		500	600	700	kHz
	Frequency range for synchronization		500		700	kHz
I_{SW}	Switch current limit	$V_{OUT} = 5\text{ V}$	2000	2200	2500	mA
	Start-up current limit			$0.4 \times I_{SW}$		mA
	Boost switch on resistance	$V_{OUT} = 5\text{ V}$		55		mΩ
	Rectifying switch on resistance	$V_{OUT} = 5\text{ V}$		55		mΩ
	Total accuracy		-3%		3%	
	Line regulation				0.6%	
	Load regulation				0.6%	
Quiescent current	into VBAT	$I_O = 0\text{ mA}, V_{EN} = V_{BAT} = 1.8\text{ V}, V_{OUT} = 5\text{ V}$		10	25	μA
	into VOUT	$I_O = 0\text{ mA}, V_{EN} = V_{BAT} = 1.8\text{ V}, V_{OUT} = 5\text{ V}$		10	20	μA
	Shutdown current	$V_{EN} = 0\text{ V}, V_{BAT} = 2.4\text{ V}$		0.1	1	μA
CONTROL STAGE						
V_{UVLO}	Under voltage lockout threshold	V_{LBI} voltage decreasing		1.5		V
V_{IL}	LBI voltage threshold	V_{LBI} voltage decreasing	490	500	510	mV
	LBI input hysteresis			10		mV
	LBI input current	$EN = V_{BAT}$ or GND		0.01	0.1	μA
	LBO output low voltage	$V_O = 3.3\text{ V}, I_{OI} = 100\text{ μA}$		0.04	0.4	V
	LBO output low current			100		μA
	LBO output leakage current	$V_{LBO} = 7\text{ V}$		0.01	0.1	μA
V_{IL}	EN, SYNC input low voltage				$0.2 \times V_{BAT}$	V
V_{IH}	EN, SYNC input high voltage		$0.8 \times V_{BAT}$			V
	EN, SYNC input current	Clamped on GND or VBAT		0.01	0.1	μA
	Overtemperature protection			140		°C
	Overtemperature hysteresis			20		°C

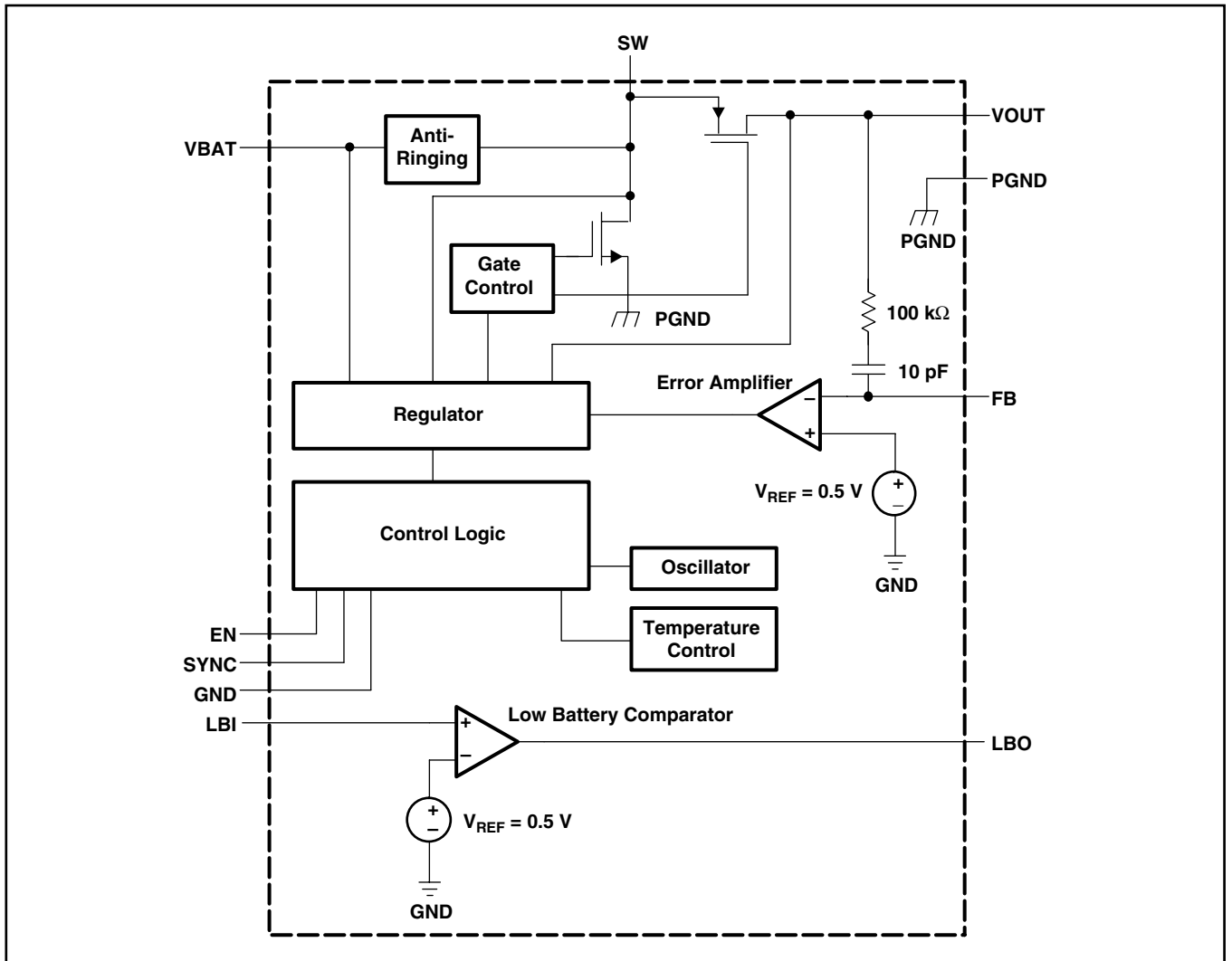
ピン配置



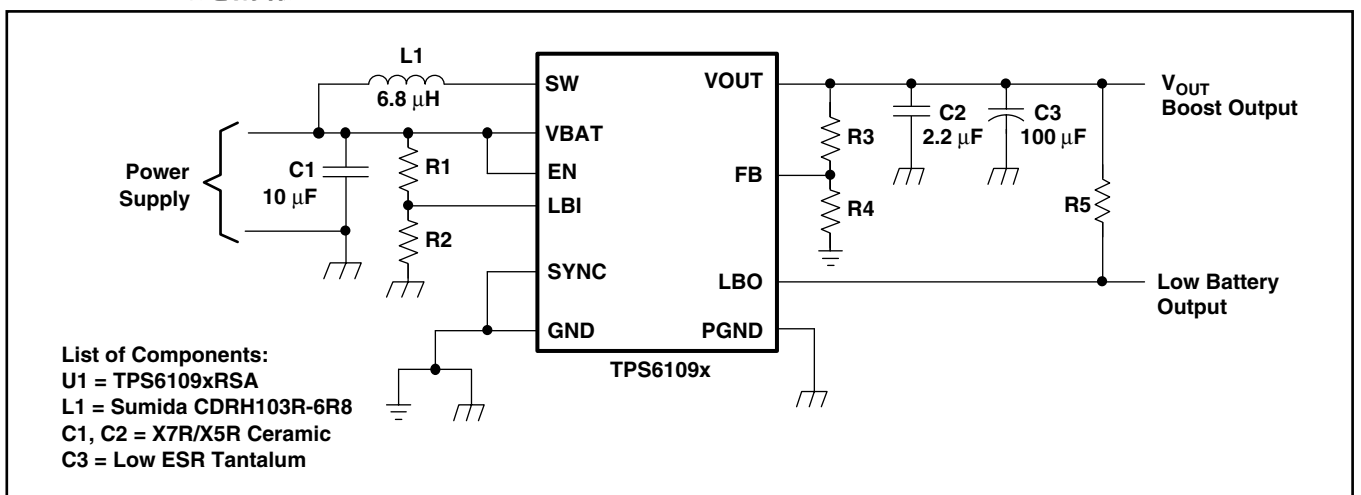
端子機能

端子		I/O	機能
NAME	NO.		
EN	11	I	イネーブル入力端子 (1/VBATの場合イネーブル、0/GNDの場合ディスエーブル)
FB	14	I	可変出力電圧バージョンの電圧フィードバック端子
GND	13	I/O	コントロール/ロジック・グラウンド
LBI	9	I	ロー・バッテリー・コンパレータ入力端子 (ENによりコンパレータはイネーブル)
LBO	12	O	ロー・バッテリー・コンパレータ出力端子 (オープン・ドレイン)
NC	2		接続なし
SYNC	10	I	パワー・セーブ・モードのイネーブル/ディスエーブル (1/VBATの場合ディスエーブル、0/GNDの場合イネーブル、外部同期運転用のクロック信号)
SW	3, 4	I	昇圧/整流スイッチ入力
PGND	5, 6, 7	I/O	電源グラウンド
VBAT	8	I	電源電圧
VOUT	1, 15, 16	O	昇圧コンバータの出力端子
PowerPAD™			熱放散が適切に行われるようはんだ付けしなければなりません。PGNDに接続してください。

機能ブロック図



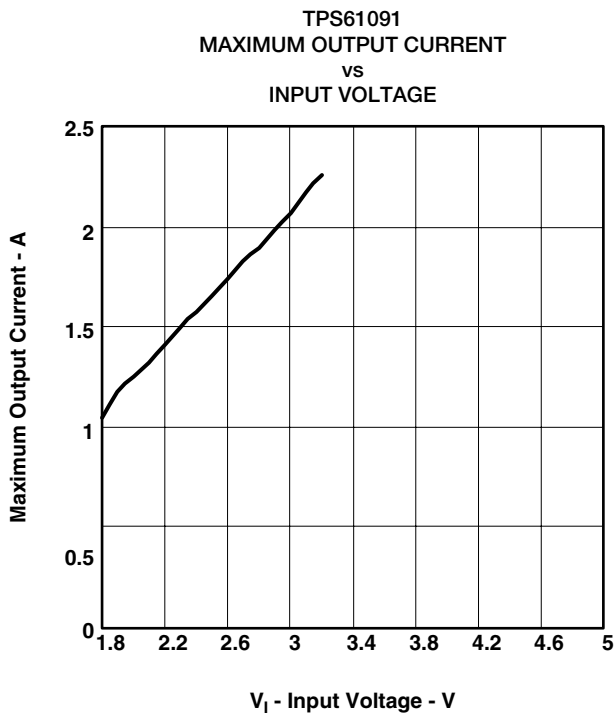
パラメータ測定情報



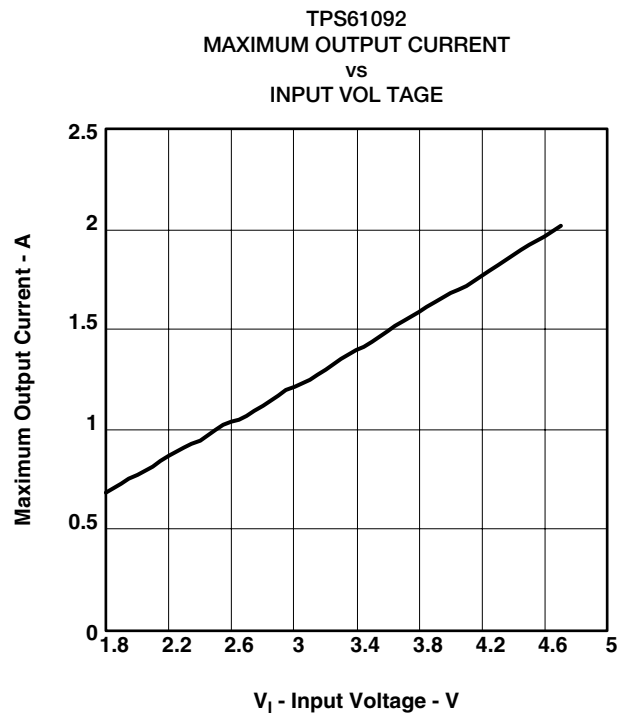
代表的特性

グラフ一覧

DC/DC Converter		☒
Maximum output current	vs Input voltage	1, 2
Efficiency	vs Output current (TPS61090) ($V_O = 2.5\text{ V}$, $V_I = 1.8\text{ V}$, $V_{SYNC} = 0\text{ V}$)	3
	vs Output current (TPS61091) ($V_O = 3.3\text{ V}$, $V_I = 1.8\text{ V}$, 2.4 V , $V_{SYNC} = 0\text{ V}$)	4
	vs Output current (TPS61092) ($V_O = 5.0\text{ V}$, $V_I = 2.4\text{ V}$, 3.3 V , $V_{SYNC} = 0\text{ V}$)	5
	vs Input voltage (TPS61091) ($I_O = 10\text{ mA}$, 100 mA , 500 mA , $V_{SYNC} = 0\text{ V}$)	6
	vs Input voltage (TPS61092) ($I_O = 10\text{ mA}$, 100 mA , 500 mA , $V_{SYNC} = 0\text{ V}$)	7
Output voltage	vs Output current (TPS61091) ($V_I = 2.4\text{ V}$)	8
	vs Output current (TPS61092) ($V_I = 3.3\text{ V}$)	9
No-load supply current into VBAT	vs Input voltage (TPS61092)	10
No-load supply current into VOUT	vs Input voltage (TPS61092)	11
Waveforms	Output voltage in continuous mode (TPS61092)	12
	Output voltage in power save mode (TPS61092)	13
	Load transient response (TPS61092)	14
	Line transient response (TPS61092)	15
	DC/DC converter start-up after enable (TPS61092)	16



☒1



☒2

代表的特性

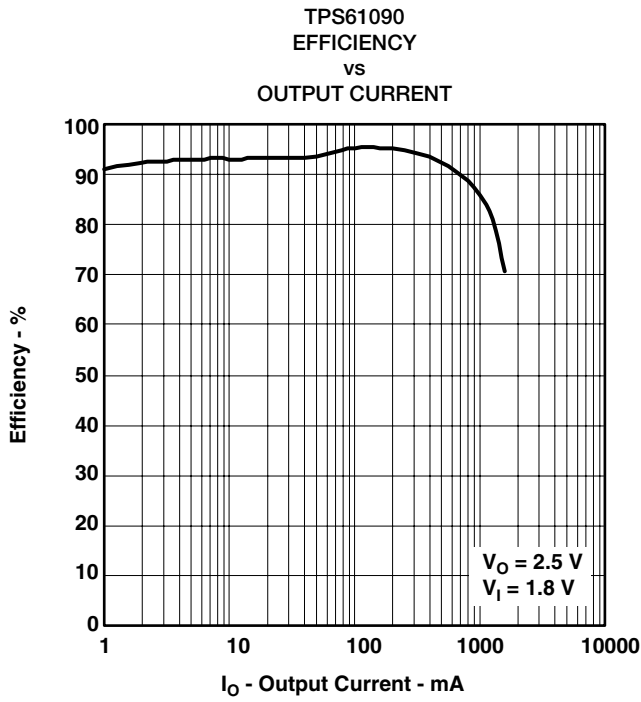


图3

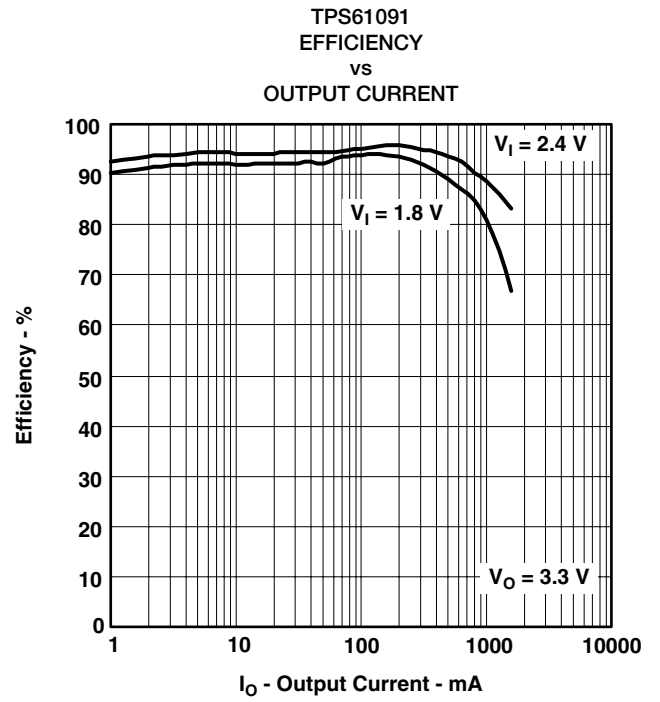


图4

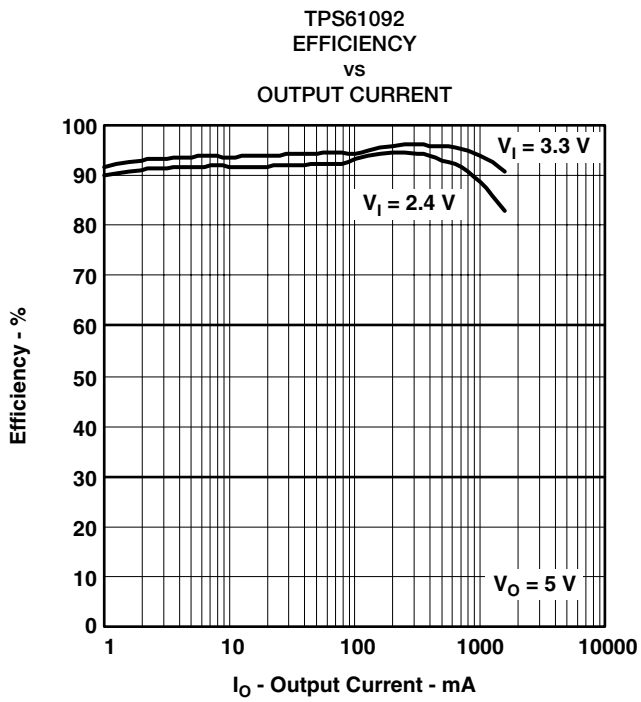


图5

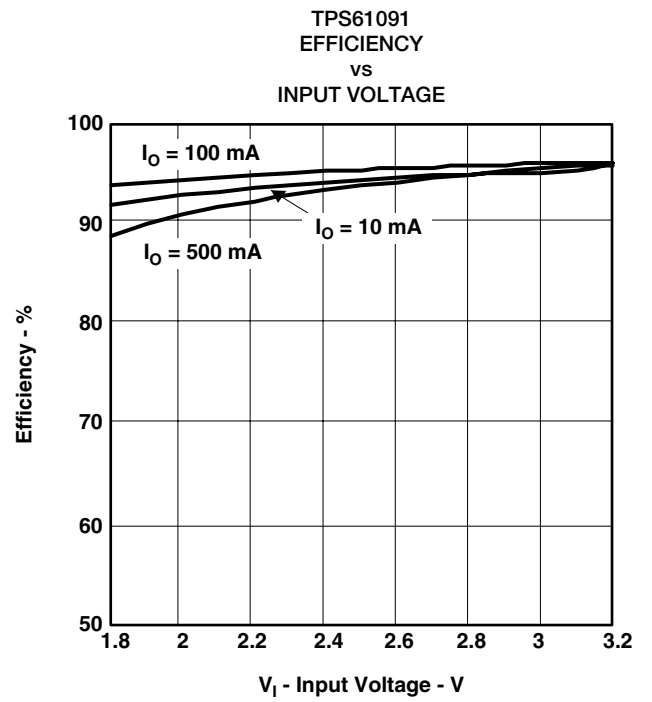


图6

代表的特性

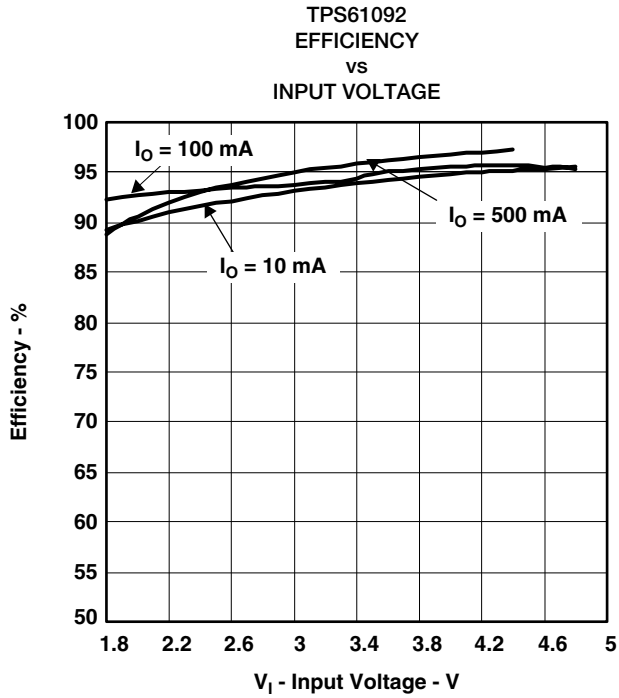


図7

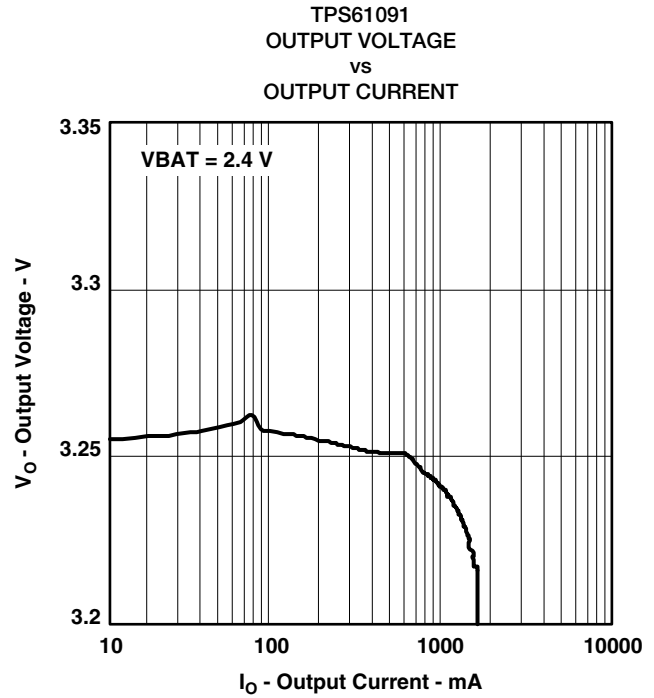


図8

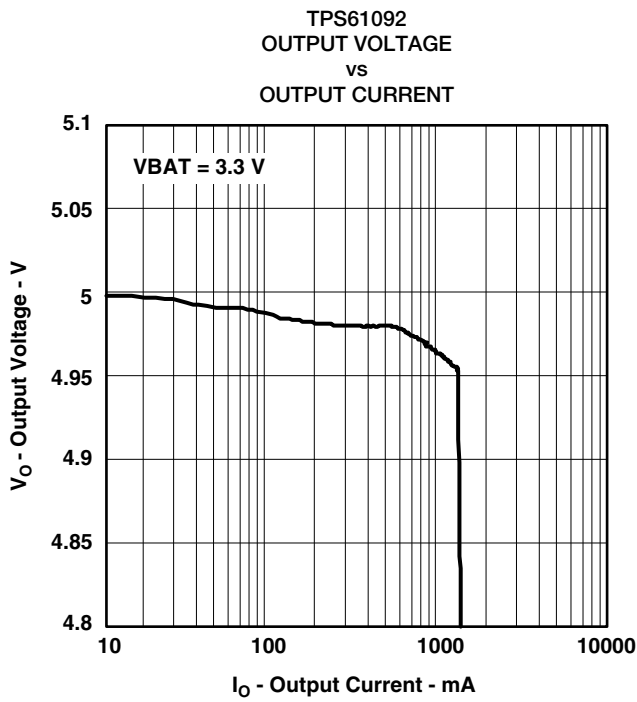


図9

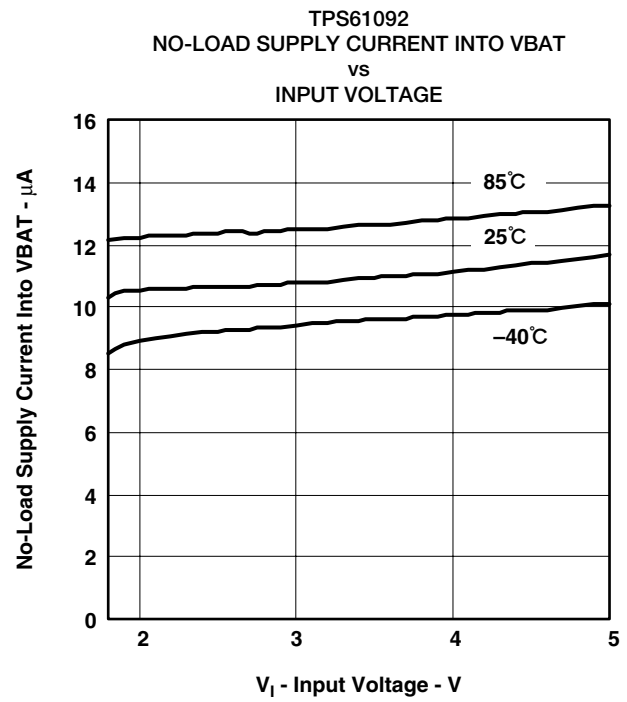


図10

代表的特性

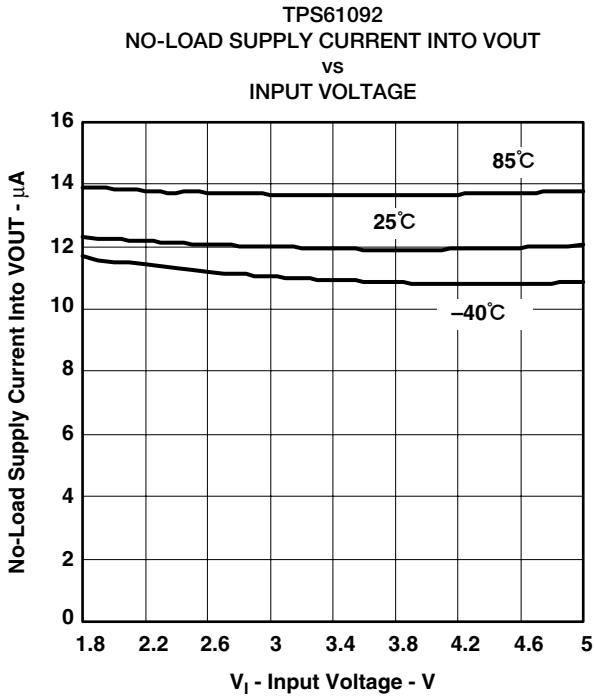


図11

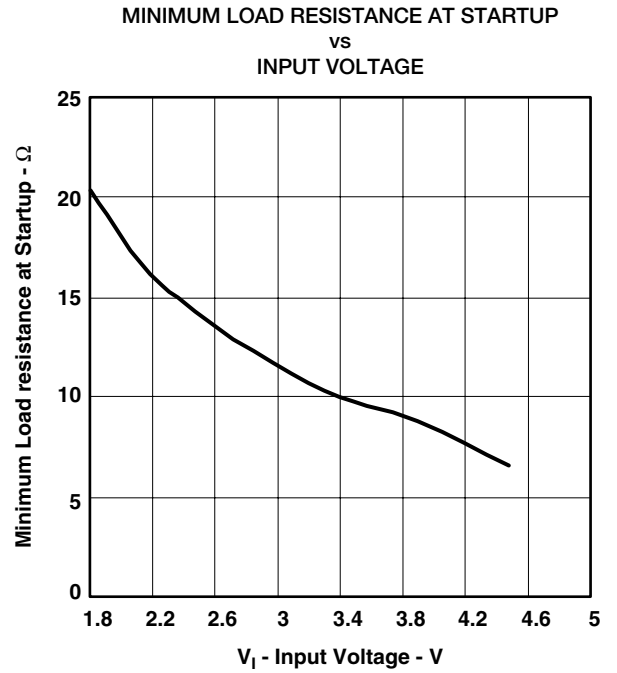


図12

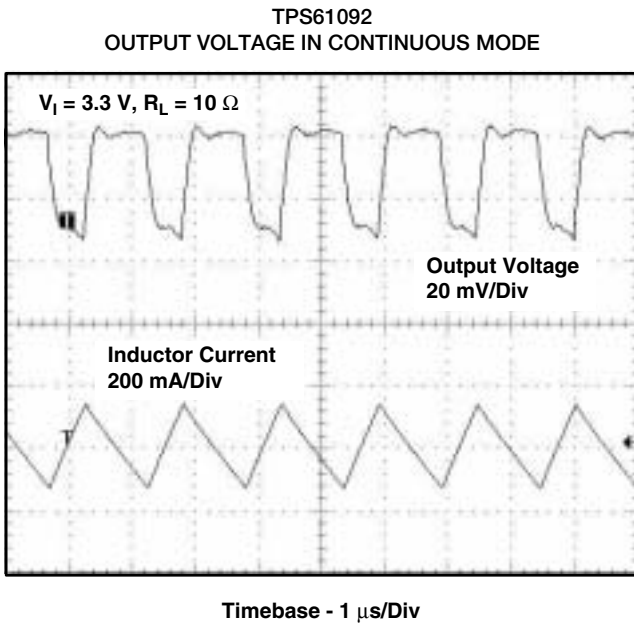


図13

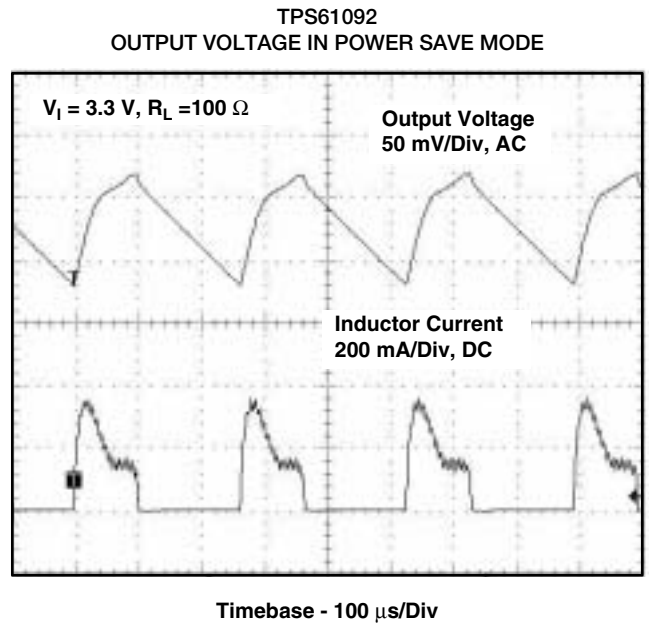
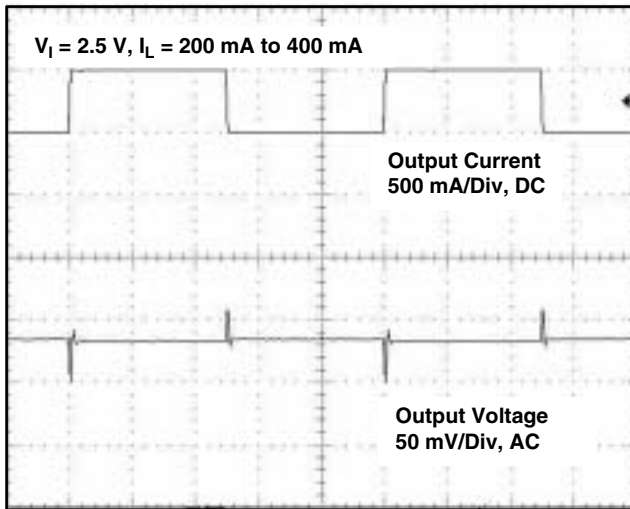


図14

代表的特性

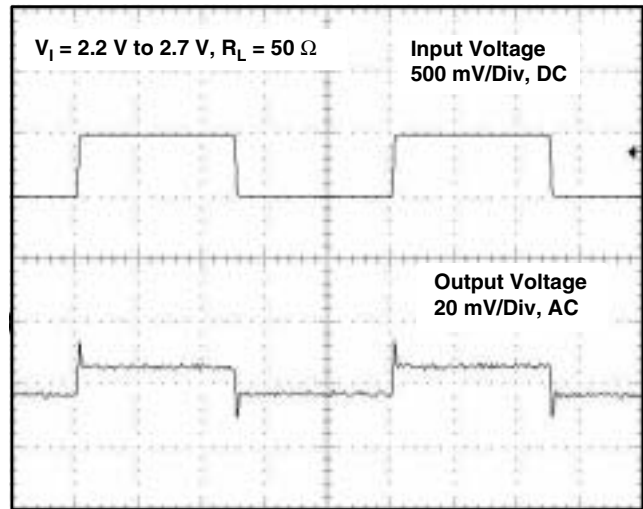
TPS61092
LOAD TRANSIENT RESPONSE



Timebase - 2ms/Div

図15

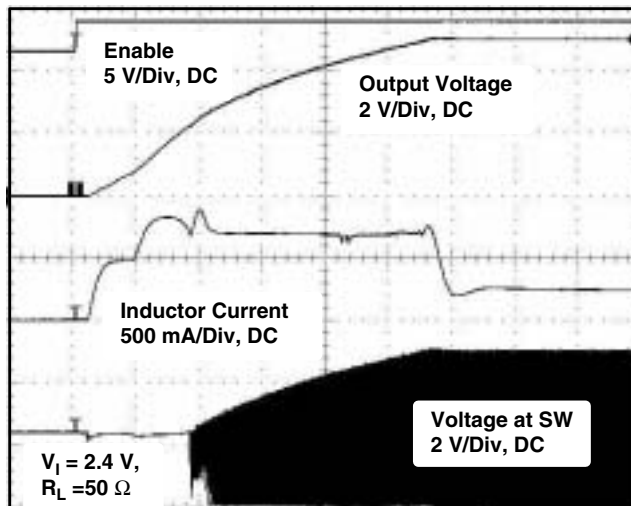
TPS61092
LINE TRANSIENT RESPONSE



Timebase - 2ms/Div

図16

TPS61092
DC/DC CONVERTER START-UP AFTER ENABLE



Timebase - 200 μs/Div

図17

アプリケーション情報

設計手順

TPS6109x DC/DCコンバータは、標準端子電圧が1.8Vから5.5Vで2セルから3セルまでのニッカド、ニッケル水素電池を電源とするシステム向けの製品です。このコンバータは、また、標準電圧が2.5Vから4.2Vの1セルのリチウム・イオンまたはリチウム・ポリマーを電源とするシステムにも使用することができます。さらに、2セルから3セルの1次および2次のアルカリ電池もTPS6109xが使われるシステムに電源を供給することができます。

出力電圧のプログラミング

TPS61090 DC/DCコンバータの出力電圧は外付けの抵抗デバイダにより可変で調整することができます。FBピンの標準電圧値は500mVです。出力電圧の推奨最大値は5.5Vです。抵抗デバイダを流れる電流はFBピンに流れ込む電流の約100倍にします。FBピンに流れ込む電流の標準値は0.01μAで、R4の端子間電圧は500mVです。この2つの値をもとに、デバイダ電流を1μAまたはそれより高く設定するためにはR4の推奨値は500kΩより小さくしなければなりません。内部の位相補償回路との関係から、この抵抗値は200kΩ以下でなければなりません。このことから、抵抗R3の値は、必要とされる出力電圧 (V_O) により、以下の式 (1) を使って計算できます。

$$R3 = R4 \times \left(\frac{V_O}{V_{FB}} - 1 \right) = 200k\Omega \times \left(\frac{V_O}{500mV} - 1 \right) \quad (1)$$

例として、5.0Vの出力電圧が必要とされる場合、R3には1.8MΩの抵抗が選択されます。何らかの理由でR4に200kΩよりかなり小さい値が選択された場合、R3と並列に容量を付加することを推奨します。必要とされる容量値は以下の式 (2) を使って簡単に計算できます。

$$C_{parR3} = 10pF \times \left(\frac{200k\Omega}{R4} - 1 \right) \quad (2)$$

LBI/LBOスレッシュホールド電圧のプログラミング

抵抗デバイダを流れる電流はLBIピンに流れ込む電流の約100倍にします。LBIピンに流れ込む電流の標準値は0.01μAで、R2端の電圧はチップで生成される500mVの値をもつLBI電圧スレッシュホールドと等しくなります。従って、R2の推奨値は500kΩ程度です。このことから、抵抗R1の値は、設定する最小電池電圧 V_{BAT}により、以下の式 (3) を使って計算できます。

$$R1 = R2 \times \left(\frac{V_{BAT}}{V_{LBI - threshold}} - 1 \right) = 390k\Omega \times \left(\frac{V_{BAT}}{500mV} - 1 \right) \quad (3)$$

ロー・バッテリー・スーパーバイザの出力は、使用されている電池の電圧がLBIのプログラムされたスレッシュホールド電圧より下に低下するとアクティブで“L”レベルになる簡素なオープン・ドレイン出力です。この出力には推奨値1MΩのプルアップ抵抗が必要です。LBO出力のプルアップに使用する電源の最大電圧はDC/DCコンバータの出力電圧を越えてはいけません。使用しない場合にはLBOピンはフローティングにしておくかまたはGNDに接続します。

インダクタの選択

昇圧コンバータは変換時にエネルギーを貯えるため通常2つの主要受動部品が必要です。つまり、昇圧インダクタと出力にストレージ・キャパシタが必要となります。昇圧インダクタを選択するには、選択した構成において起こり得るピーク・インダクタ電流を昇圧スイッチの電流制限スレッシュホールドより下に保持することを推奨します。例えば、TPS6109xのスイッチの電流制限スレッシュホールドは出力電圧が5Vの時2500mAです。インダクタとスイッチを流れる最大ピーク電流は、出力負荷、入力電圧 (V_{BAT})、出力電圧 (V_{OUT}) に依存します。最大平均インダクタ電流は以下の式 (4) を使って概算できます。

$$I_L = I_{OUT} \times \frac{V_{OUT}}{V_{BAT} \times 0.8} \quad (4)$$

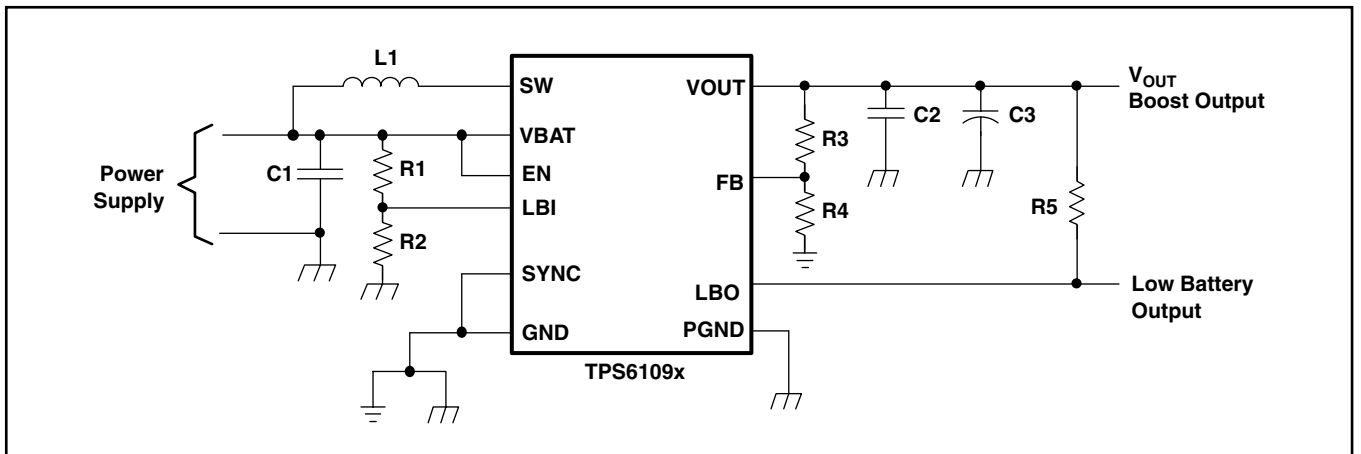


図18. Typical Application Circuit for Adjustable Output Voltage Option

例えば、出力電圧が5.0V、出力電流が500mAの場合、1.8Vの最小入力電圧の時少なくとも1750mAの平均電流がインダクタを流れます。

インダクタを選択する際の2番目のパラメータはインダクタのリップル電流です。通常、望ましくは平均インダクタ電流の20%より小さいリップルで動作することです。リップルが小さいと出力電圧リップルやEMIだけでなくインダクタの磁気ヒステリシス損も低減します。しかし、同じように、負荷変化時のレギュレーション時間が増加します。さらに、インダクタが大きいとシステムの総コストも増大します。これらのパラメータにより以下の式(5)を使ってインダクタの値を計算することができます。

$$L = \frac{V_{BAT} \times (V_{OUT} - V_{BAT})}{\Delta I_L \times f \times V_{OUT}} \quad (5)$$

パラメータfはスイッチング周波数、 ΔI_L はインダクタのリップル電流、すなわち20% $\times I_L$ です。この例では、求められたインダクタ値は5.5 μ Hです。計算されたインダクタンス値と負荷電流値に応じてより適切なインダクタを選択することができます。負荷過渡応答と回路の損失により、式(5)で概算されるより大きな電流が流れる可能性があることに注意する必要があります。また、磁気ヒステリシス損や銅損により生じるインダクタの損失も回路の総合効率にとって重要なパラメータとなります。

以下の各サプライヤのインダクタ・シリーズ製品がTPS6109xコンバータとともに使用されています。

ベンダー	インダクタ・シリーズ名
Sumida	CDRH6D28
	CDRH6D38
	CDRH103R
Würth Elektronik	WE-PD type L
	WE-PD type XL
EPCOS	B82464G

表1. インダクタ・リスト

キャパシタの選択

入力キャパシタ

レギュレータの過渡動作及び電源回路全体の動作を改善するため少なくとも10 μ Fの入力キャパシタを推奨します。0.1 μ Fのセラミック・キャパシタをセラミック・キャパシタまたはタンタル・キャパシタと並列にICの直近に配置することを推奨します。

出力キャパシタ

出力キャパシタの最少容量を規定するのに必要な主要パラメータはコンバータの安定状態での最大許容出力電圧リップル

です。このリップルは、キャパシタの2つのパラメータである、容量とESRで決まります。ESRをゼロと仮定して、規定したリップルに必要とされる最小容量を以下の式(6)を使って計算できます。

$$C_{min} = \frac{I_{OUT} \times (V_{OUT} - V_{BAT})}{f \times \Delta V \times V_{OUT}} \quad (6)$$

パラメータfはスイッチング周波数、 ΔV は最大許容リップルです。

リップル電圧を10mVに選択すると、最小容量53 μ Fが必要となります。総リップルは出力キャパシタのESRによりこれより大きくなります。このさらなるリップル成分は式(7)を使って計算できます。

$$\Delta V_{ESR} = I_{OUT} \times R_{ESR} \quad (7)$$

80m Ω の低ESRのタンタル・キャパシタを使用した結果追加されるリップルは40mVです。総リップルは容量により生じるリップルとキャパシタのESRにより生じるリップルの合計です。この例では、総リップルは50mVです。さらに別のリップルが負荷過渡により生じます。これにより、リップル電圧の要求を満足させるには、上記の計算により求めた値より大きな容量が必要となります。出力キャパシタはインダクタの充電フェーズ時、十分に負荷に電流を供給できる能力が必要であるということの意味しています。出力容量の適正值は負荷変化時の負荷過渡の速度と負荷電流値に依存します。最小容量の計算結果53 μ Fと負荷過渡を考慮すると、推奨出力容量値は100 μ F程度となります。経済的理由により、これは通常はタンタル・キャパシタになります。従って、内部位相補償は30m Ω 以上のESRをもつ出力キャパシタを使用する事を前提に設計を最適化されています。

小信号安定性

セラミックのような低いESRの出力キャパシタを使用する場合には、可変出力電圧バージョンを推奨します。ESRの不足はフィードバック・デバイダで補償することができます。一般的に10pF程度のキャパシタをR3に並列にすると低ESRの出力キャパシタで小信号安定性を得るのに役立ちます。より詳細の解析には、式(8)で求められる誤差増幅器とレギュレータの小信号伝達関数を使用することができます。

$$A_{REG} = \frac{d}{V_{FB}}$$

$$A_{REG} = \frac{d5(R3 + R4)}{R4 \times (1 + i \times \omega \times 2.3\mu s)} \quad (8)$$

レイアウトについての考察

すべてのスイッチング電源、特に高ピーク電流及び高スイッチング周波数の場合、レイアウトは設計時の重要なステップとなります。レイアウトが注意深く行われていないと、レギュレータではEMI問題はもとより安定性の問題も生じることがあります。従って、主要な電流パスや電力用グラウンド・トラックには広く短い配線を使用してください。入力キャパシタ、出力キャパシタ、インダクタはできるだけICの近くに配置しなければなりません。グラウンド・ノイズの影響を最小限に抑えるため、電力用グラウンドには共通のグラウンド・ノードを使用し、制御回

路用グラウンドにはこれとは別のノードを使用してください。これらのグラウンド・ノードはICのグラウンド・ピンの1つに近い場所で接続してください。

フィードバック・デバイダはICの制御回路用グラウンドのピンにできるだけ近い場所に配置しなければなりません。制御回路用グラウンドを適切に配置するには、配線を短くし、さらに電源グラウンドの配線から分離することを推奨します。このことにより、電力用グラウンドの電流と制御回路用グラウンドの電流の重なり合いにより起こり得るグラウンド・シフトの問題が避けられます。

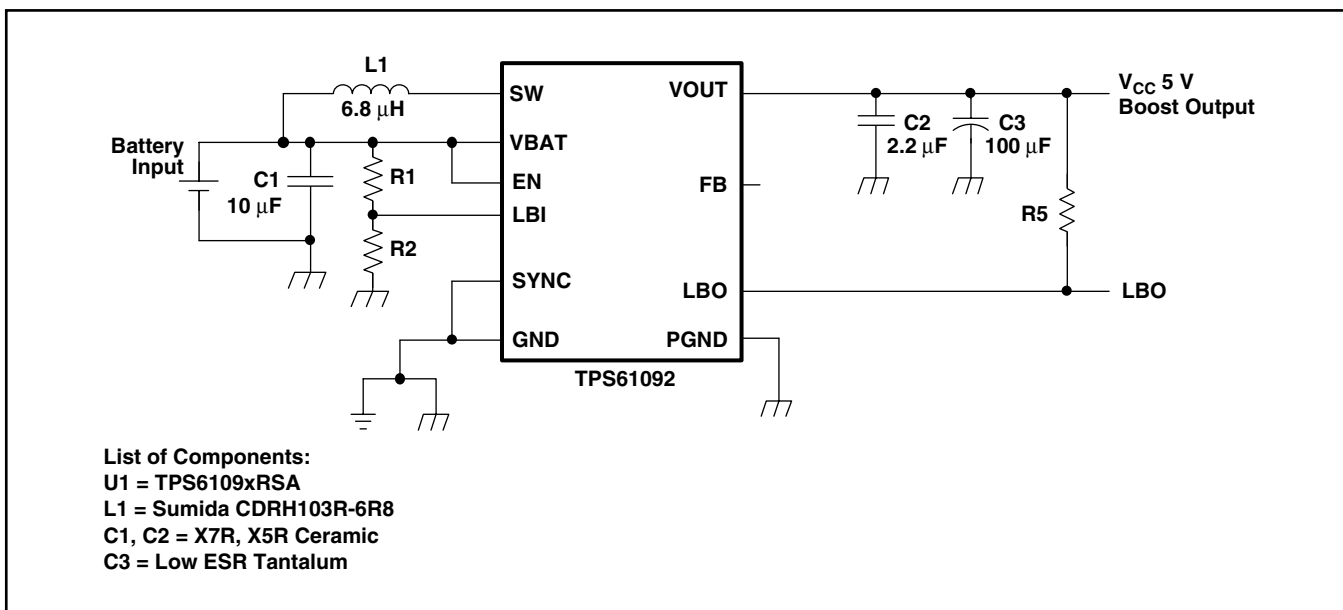


図19. Power Supply Solution for Maximum Output Power

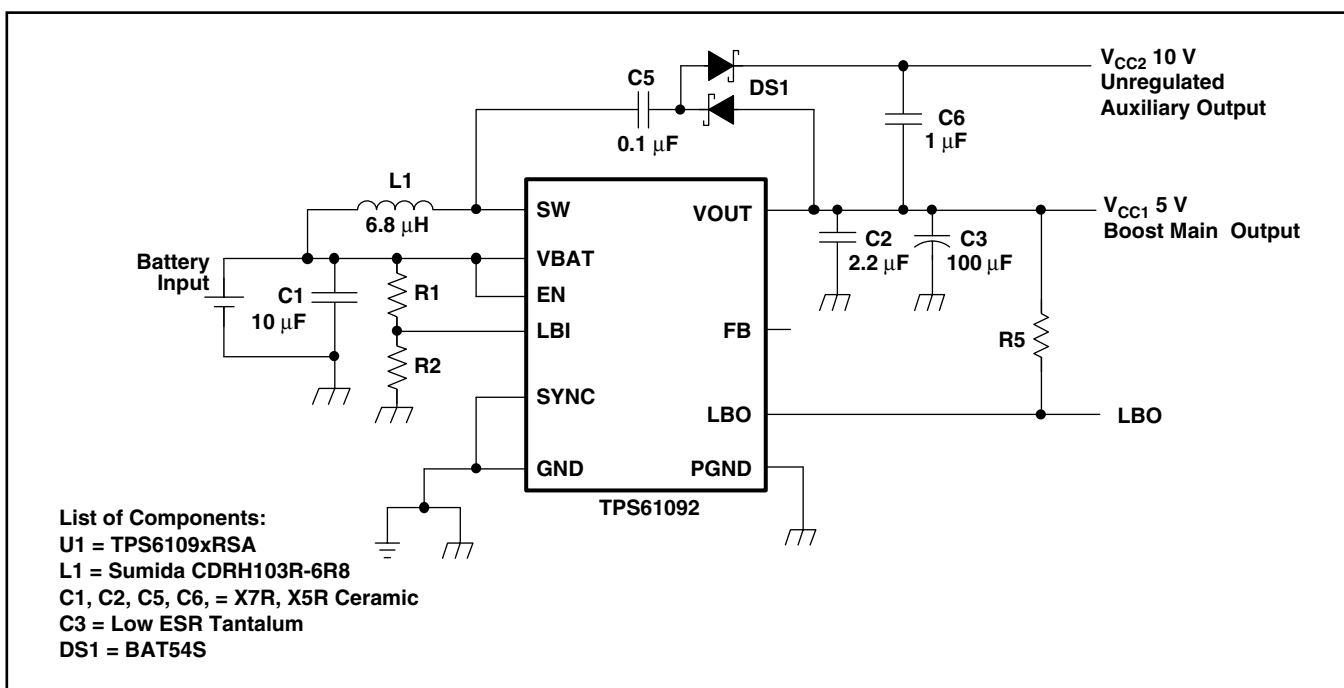


図20. Power Supply Solution With Auxiliary Positive Output Voltage

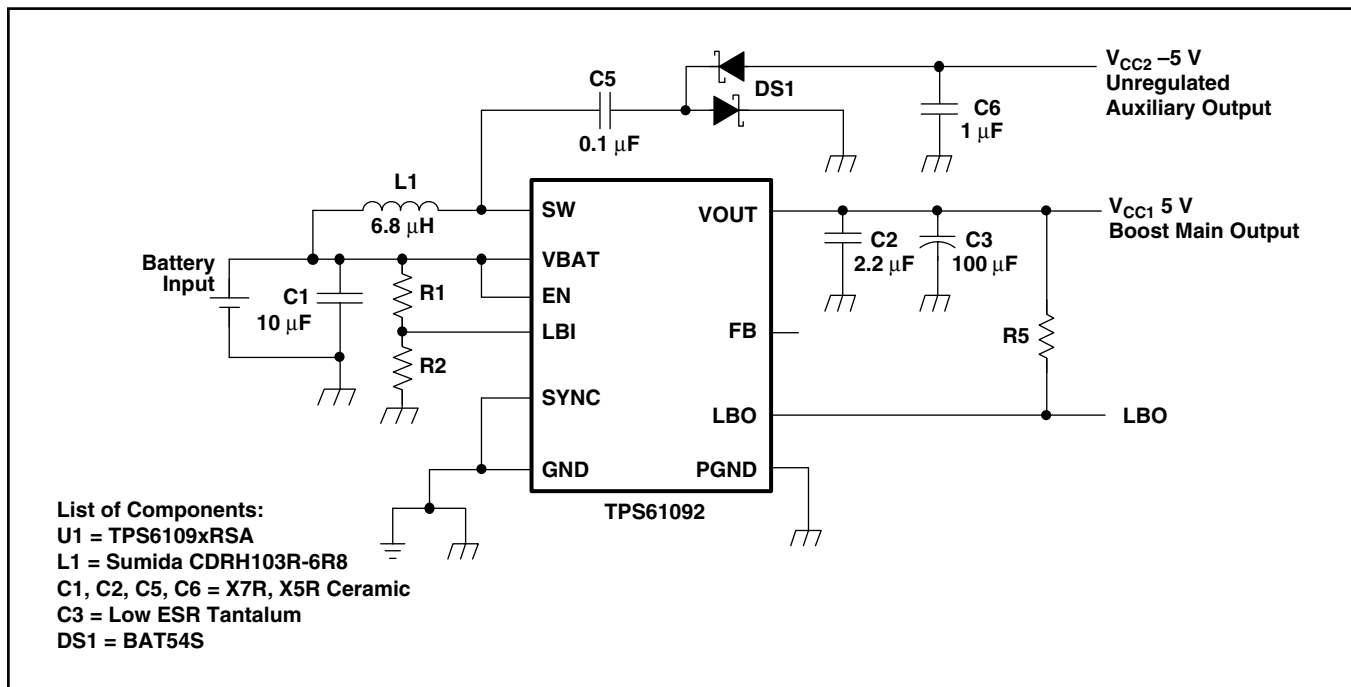


図21. Power Supply Solution With Auxiliary Negative Output Voltage

詳細説明

同期整流器

このデバイスは同期整流を実現するためNチャネルおよびPチャネルMOSFETトランジスタを内蔵しています。一般に使用されているショットキー・ダイオードが低オン抵抗RDS(ON)のPMOSスイッチに置き換えられているため、電力変換効率は96%にも達します。NMOSスイッチの大電流によるグラウンド・シフトを避けるため、2つの別々のグラウンド・ピンが使用されています。すべてのコントロール機能に対する基準はGNDピンです。NMOSスイッチのソースはPGNDに接続されています。この両方のグラウンドはPCB上でGNDピンの近くで1点のみで接続しなければなりません。コンバータがシャットダウンされている時に負荷を入力から切り離すため特別な回路が用いられています。従来の同期整流回路では、ハイサイドPMOSの寄生ダイオードがシャットダウン時に順方向にバイアスされるため、電池から出力に電流が流れてしまいます。しかし、このデバイスはハイサイドPMOSの寄生ダイオードのカソードに特別な回路を取り込み、レギュレータがイネーブルでない時(EN = "L"レベル)ソースから切り離しています。

システム設計の技術者にとってこの機能の利点とは、コンバータのシャットダウン時電池が消費しないことです。確実に電池をコンバータの出力から切り離すための設計上の追加部品は不要です。

コントローラ回路

このデバイスは固定周波数の多重フィードフォワード・コントローラ・トポロジが基礎となっています。入力電圧、出力電圧、NMOSスイッチの電圧降下はモニタされ、レギュレータに直接送られます。従って、コンバータの動作状態が変化するとデューティ・サイクルを直接制御するため、コントロール・ループや誤差増幅器を通るゆっくりとした経路をとる必要はありません。誤差増幅器によって決まる、コントロール・ループは、小信号誤差を取り扱うことのみで十分です。FBピンへのフィードバック電圧または固定電圧バージョンでは内部抵抗デバイスからの小信号誤差の入力は正確で安定した電圧を生成するため内部基準電圧と比較されます。

また、スイッチとインダクタを流れる最大電流を制限するためNMOSスイッチのピーク電流も検出されます。ピーク電流制限値は標準で2200mAに設定されています。

内部の温度センサにより電力消費が過度な場合にデバイスが過熱するのを防止します。

デバイスのイネーブル

ENピンを"H"レベルにセットすることによりデバイスは動作するようになります。ENピンがGNDにセットされた場合デバイスはシャットダウン・モードになります。シャットダウン・モードでは、レギュレータはスイッチングを停止し、ロー・バッテリー・コンバータを含むすべての内部コントロール回

路はオフに切り換わり、負荷は入力から分離されます（“同期整流器”の項参照）。また、このことは、シャットダウン時には出力電圧は入力電圧より下に低下するということを意味しています。コンバータの起動時、電池から大きなピーク電流が流れないようにするためデューティ・サイクルとピーク電流は起動時設定により制限されています。

低電圧ロックアウト

低電圧ロックアウト機能によりVBATピンの電源電圧が標準で1.6Vより下であるとデバイスの起動は停止されます。動作時および電池が放電している時、VBATピンの電圧が約1.6Vより下に低下すると、デバイスは自動的にシャットダウン・モードになります。この低電圧ロックアウト機能はコンバータの誤動作を防ぐために用いられます。

ソフトスタート

デバイスがイネーブルされると、内部の起動サイクルは最初のサイクルであるプリチャージ・フェーズを開始します。プリチャージ時、出力キャパシタが入力電圧に近い値に充電されるまで整流スイッチはオンになっています。整流スイッチはそのフェーズの間電流制限されています。この機能により、出力短絡状態での出力電流も制限されます。出力キャパシタを入力電圧まで充電した後、デバイスはスイッチングを開始します。出力電圧がその標準値に達するまで、昇圧スイッチの電流制限値は起動時に電池から大きなピーク電流が流れるのを回避するためその標準値の40%に制限されています。出力電圧に達するとレギュレータはコントロールを開始し、スイッチの電流制限値は100%の値に設定されます。

パワー・セーブ・モードと外部同期

SYNCピンは種々の動作モードを選択するのに使用できます。パワー・セーブをイネーブルにするには、SYNCピンを“L”レベルに設定しなければなりません。パワー・セーブ・モードは軽負荷時の効率を改善するのに使用されます。パワー・セーブ・モードでは、コンバータは出力電圧が設定スレッシュOLD電圧より下になった時のみ動作します。コンバータは1つまたはいくつかのパルスにより出力電圧を増加させ、出力電圧が設定スレッシュOLD電圧を越えると再びパワー・セーブ・モードになります。このパワー・セーブ・モードはSYNCをVBATに接続することによりディスエーブルにすることができます。

デューティ比が30%から70%の外部クロック信号をSYNCピンに供給する事によりコンバータは供給されたクロック周波数に同期して動作します。外部クロック周波数は内部クロック周波数の標準値の約±20%の範囲内である必要が有ります。数値の詳細はデータシートの電気的特性を参照してください。

ロー・バッテリー検出回路 - LBI/LBO

ロー・バッテリー検出回路は、通常、電池電圧を管理し、電池電圧がユーザー設定のスレッシュOLD電圧より下に低下した時エラー・フラグを生成するのに使用されます。この機能はデバイスがイネーブルの場合にのみアクティブです。デバイスがディスエーブルの場合、LBOピンはハイインピーダンスです。

その切り替わりのスレッシュOLD電圧はLBIで500mVです。正常動作時、LBIに印加される電圧がスレッシュOLDより上の場合LBOはハイインピーダンスです。LBIの電圧が500mVより下に低下した時アクティブの“L”レベルになります。

検出が切り替わる電池電圧はLBIピンに接続される抵抗デバイスによりプログラムすることができます。抵抗デバイスは電池電圧を500mVの電圧レベルに分圧し、次にその電圧はLBIスレッシュOLD電圧と比較されます。LBIピンには10mVのヒステリシスが設定されています。LBIスレッシュOLDのプログラミングの詳細については“アプリケーション情報”の項を参照してください。ロー・バッテリー検出回路を使用しない場合は、LBIピンはGND(またはVBAT)に接続しなければならず、一方LBOピンは未接続にしておくことができます。LBIピンをフローティングにしてはいけません。

低EMIスイッチ

このデバイスは、コンバータが不連続モードになった時、通常SWノードに現れるリングングを除去する回路を内蔵しています。不連続モードではインダクタに流れる電流はゼロまで減少し、整流PMOSスイッチは出力キャパシタから電池に戻ってくる逆電流を防止するためオフになります。半導体とインダクタの寄生成分に貯えられている残留エネルギーにより、SWピンにリングングが生じます。内蔵のアンチリングング・スイッチがこの電圧をVBATにクランプするため、リングングが減少します。

熱情報

薄型、狭ピッチの表面実装パッケージICを使用する際には一般的に消費電力への特別な注意が必要です。熱結合、エアフロー、追加ヒートシンクと対流面、他の発熱部品の存在といった多くのシステム依存の問題が与えられた部品の許容損失の制限に影響を及ぼします。熱特性を向上させる基本的な3つの方法を以下にあげます。

- PCB設計において基板の熱抵抗を下げるにより許容損失能力を改善する
- 部品のPCBへの熱結合を改善する
- システムにエアフローを導入する

TPS6109xデバイスの最大接合部温度 (T_J) は150°Cです。PowerPADがはんだ付けされて基板のレイアウトが最適化されている場合、16ピンQFN PowerPAD パッケージ (RSA) の熱抵抗 $R_{\theta JA}$ は38.1°C/Wです。レギュレータの動作規定は最大周囲温度 $T_A = 85^\circ\text{C}$ で保証されています。従って、許容損失は約1700mWです。アプリケーションの最大周囲温度がこれより低ければ、より大きな電力を消費することができます。

$$P_{D(\text{MAX})} = \frac{T_{J(\text{MAX})} - T_A}{R_{\theta JA}} = \frac{150^\circ\text{C} - 85^\circ\text{C}}{38.1 \text{ k/W}} = 1700 \text{ mW}$$

最大接合部温度をより低い125°Cで設計する場合(この方を推奨します)、許容損失は低下します。上記の式で計算すると許容損失は1050mWとなります。

パッケージ・オプション

パッケージ情報

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
TPS61090RSAR	ACTIVE	QFN	RSA	16	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS61090RSARG4	ACTIVE	QFN	RSA	16	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS61091RSAR	ACTIVE	QFN	RSA	16	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS61091RSARG4	ACTIVE	QFN	RSA	16	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS61092RSAR	ACTIVE	QFN	RSA	16	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS61092RSARG4	ACTIVE	QFN	RSA	16	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR

(1) マーケティング・ステータスは次のように定義されています。

ACTIVE：製品デバイスが新規設計用に推奨されています。

LIFEBUY：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE：TIによりデバイスの生産が中止されました。

(2) エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) および Green (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

TBD：Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS)：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Pb-Free (RoHS Exempt)：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

Green (RoHS & no Sb/Br)：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素(Br)およびアンチモン(Sb)をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

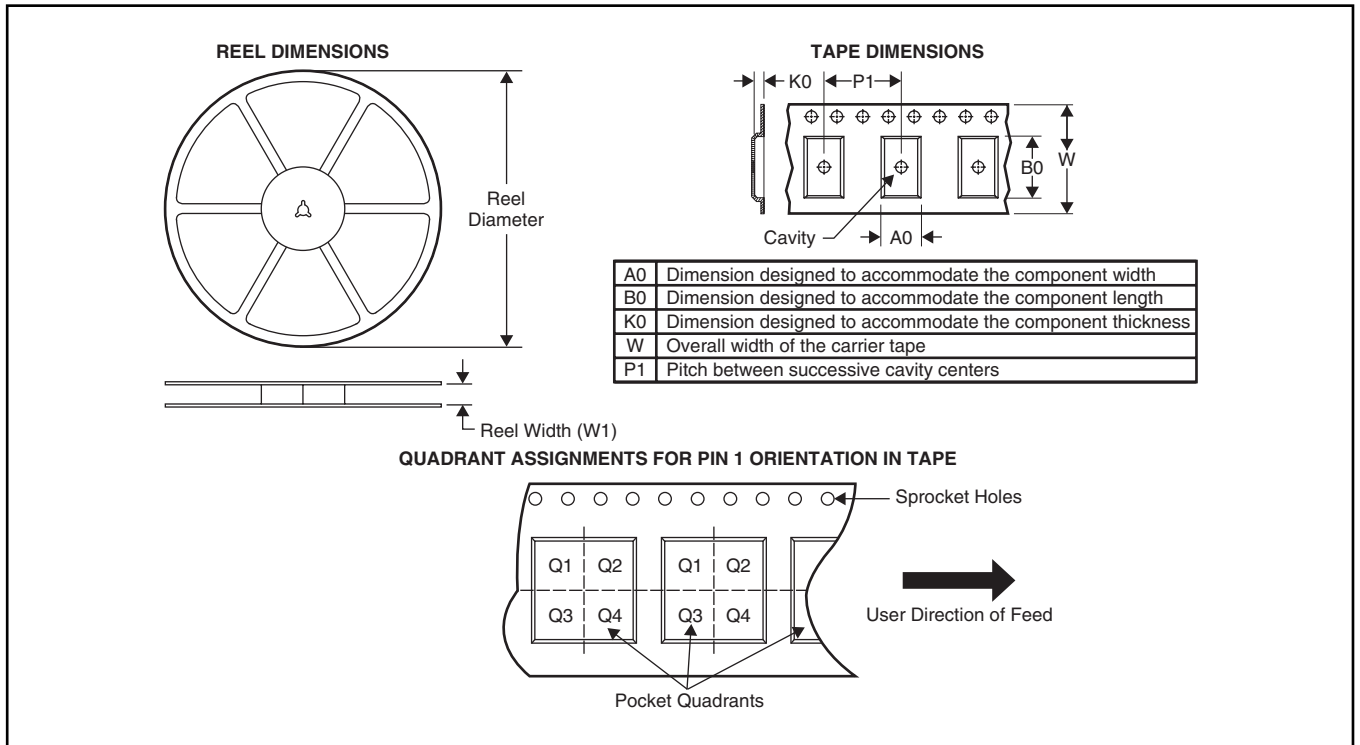
(3) MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

重要な情報および免責事項：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部品および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任を負いかねます。

パッケージ・マテリアル情報

テープおよびリール・ボックス情報

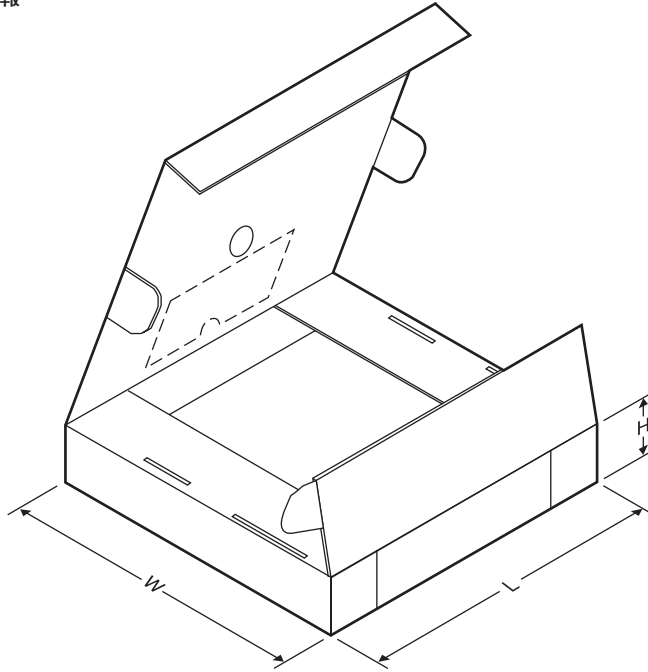


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS61090RSAR	QFN	RSA	16	3000	330.0	12.4	4.3	4.3	1.5	8.0	12.0	Q2
TPS61091RSAR	QFN	RSA	16	3000	330.0	12.4	4.3	4.3	1.5	8.0	12.0	Q2
TPS61092RSAR	QFN	RSA	16	3000	330.0	12.4	4.3	4.3	1.5	8.0	12.0	Q2

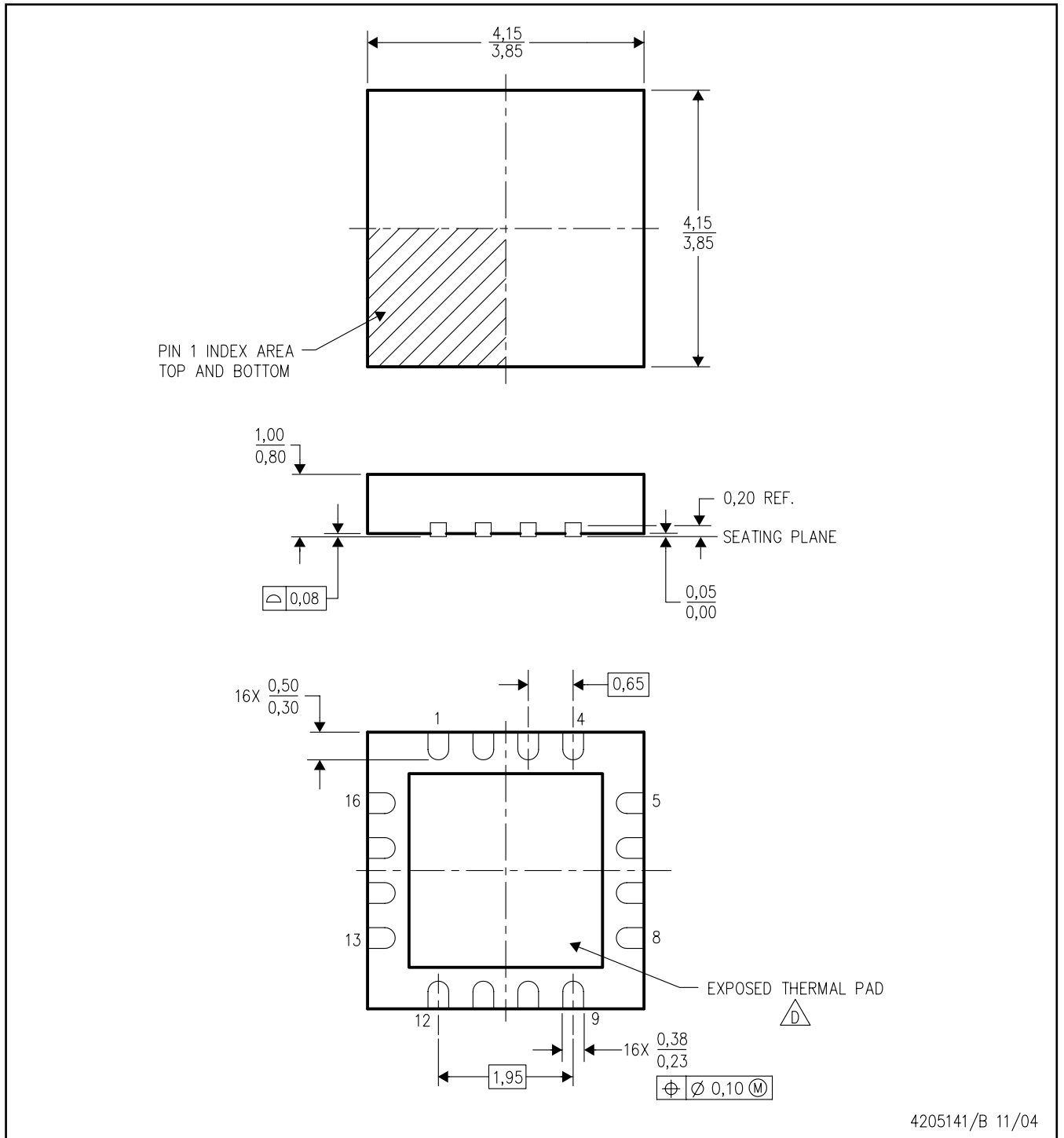
パッケージ・マテリアル情報

テープおよびリール・ボックス情報



*All dimensions are nominal


Device	PackageType	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS61090RSAR	QFN	RSA	16	3000	340.5	333.0	20.6
TPS61091RSAR	QFN	RSA	16	3000	340.5	333.0	20.6
TPS61092RSAR	QFN	RSA	16	3000	340.5	333.0	20.6



注：A. 全ての線寸法の単位はミリメートルです。寸法および許容誤差はASME Y14.5M-1994によります。

B. 図は予告なく変更することがあります。

C. クwad・フラットバック・ノーリード (QFN) パッケージ構造。

 パッケージのサーマルパッドは、熱的および機構的特性を得るために基板に半田付けする必要があります。
露出サーマルパッドの寸法の詳細は、製品データシートをご覧ください。

E. JEDEC MO-220に準拠します。

サーマルパッド・メカニカル・データ

RSA (S-PVQFN-N16)

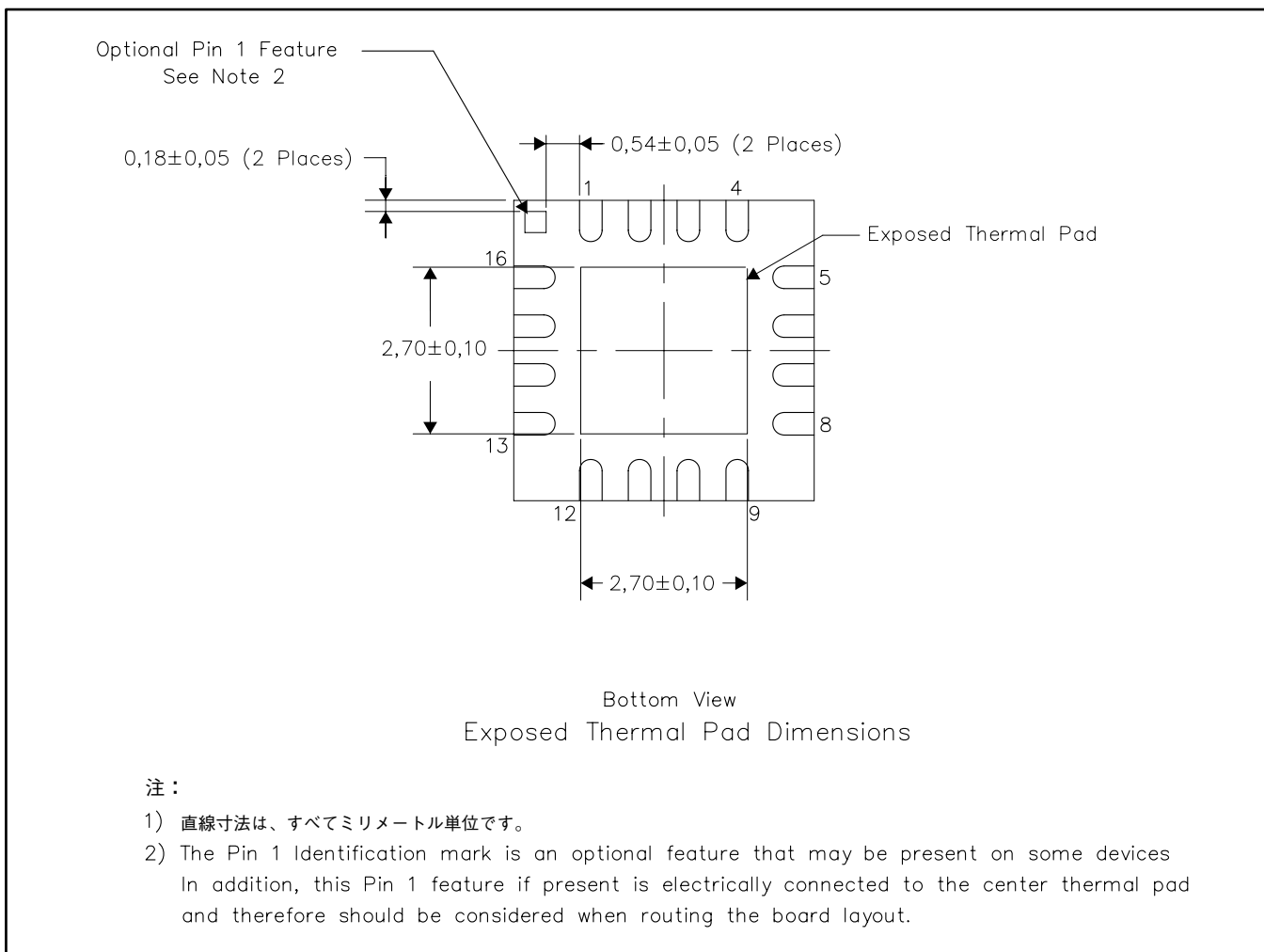
熱的特性の情報

本パッケージは、外付けヒートシンクに直接取り付けられるように設計した、露出サーマルパッドを組み込んでいます。サーマルパッドは、プリント基板(PCB)に直接半田付けする必要があります。半田付けをした後は、PCBがヒートシンクとして使用できます。さらに、サーマル・ビアを使用すると、サーマルパッドはデバイスの電氣的図面に示す適当な銅面、あるいはその代わりとして、PCBに設計された特殊なヒートシンク構

造物に直接取り付けられます。この設計により、集積回路(IC)からの熱伝導が最適化されます。

クoad・フラットパック・ノーリード(QFN)パッケージおよびその利点に関する情報は、アプリケーション・レポート「クoad・フラットパック・ノーリード・ロジック・パッケージ」、テキサス・インスツルメンツ文献番号SLUA271を参照願います。本文献はwww.ti.comで入手できます。

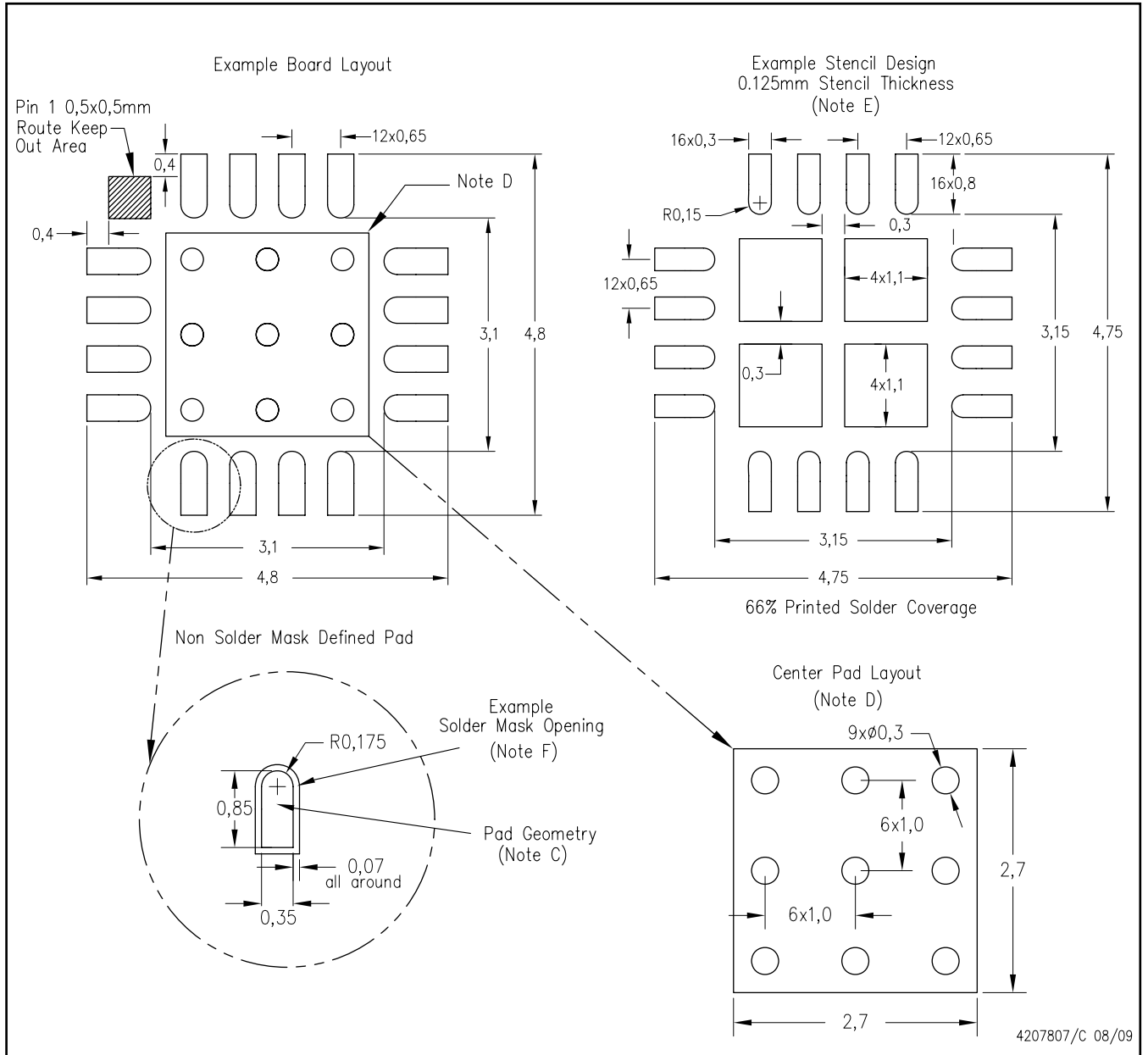
本パッケージの露出サーマルパッドの寸法を下図に示します。



露出サーマルパッドの寸法

ランド・パターン

RSA (S-PVQFN-N16)



注：A. 直線寸法はすべてミリメートル単位です。

B. 本図は予告なしに変更することがあります。

C. 代替設計には、IPC-7351規格を推奨します。

D. 本パッケージは、サーマルパッドを基板に半田付けするように設計されています。具体的な熱的特性情報、ビア条件、および推奨基板レイアウトについては、アプリケーション・ノート「クアド・フラットパック・パッケージ」テキサス・インスツルメンツ 文献番号SCBA017、SLUA271、および製品データシートも参照してください。これらの文献はwww.tij.co.jpもしくは www.ti.com < http://www.ti.com > で入手できます。

E. 台形壁面やラウンドコーナーにレーザー・カッティング・アパーチャを行うと、ペーストのリリースが容易になります。推奨のステンシル設計については、基板組立元にご確認ください。ステンシル設計の検討については、IPC7525規格を参照してください。

F. 信号パッド間の最小半田マスク・ウェブ公差については、基板製造元にご確認ください。

(SLVS484A)

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといたします)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIJといたします)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIJは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメータに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIJは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIJは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIJにより示された数値、特性、条件その他のパラメータと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIJは、そのような説明については何の義務も責任もありません。

TIJは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIJがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。

前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

温度: 0~40、相対湿度: 40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

はんだ付け時は、最低限260以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上