

200mA 低ドロップアウト リニア・レギュレータ ピン選択により選択可能な2値の固定出力電圧

特長

- 超低ドロップアウト電圧：230mV (Typ) (200mA時)
- 全負荷電流、全入力電圧範囲、全温度範囲で3%の出力電圧精度
- 低動作時自己消費電流 I_Q ：50 μ A (Typ)
- 工場出荷時のEEPROMプログラムによる0.9V～3.6Vの固定出力製品を用意
- VSETピンによりプリセットされた2値から出力電圧を選択
 - プリセットされる電圧はEEPROMプログラミングにより如何なる組み合わせも可能
- 高い電源リップル除去比 (PSRR)：65dB (1kHz時)
- 1.0 μ Fのセラミック・コンデンサで安定
- 過電流保護と過熱保護機能
- ウエハーレベルのチップ・スケール・パッケージと2mm x 2mmのSONパッケージ

アプリケーション

- プログラムモードの必要な電源レール
- 2値の電圧を持つパワー・セーブモード
- 90nmや65nmのプロセッサでのリーク電流の減少対策
- 携帯電話、スマートフォン、PDA
- MP3プレーヤーなどの携帯機器

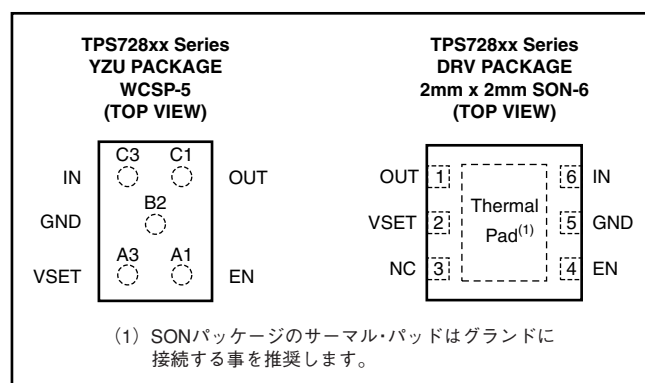
概要

TPS728xxシリーズは2つの電圧レベルの出力を選択可能な低ドロップアウト・リニア・レギュレータで、2値の出力電圧に制御が必要な特別なアプリケーションに特化した設計となっています。アプリケーションの例としては、ヒューズ型や電気消去型メモリのプログラム用、リーク電流等の削減、ナノメータ・プロセッサの低消費化などが有ります。

VSETピンにより、出荷時にEEPROMにプリセットされた2つの出力電圧設定から1つを選択します。高精度のバンドギャップ電圧とエラー・アンプを使用しているため、全負荷電流、全入力電圧範囲、全温度範囲にわたって3%の出力電圧精度を実現しています。

超小型のウエハー・スケール・パッケージ (WCSP) と2mm x 2mmのSONパッケージによりTPS728xxシリーズは携帯機器のアプリケーションに適しています。

本製品ファミリーは $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ の全温度範囲での動作が規定されています。



すべての商標および登録商標は、それぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



静電気放電対策

これらのデバイスは、限定的なESD（静電破壊）保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

製品情報⁽¹⁾

PRODUCT	V _{OUT} ⁽²⁾
TPS728vvvxxxyyyz	VVV is the nominal output voltage for V _{OUT1} and corresponds to V _{SET} = Low. XXX is the nominal output voltage for V _{OUT2} and corresponds to V _{SET} = High. YYY is package designator. Z is Tape and reel quantity (R = 3000, T = 250).

- (1) 最新のパッケージ及び発注情報については、最新の英文データシートのPackage Option Addendum、またはTIホームページwww.ti.comを参照してください。
- (2) 0.9Vから3.6Vで50mVきざみの出力電圧は工場出荷時でのEEPROMのプログラムにより可能です。最低発注量は照会してください。詳細についてはお問い合わせください。

絶対最大定格⁽¹⁾

At T_J = -40°C to +125°C（特に記述がない限り） All voltages are with respect to GND.

パラメータ	TPS728xx Series	単位
Input voltage range, V _{IN}	-0.3 ~ +7.0	V
Enable and VSET voltage range, V _{EN} and V _{SET}	-0.3 ~ V _{IN} + 0.3 ⁽²⁾	V
Output voltage range, V _{OUT}	-0.3 ~ +7.0	V
Maximum output current, I _{OUT}	Internally limited	
Output short-circuit duration	Indefinite	
Total continuous power dissipation, P _{DISS}	「許容損失」表を参照	
ESD rating	Human body model (HBM)	2 kV
	Charged device model (CDM)	500 V
Operating junction temperature range, T _J	-55 ~ +150	°C
Storage temperature range, T _{STG}	-55 ~ +150	°C

- (1) 絶対最大定格以上のストレスは、致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。
- (2) V_{EN}とV_{SET}の絶対最大定格はV_{IN} + 0.3Vと+7.0Vの何れか低いほうです。

許容損失

BOARD	PACKAGE	R _{θJC}	R _{θJA}	DERATING FACTOR ABOVE T _A = +25°C	T _A < +25°C	T _A = +70°C	T _A = +85°C
High-K ⁽¹⁾	DRV	20°C/W	65°C/W	15.4mW/°C	1540mW	845mW	615mW
High-K ⁽¹⁾	YZU	85°C/W	268°C/W	3.7mW/°C	370mW	205mW	150mW

- (1) このデータを測定するのに用いられたJEDEC high-K (2s2p) ボードは、大きさが3イン×3インチで、内部に1オンスの電源プレーンとグラウンドプレーン及びボードの表面と裏面に2オンスの銅配線のある多層ボードです。

電気的特性

全動作温度範囲 ($T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$), $V_{IN} = V_{OUT(TYP)} + 0.5\text{V}$ か 2.7V の何れか高い方 ;

$I_{OUT} = 0.5\text{mA}$, $V_{SET} = V_{EN} = V_{IN}$, $C_{OUT} = 1.0\mu\text{F}$ (特に記述がない場合)。標準値は $T_J = +25^{\circ}\text{C}$ の値です。

パラメータ		テスト条件	MIN	TYP	MAX	単位	
V_{IN}	Input voltage range		2.7		6.5	V	
$V_{OUT}^{(1)}$	DC output accuracy	Nominal	$T_J = +25^{\circ}\text{C}$, $V_{SET} = \text{high/low}$		-2.5	+2.5	mV
		Over V_{IN} , I_{OUT} , temperature	$V_{OUT} + 0.5\text{V} \leq V_{IN} \leq 6.5\text{V}$, $0\text{mA} \leq I_{OUT} \leq 200\text{mA}$, $V_{SET} = \text{high/low}$		-3.0	+3.0	%
ΔV_{OUT}	Load transient	$100\mu\text{A}$ to 200mA in $1\mu\text{s}$, 200mA to $100\mu\text{A}$ in $1\mu\text{s}$, $C_{OUT} = 1\mu\text{F}$		± 60.0		mV	
V_O	Output voltage range		0.9		3.6	V	
$\Delta V_O/\Delta V_{IN}$	Line regulation	$V_{OUT(NOM)} + 0.5\text{V} \leq V_{IN} \leq 6.5\text{V}$, $I_{OUT} = 5\text{mA}$		130		$\mu\text{V/V}$	
$\Delta V_O/\Delta I_{OUT}$	Load regulation	$0\text{mA} \leq I_{OUT} \leq 200\text{mA}$		75		$\mu\text{V/mA}$	
V_{DO}	Dropout voltage ⁽²⁾	$V_{IN} = V_{OUT(NOM)} - 0.1\text{V}$, $I_{OUT} = 200\text{mA}$		230	400	mV	
I_{CL}	Output current limit	$V_{OUT} = 0.9 \times V_{OUT(NOM)}$	240	340	575	mA	
I_{GND}	Ground pin current	$I_{OUT} = 0\text{mA}$		50	80	μA	
		$I_{OUT} = 200\text{mA}$		120		μA	
I_{SHDN}	Shutdown current (I_{GND})	$V_{EN} \leq 0.4\text{V}$, $2.7\text{V} \leq V_{IN} < 4.5\text{V}$, $T_J = -40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$		0.10	1.0	μA	
PSRR	Power-supply rejection ratio	$V_{IN} = 3.8\text{V}$, $V_{OUT} = 2.8\text{V}$, $I_{OUT} = 200\text{mA}$	$f = 100\text{Hz}$		65	dB	
			$f = 1\text{kHz}$		65	dB	
			$f = 10\text{kHz}$		55	dB	
			$f = 100\text{kHz}$		40	dB	
V_N	Output noise voltage	$BW = 100\text{Hz}$ to 100kHz , $V_{IN} = 3.3\text{V}$, $V_{OUT} = 2.8\text{V}$, $I_{OUT} = 10\text{mA}$		$75 \times V_{OUT}$		μV_{RMS}	
t_{TR}	Transition time (low-to-high) $V_{OUT} = V_{OUT_LOW}$ to V_{OUT_HIGH} $V_{OUT} = 97\% \times V_{OUT_HIGH}$	$V_{OUT_LOW} = 1.8\text{V}$, $V_{OUT_HIGH} = 3.15\text{V}$, $I_{OUT} = 10\text{mA}$		60		μs	
t_{STR}	Startup time ⁽³⁾	$C_{OUT} = 1.0\mu\text{F}$		160		μs	
t_{SHUT}	Shutdown time ⁽⁴⁾	$R_L = \infty$, $C_{OUT} = 1.0\mu\text{F}$, $V_{OUT} = 2.8\text{V}$		180 ⁽⁵⁾		μs	
V_{HI}	VSET high (output V_{OUT2} selected), or enable pin high (enabled)		1.2		V_{IN}	V	
V_{LO}	VSET low (output V_{OUT1} selected), or enable pin low (disabled)		0		0.4	V	
I_{EN} , I_{VSET}	Enable and select pin currents	$EN = VSET = 6.5\text{V}$		0.04	1.0	μA	
UVLO	Undervoltage lockout	V_{IN} rising, $V_{SET} = \text{high/low}$	2.38	2.51	2.65	V	
	Hysteresis	V_{IN} falling, $V_{SET} = \text{high/low}$		230		mV	
T_{SD}	Thermal shutdown temperature	Shutdown, temperature increasing		+160		$^{\circ}\text{C}$	
		Reset, temperature decreasing		+140		$^{\circ}\text{C}$	
T_J	Operating junction temperature		-40		+125	$^{\circ}\text{C}$	

(1) $V_{SET} = \text{low/high}$ による出力電圧は工場出荷時にプログラムされています。

(2) 最小入力電圧 $V_{IN} = 2.7\text{V}$ であるため V_{DO} は $V_{OUT(NOM)} < 2.8\text{V}$ では測定されません。

(3) $V_{EN} = 1.2\text{V}$ から $V_{OUT} = 97\% (V_{OUT(NOM)})$ になるまでの時間。

(4) $V_{EN} = 0.4\text{V}$ から $V_{OUT} = 5\% (V_{OUT(NOM)})$ になるまでの時間。

(5) 詳細な情報はアプリケーション情報のシャットダウンの項を参照してください。

製品機能情報

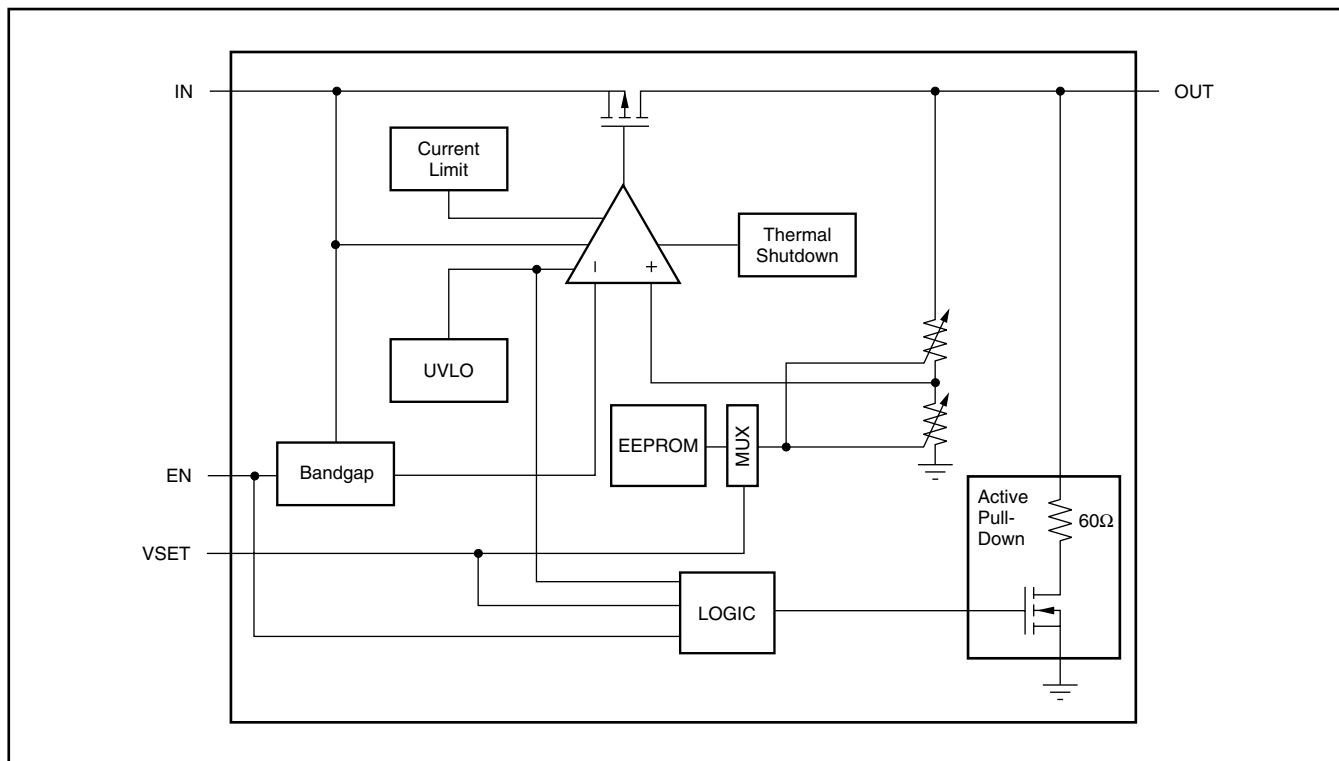
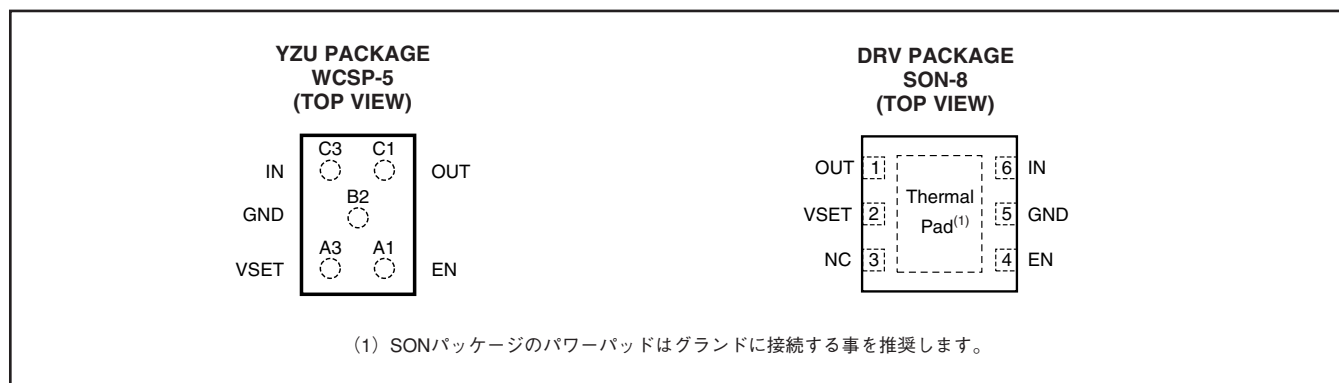


図 1. 機能ブロック図



端子機能

TPS728xx Series			説明
NAME	DRV	YZU	
OUT	1	C1	レギュレーションされた出力電圧ピン。安定性を確保するにはこのピンとグラウンドの間に小型の1μFのセラミック・コンデンサが必要です。詳細はアプリケーション情報の入出力コンデンサの要件の項を参照してください。
VSET	2	A3	電圧選択ピン。VSETを0.4V以下にするとプリセットされたV _{OUT1} が選択されます。VSETを1.2V以上にするとプリセットされたV _{OUT2} が選択されます。
NC	3	—	未接続。
EN	4	A1	イネーブル・ピン。ENを“1.2V以上にするとレギュレータはオンになります。ENを0.4V以下にするとレギュレータはシャットダウン・モードになり、動作電流が標準で100nAに低減します。
GND	5	B2	グラウンドピン。(DRVパッケージのサーマル・パッドはGNDに接続してください)
IN	6	C3	デバイスの電源入力ピン。安定性の保証のために小容量のコンデンサをINとGNDの間に接続してください。詳細はアプリケーション情報の入出力コンデンサの要件の項を参照してください。

代表的特性

全動作温度範囲 ($T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$), $V_{IN} = V_{OUT(TYP)} + 0.5\text{V}$ か 2.7V の何れか高い方;
 $I_{OUT} = 0.5\text{mA}$, $V_{SET} = V_{EN} = V_{IN}$, $C_{OUT} = 1.0\mu\text{F}$ (特に記述がない場合)。

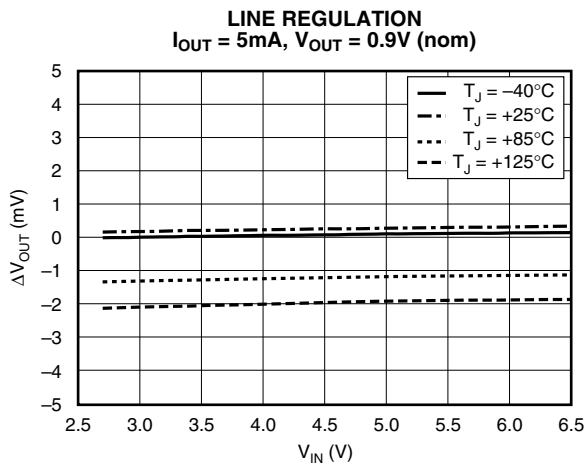


図 2

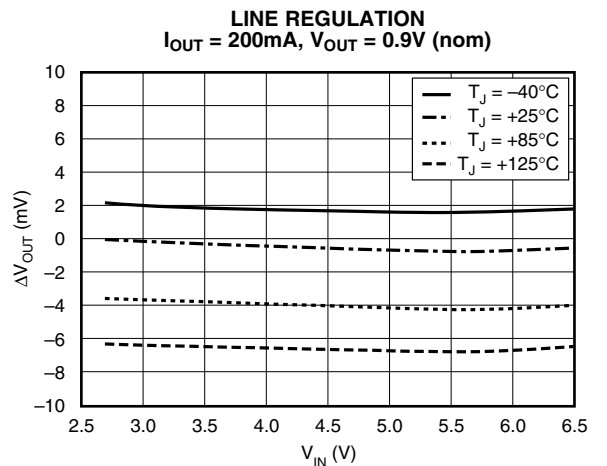


図 3

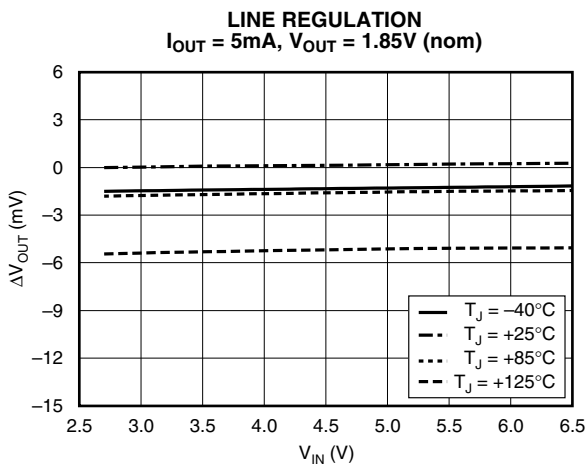


図 4

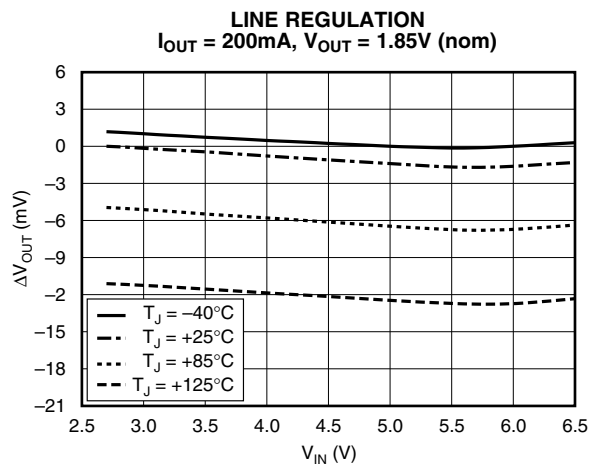


図 5

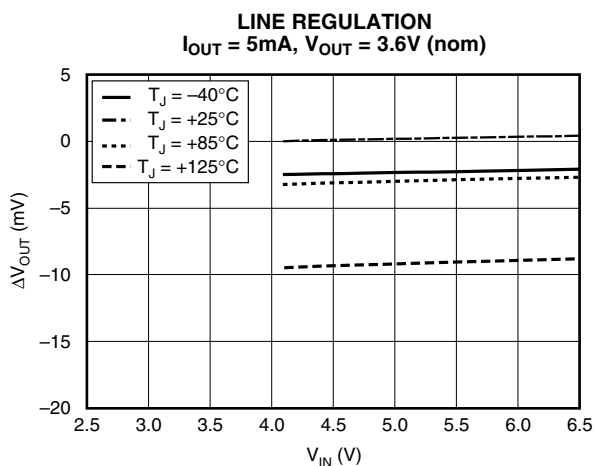


図 6

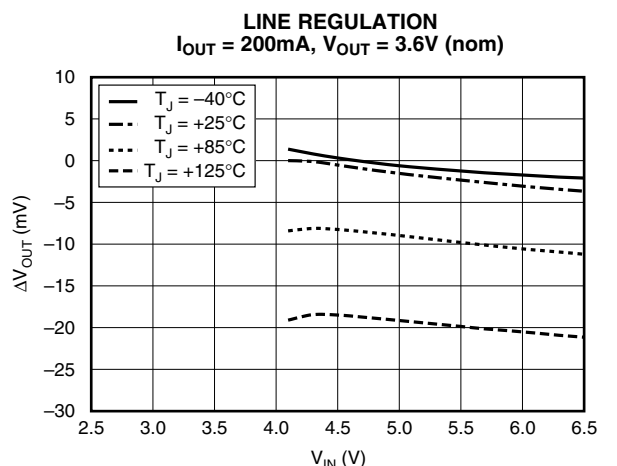


図 7

代表的特性

全動作温度範囲 ($T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$), $V_{IN} = V_{OUT(TYP)} + 0.5\text{V}$ か 2.7V の何れか高い方;
 $I_{OUT} = 0.5\text{mA}$, $V_{SET} = V_{EN} = V_{IN}$, $C_{OUT} = 1.0\mu\text{F}$ (特に記述がない場合)。

LOAD REGULATION UNDER LIGHT LOADS
 $V_{OUT} = 0.9\text{V (nom)}$

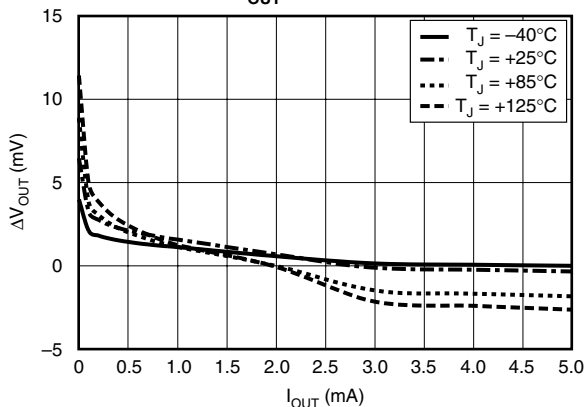


図 8

LOAD REGULATION
 $V_{OUT} = 0.9\text{V (nom)}$

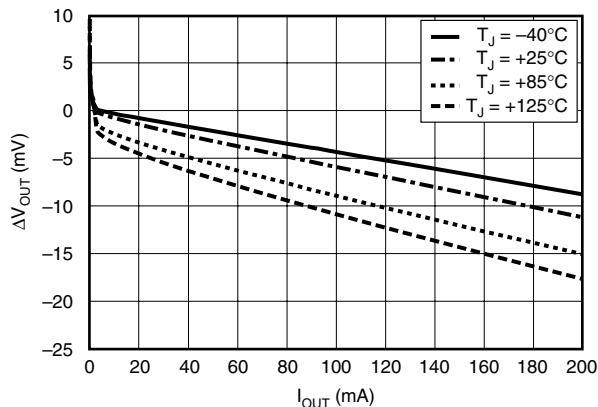


図 9

LOAD REGULATION UNDER LIGHT LOADS
 $V_{OUT} = 1.85\text{V (nom)}$

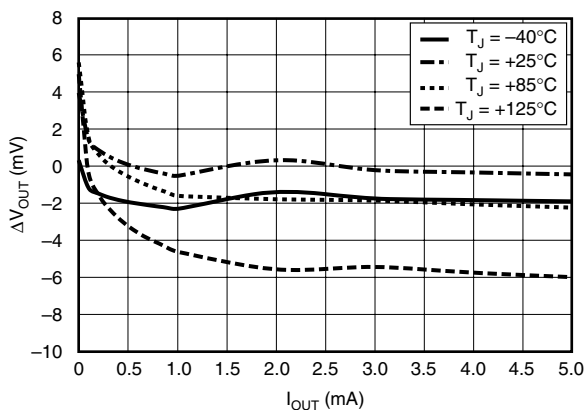


図 10

LOAD REGULATION
 $V_{OUT} = 1.85\text{V (nom)}$

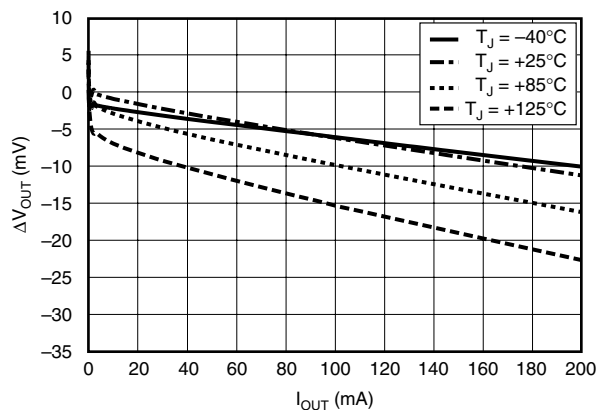


図 11

LOAD REGULATION UNDER LIGHT LOADS
 $V_{OUT} = 3.6\text{V (nom)}$

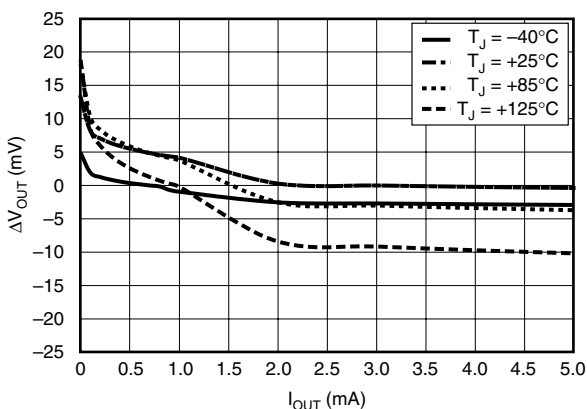


図 12

LOAD REGULATION
 $V_{OUT} = 3.6\text{V (nom)}$

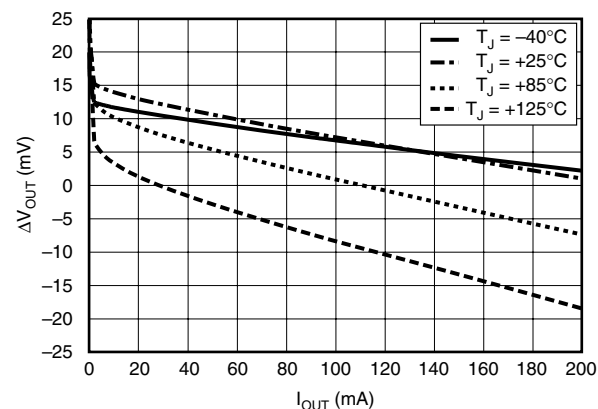


図 13

代表的特性

全動作温度範囲 ($T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$), $V_{IN} = V_{OUT(TYP)} + 0.5\text{V}$ か2.7Vの何れが高い方 ;
 $I_{OUT} = 0.5\text{mA}$, $V_{SET} = V_{EN} = V_{IN}$, $C_{OUT} = 1.0\mu\text{F}$ (特に記述がない場合)。

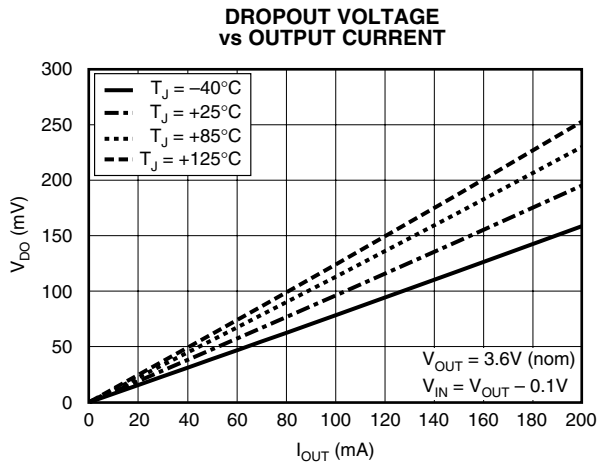


図 14

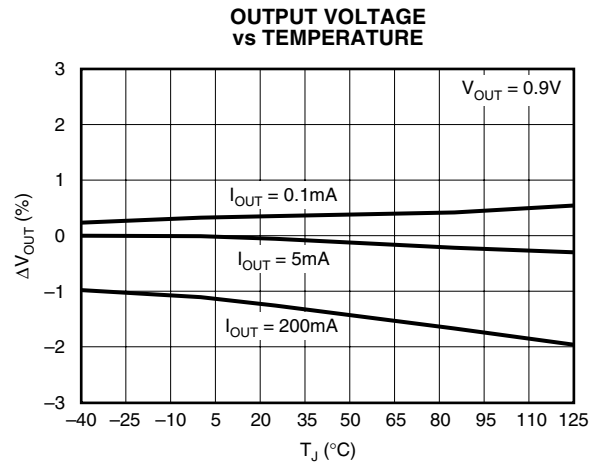


図 15

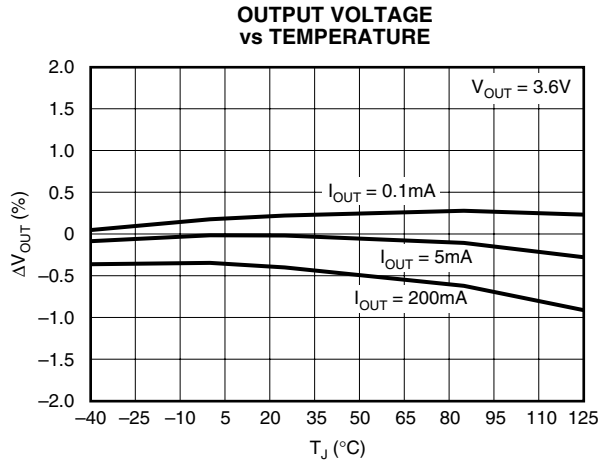


図 16

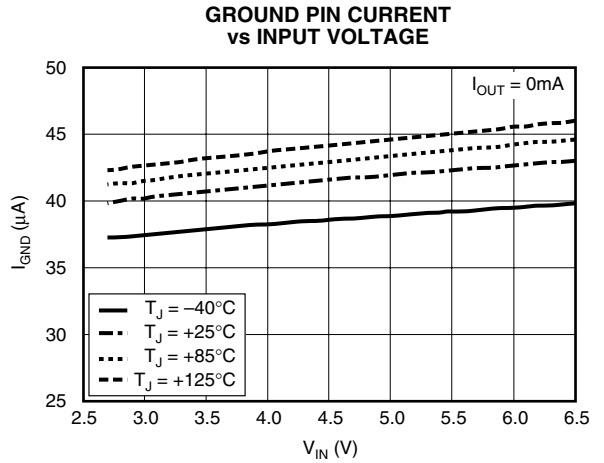


図 17

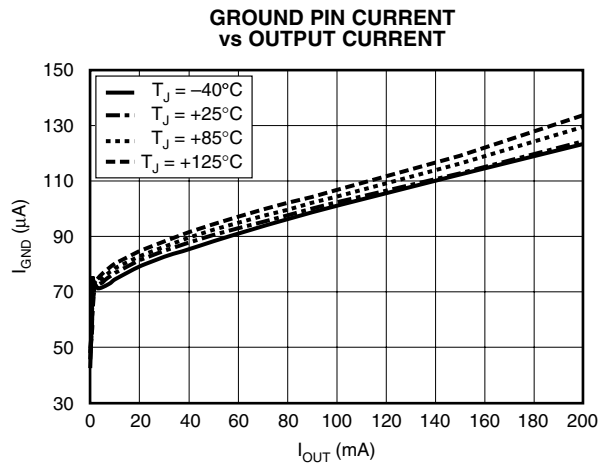


図 18

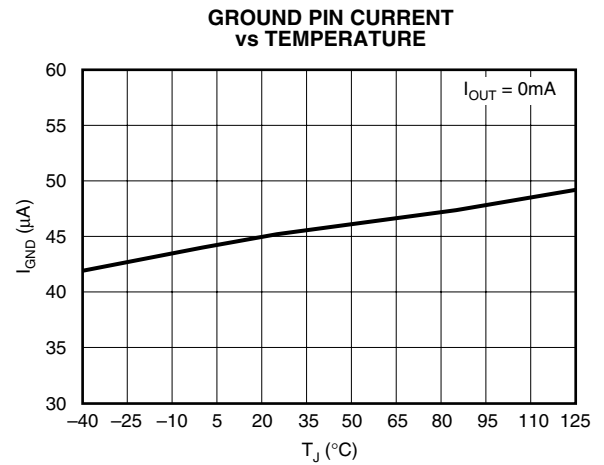


図 19

代表的特性

全動作温度範囲 ($T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$), $V_{IN} = V_{OUT(TYP)} + 0.5\text{V}$ か 2.7V の何れか高い方;
 $I_{OUT} = 0.5\text{mA}$, $V_{SET} = V_{EN} = V_{IN}$, $C_{OUT} = 1.0\mu\text{F}$ (特に記述がない場合)。

**SHUTDOWN CURRENT
vs INPUT VOLTAGE**

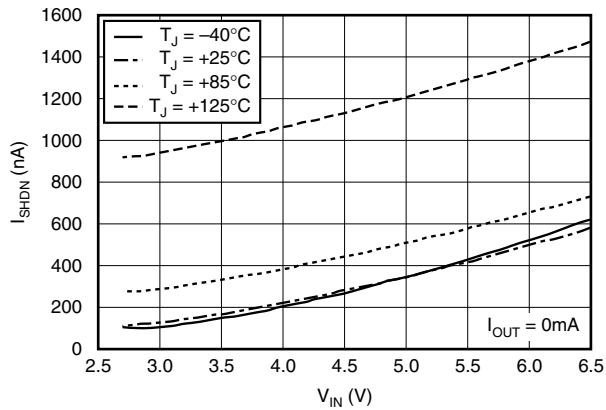


図 20

**CURRENT LIMIT
vs INPUT VOLTAGE**

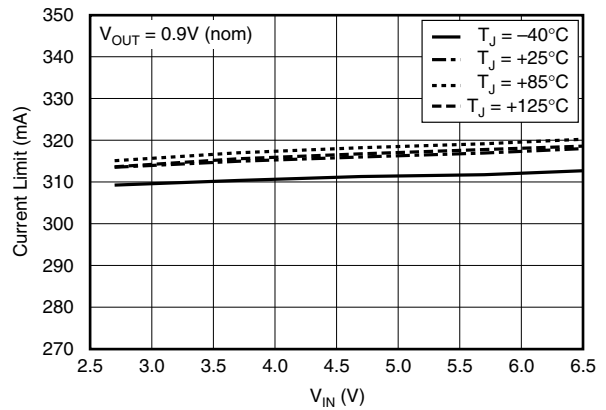


図 21

**CURRENT LIMIT
vs INPUT VOLTAGE**

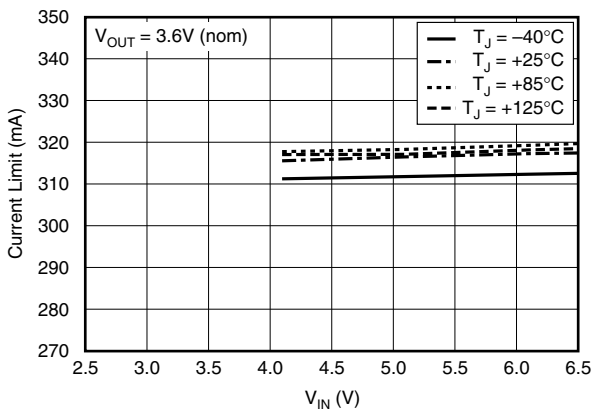


図 22

**TPS728185315 POWER-SUPPLY RIPPLE REJECTION
vs FREQUENCY ($V_{IN} - V_{OUT} = 0.85\text{V}$)**

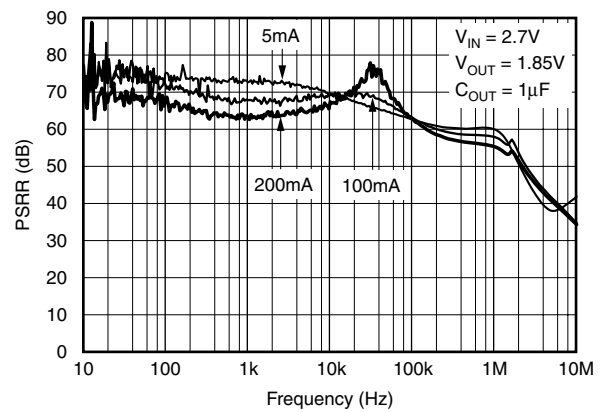


図 23

**TPS728185315 POWER-SUPPLY RIPPLE REJECTION
vs FREQUENCY ($V_{IN} - V_{OUT} = 1.0\text{V}$)**

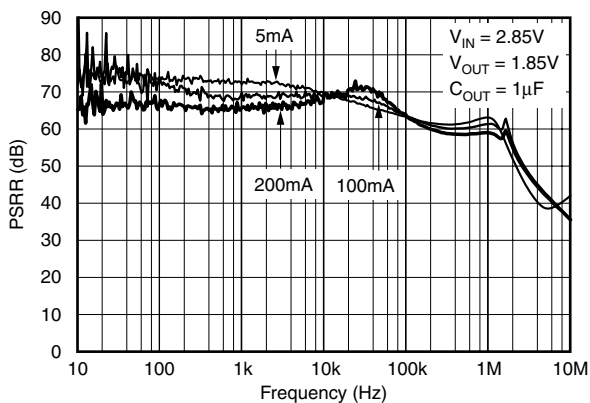


図 24

**TPS728185315 POWER-SUPPLY RIPPLE REJECTION
vs FREQUENCY ($V_{IN} - V_{OUT} = 0.5\text{V}$)**

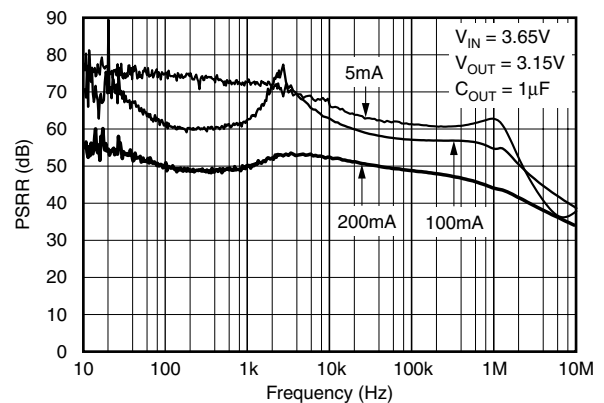


図 25

代表的特性

全動作温度範囲 ($T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$), $V_{IN} = V_{OUT(TYP)} + 0.5\text{V}$ か 2.7V の何れが高い方 ;
 $I_{OUT} = 0.5\text{mA}$, $V_{SET} = V_{EN} = V_{IN}$, $C_{OUT} = 1.0\mu\text{F}$ (特に記述がない場合)。

TPS728185315 POWER-SUPPLY RIPPLE REJECTION vs FREQUENCY ($V_{IN} - V_{OUT} = 1.0\text{V}$)

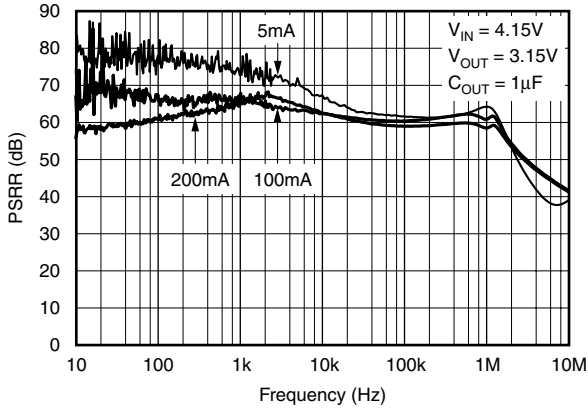


図 26

OUTPUT SPECTRAL NOISE DENSITY vs FREQUENCY

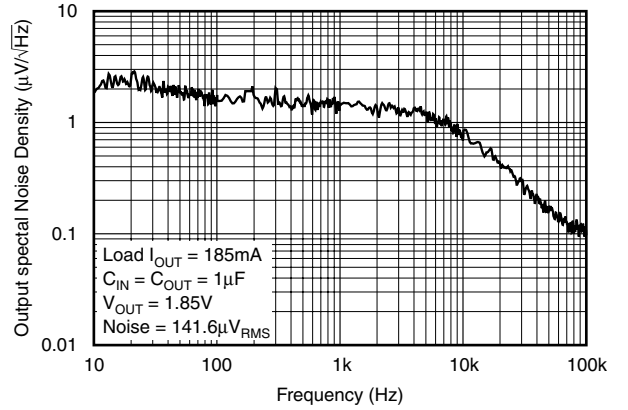


図 27

OUTPUT SPECTRAL NOISE DENSITY vs FREQUENCY

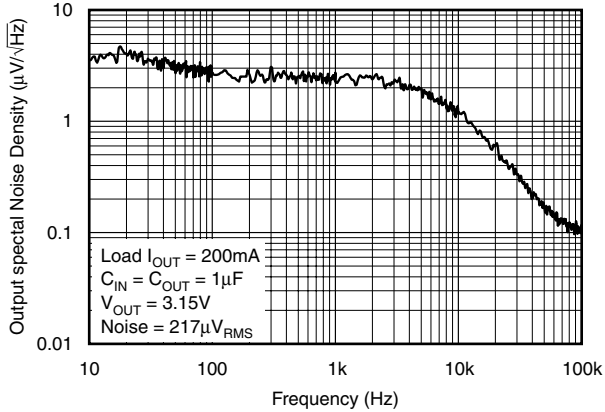


図 28

LINE TRANSIENT RESPONSE

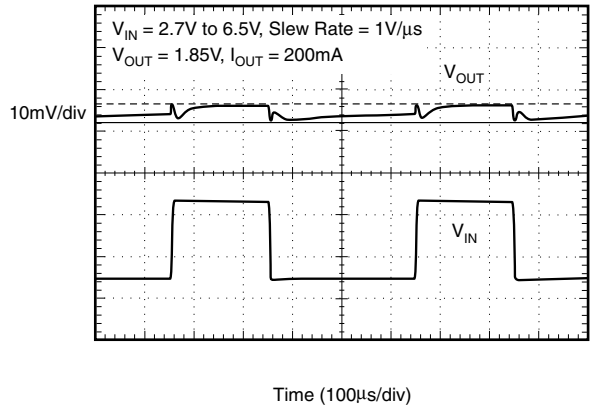


図 29

LINE TRANSIENT RESPONSE

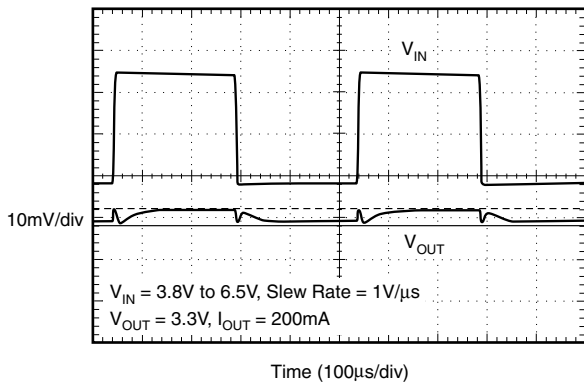


図 30

LOAD TRANSIENT RESPONSE

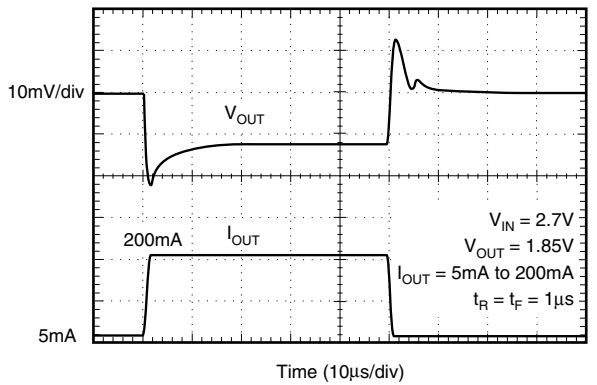
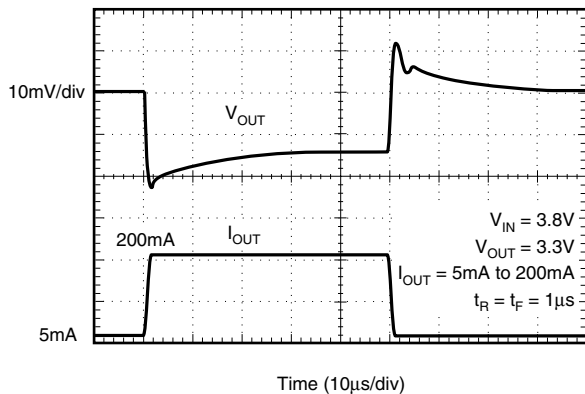


図 31

代表的特性

全動作温度範囲 ($T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$), $V_{IN} = V_{OUT(TYP)} + 0.5\text{V}$ か 2.7V の何れか高い方;
 $I_{OUT} = 0.5\text{mA}$, $V_{SET} = V_{EN} = V_{IN}$, $C_{OUT} = 1.0\mu\text{F}$ (特に記述がない場合)。

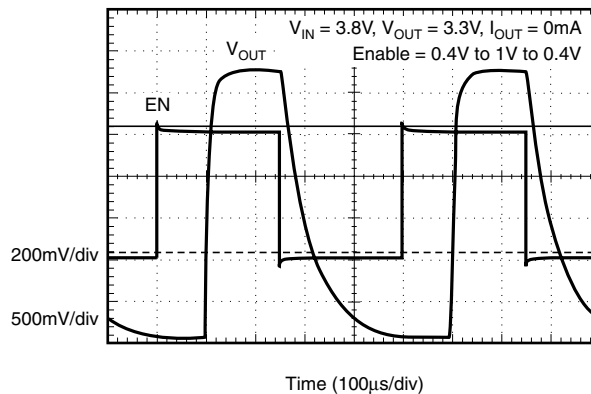
LOAD TRANSIENT RESPONSE



Time (10 μs /div)

図 32

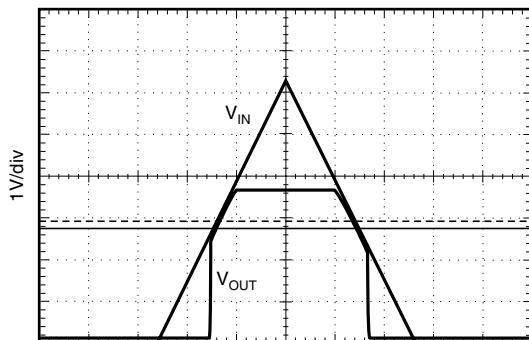
ENABLE TRANSIENT RESPONSE



Time (100 μs /div)

図 33

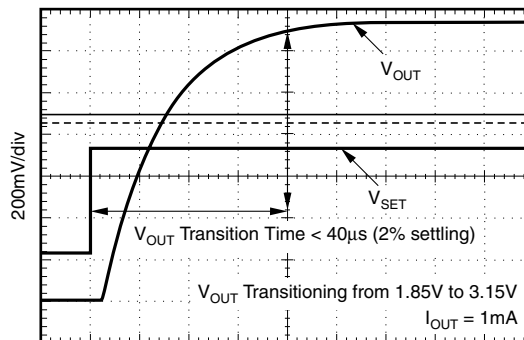
V_{IN} RAMP UP AND RAMP DOWN RESPONSE



Time (2ms/div)

図 34

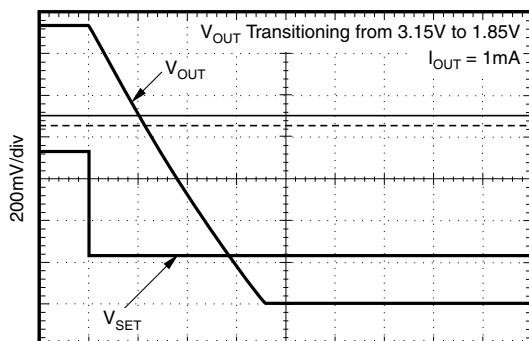
VSET PIN TOGGLE



Time (10 μs /div)

図 35

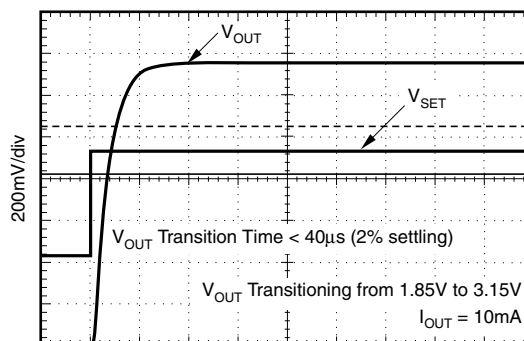
VSET PIN TOGGLE



Time (100 μs /div)

図 36

VSET PIN TOGGLE



Time (40 μs /div)

図 37

代表的特性

全動作温度範囲 ($T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$), $V_{IN} = V_{OUT(TYP)} + 0.5\text{V}$ か 2.7V の何れか高い方 ;
 $I_{OUT} = 0.5\text{mA}$, $V_{SET} = V_{EN} = V_{IN}$, $C_{OUT} = 1.0\mu\text{F}$ (特に記述がない場合)。

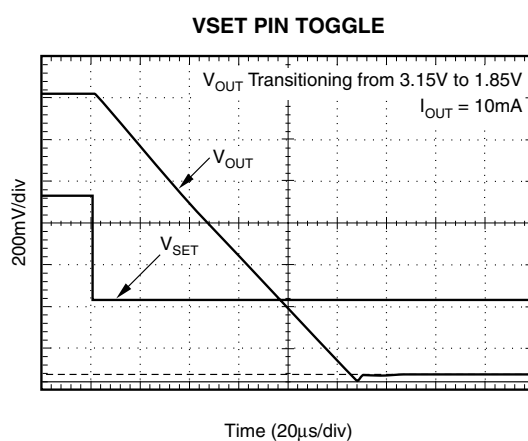


図 32

アプリケーション情報

TPS728xxは超広帯域幅で高いループ・ゲインを実現するよう斬新な回路を使用した次世代のLDOレギュレータ・ファミリ製品であり、非常に小さな電位差 ($V_{IN} - V_{OUT}$) でも極めて高いPSRR (最大1MHzまで) が得られます。これらの機能と低ノイズ、低グランド電流、超小型パッケージの組み合わせによりTPS728xxは携帯型のアプリケーションに最適です。

このレギュレータ・ファミリには出力電圧がバンドギャップ基準電圧より低く設定できる機能、電流制限機能、過熱保護機能が備えられており、その動作温度範囲は $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ で規定されています。図39に基本回路接続を示します。

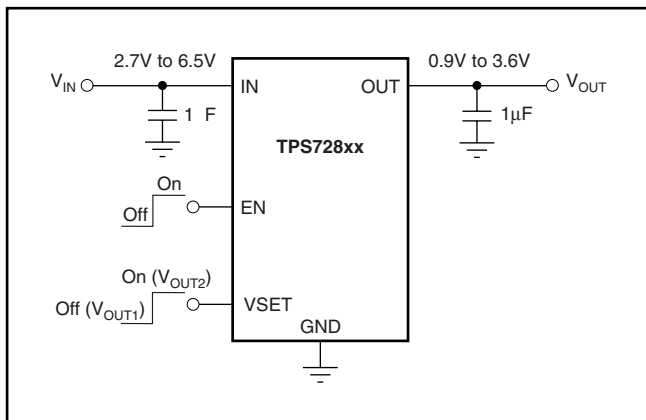


図 39. 標準アプリケーション回路

アプリケーションの例

EEPROMを使用しているアプリケーションではEEPROMに書き込む時に通常動作時より高い電圧を必要とします。TPS728xxは通常動作時の電圧よりもEEPROMへの最大書き込み電圧が高いといったアプリケーションに最適です。VSETピンへの論理入力によりEEPROMプログラミング用の高電圧と通常動作時の低電圧の間で移行するアプリケーションが可能となります。例えばTPS728xxでは1.85Vの低電圧状態から3.15Vの高電圧状態への移行の場合、図35と図37に示すように負荷電流が1mAと10mAの何れの場合も標準で40µs以下の時間しか必要としません。TPS728xxに内蔵された特別な回路により無負荷状態での高電圧から低電圧への移行が補助されます。プログラムの動作が終わった時点の出力からの負荷電流は一般的には10mA未満となっています。出力電圧のオーバーシュートとアンダーシュートはこのような負荷条件下でも最少となっています。TPS728xxは3.15Vから1.85Vへの移行時でも図36と図38に各々示されるように1ms以下の時間しか必要としません。TPS728xxの出力電圧設定は両方も0.9Vから3.6Vの間でプログラムする事が出来ます。

この他、TPS728xxはダイナミック・ボルテージ・スケーリング (DVS) アプリケーションにも効果的に使用する事が出来ます。DVSアプリケーションではプロセッサの能力と消費電力の軽減とのバランスを取る為に、稼働時の高電圧状態とスタンバ

イ時の低電圧状態をダイナミックに行き来する事が要求されます。最新のサブミクロン・プロセスで作られた、近年の数百万ゲートのマイクロプロセッサでは動作時の消費電力を、内容を失う事無くリーク電流を減少させる為により低い電圧へと移行しています。このアーキテクチャにより、マイクロプロセッサは外部メモリからの再ロードや再起動無しで高速に稼働状態 (Wake Up) へと移行する事が出来る様になりました。

入出力コンデンサの要件

入力コンデンサは安定性には不要ですが、良いアナログ回路の設計手法とはレギュレータの近くで入力電源に0.1µFから1.0µFの等価直列抵抗 (ESR) の低いコンデンサを接続することです。このコンデンサは入力源の電圧振動を抑え、過渡応答、ノイズ除去、リップル除去の特性を改善します。大きくて高速で立ち上がる負荷過渡が予想されるか、またはこの製品が電源から数インチ以上離れた場所に置かれている場合には、これより大きな値のコンデンサが必要となることがあります。供給源のインピーダンスが十分に低くない場合は安定性を確保するために0.1µFの入力コンデンサが必須となることがあります。

TPS728xxは1.0µFまたはそれ以上の標準的なセラミック・コンデンサを出力に用いて安定するよう設計されています。X5RやX7Rタイプのコンデンサが全温度範囲でその容量値やESRの変動が最小であるため最善です。最大ESR値は1.0Ωより小さくなければなりません。

PSRRとノイズ特性改善のための推奨ボード・レイアウト

PSRR、出力ノイズ、過渡応答などのAC特性を改善するため、ボード設計はVINとVOUT用のグランド・プレーンを分けておき、各グランド・プレーンはデバイスのGNDピンのみには接続することを推奨します。さらに、バイパス・コンデンサのグランドへの接続はデバイスのGNDピンに直接接続しなければなりません。ESR値の高いコンデンサはPSRR能力を低下させます。

内蔵電流制限機能

TPS728xxに内蔵されている電流制限機能は異常状態時にレギュレータを保護するのに役立ちます。電流制限時、出力は出力電圧にほとんど依存しない一定の電流値に制限されます。高い信頼性を維持するには、デバイスを長時間電流制限状態で動作させてはいけません。

TPS728xxのPMOSパス素子にはOUTの電圧がINの電圧を越えた時に逆方向の電流を導通するボディ・ダイオードが内蔵されています。この電流は制限されないため、逆電圧動作が続くことが予想される場合には、定格出力電流の5%に外部から制限することが必要なことがあります。

シャットダウン

イネーブル・ピン (EN) はアクティブ “H” レベルで、標準電圧及び低電圧のTTL-CMOSのレベルと互換です。シャットダウン機能が必要でない場合は、図40に示す様にENピンをINピンに接続することができます。図41はENとVSETの両方をINに接続する場合を示します。TPS728xxに内蔵された出力アクティブ・プルダウン回路がV_{OUT}の電圧を5%まで放電するのに必要な時間 (t) は、

$$t = 3 \left[\frac{60 \times R_L}{60 + R_L} \right] \times C_{OUT}$$

ここで

R_Lは出力の負荷抵抗

C_{OUT}は出力コンデンサの容量

ドロップアウト電圧

TPS728xxには低ドロップアウトを実現するためPMOSのパス・トランジスタが使用されています。(V_{IN} - V_{OUT}) がドロップアウト電圧 (V_{DO}) より小さい時、PMOSパス・デバイスは線形領域での動作となり、入出力間の抵抗はPMOSパス素子のR_{DS(ON)}となります。ドロップアウト動作条件ではPMOSデバイスは抵抗のように機能するため、V_{DO}はほぼ出力電流にほぼ比例して拡大縮小します。

いかなるリニア・レギュレータにおいても、PSRRや過渡応答は(V_{IN} - V_{OUT}) がドロップアウト電圧に近づくにつれ劣化しますが、この結果は代表的特性の項の図25と図26に示されています。

過渡応答

いかなるレギュレータとも同様に、出力コンデンサを大きくするとオーバーシュート/アンダーシュートの大きさが低減しますが、過渡応答の持続期間は長くなります。

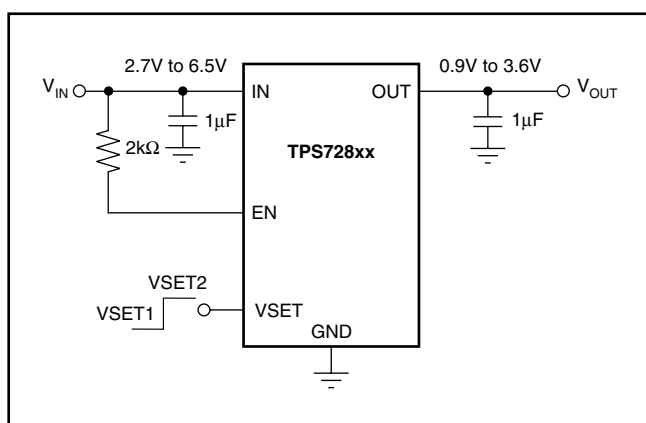


図 40. Circuit Showing EN Tied High when Shutdown Capability is Not Required

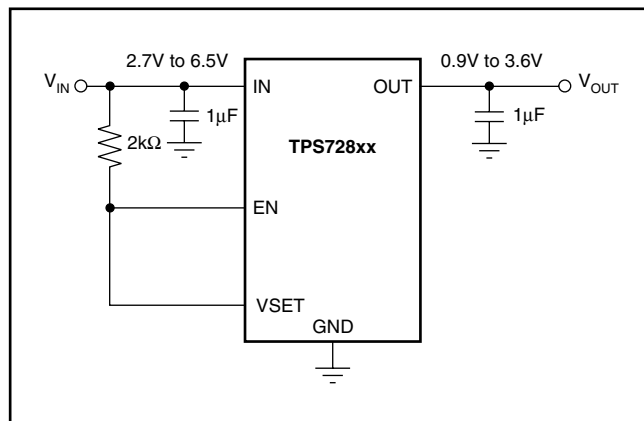


図 41. Circuit to Tie Both EN and VSET High

低電圧ロックアウト (UVLO)

TPS728xxは低電圧ロックアウト回路により内部回路が正しく動作する入力電圧以下では出力電圧を遮断状態に保ちます。稼動中にはUVLO回路は入力アンダーシュートが5μsより短い時間であればそれを無視するデグリッチ機能をもっています。UVLO回路は入力電圧が約2.3Vまで降下するアンダーシュートの発生でトリガーされます。TPS728xxではUVLOによるオフ状態ではアクティブ・プルダウン回路が動作してV_{OUT}を放電します。しかしアクティブ・プルダウン回路が動作する為には入力電圧は最低でも0.8V以上はある事が必要となります。

最小負荷

TPS728xxは出力が無負荷状態でも安定に正常動作します。従来のPMOS LDOレギュレータでは超軽出力負荷時のループ・ゲインが低くなるという弱点があります。TPS728xxは軽負荷や無負荷時用の斬新な低電流モード回路を採用した結果出力レギュレーション特性は出力電流がゼロに至るまで改善されています。

熱情報

過熱保護

過熱保護機能は接合部温度が約+160°Cに上昇した時出力をディスエーブルにし、デバイスの冷却を可能にします。接合部温度が約+140°Cに下がると、出力回路は再びイネーブルになります。消費電力、熱抵抗、周囲温度によっては、過熱保護回路はオンとオフを繰り返すことがあります。この繰り返しによりレギュレータでの平均消費電力が制限され、過熱によりレギュレータが損傷することが回避されます。

過熱保護回路が作動するという事は消費電力が過剰であるか、またはヒートシンクが不十分であるということを示しています。信頼性の高い動作を行うには、接合部温度は最大+125°Cに制限しなければなりません。最終製品(ヒートシンクを含む)での温度余裕を見積もるには、最大負荷の発生する動作状態で過熱保護が作動するまで周囲温度を上昇させます。高い信頼性を得るには、過熱保護がアプリケーションに設定された最高動作周囲温度より少なくとも+35°C高い温度でも作動するようにしなくてはなりません。このようにすると最高動作周囲温度で最大負荷条件でも接合部温度は+125°Cになります。

TPS728xxの内部保護回路は過負荷状態に対して製品を保護するよう設計されています。しかしこの機能は適切なヒートシンクに取って代わるとするのが目的ではありません。TPS728xxを絶えずサーマル・シャットダウン状態にしておくとデバイスの信頼性が劣化してしまいます。

消費電力

チップから熱を拡散する能力は各パッケージ・タイプで異なるため、プリント基板(PCB)レイアウトではそれぞれに異なった考察をします。他の部品が実装されていない製品周囲のPCB領域が製品から周囲空間に熱を移動させます。JEDEC low-kおよびhigh-kボードでの性能データが消費電力定格表に記載されています。広くて厚い銅パターンを用いるとデバイスから熱を取り除く効果が増大します。また、熱を放散する層にめっきしたスルーホールで接続することもヒートシンクとしての効果を改善します。

消費電力は入力電圧と負荷状態に依存します。消費電力(P_D)は式(1)に示されているように出力電流に出力パス素子の電圧降下(V_{IN} から V_{OUT})を乗じたものとなります。

$$P = (V_{IN} - V_{OUT}) \times I_{OUT} \quad (1)$$

パッケージの実装

TPS728xxの推奨されるはんだパッドのフットプリントはテキサス・インスツルメンツのホームページwww.ti.comで入手できます。

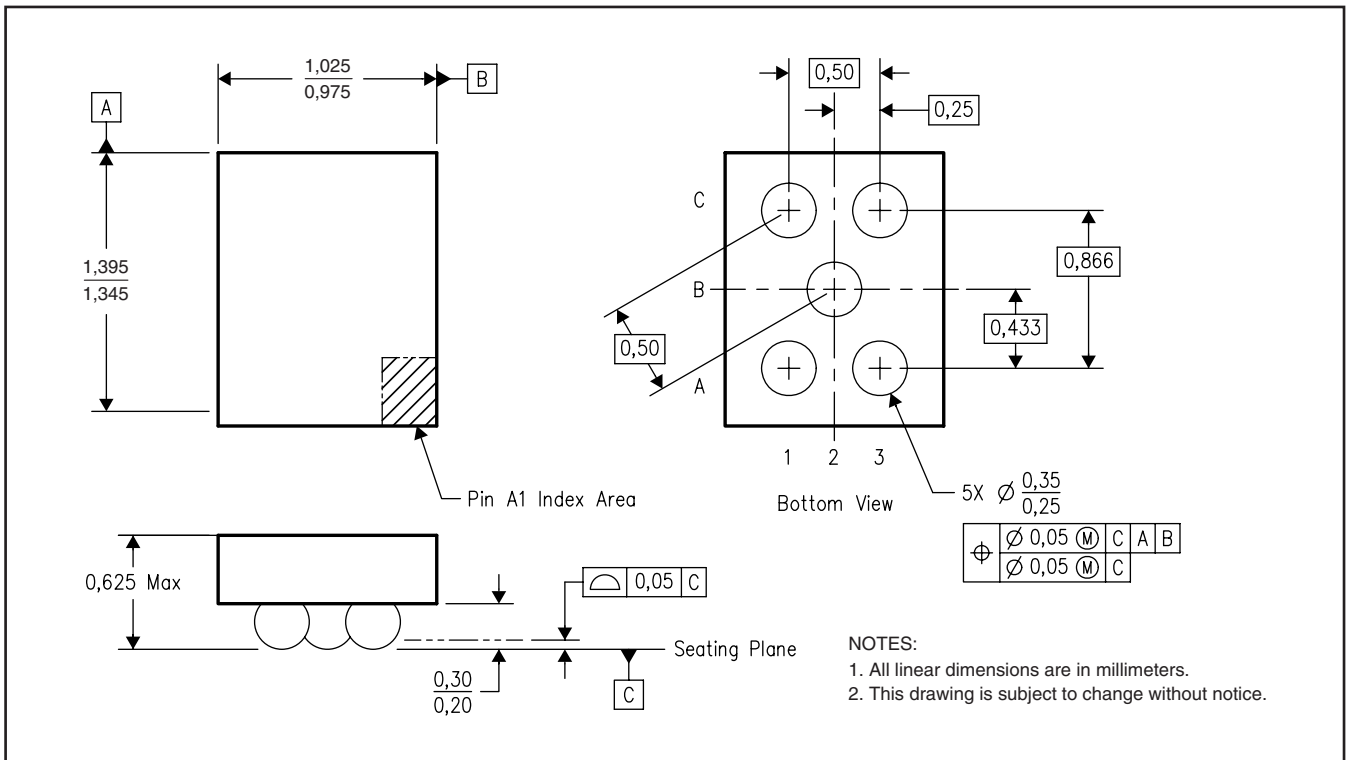


図 42. YZU ウエハー・チップ・スケール パッケージの寸法(mm)

パッケージ・オプション

製品情報

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
TPS728120150DRVR	ACTIVE	SON	DRV	6	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS728120150DRVT	ACTIVE	SON	DRV	6	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS728185315DRVR	ACTIVE	SON	DRV	6	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS728185315DRVRG4	ACTIVE	SON	DRV	6	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS728185315DRVT	ACTIVE	SON	DRV	6	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS728185315DRVTG4	ACTIVE	SON	DRV	6	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS728185315YZUR	ACTIVE	DSBGA	YZU	5	3000	Green (RoHS & no Sb/Br)	Call TI	Level-1-260C-UNLIM
TPS728185315YZUT	ACTIVE	DSBGA	YZU	5	250	Green (RoHS & no Sb/Br)	Call TI	Level-1-260C-UNLIM

(1) マーケティング・ステータスは次のように定義されています。

ACTIVE：製品デバイスが新規設計用に推奨されています。

LIFEBUY：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSELETE：TIによりデバイスの生産が中止されました。

(2) エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

TBD：Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS)：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Pb-Free (RoHS Exempt)：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンパ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

Green (RoHS & no Sb/Br)：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素 (Br) およびアンチモン (Sb) をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

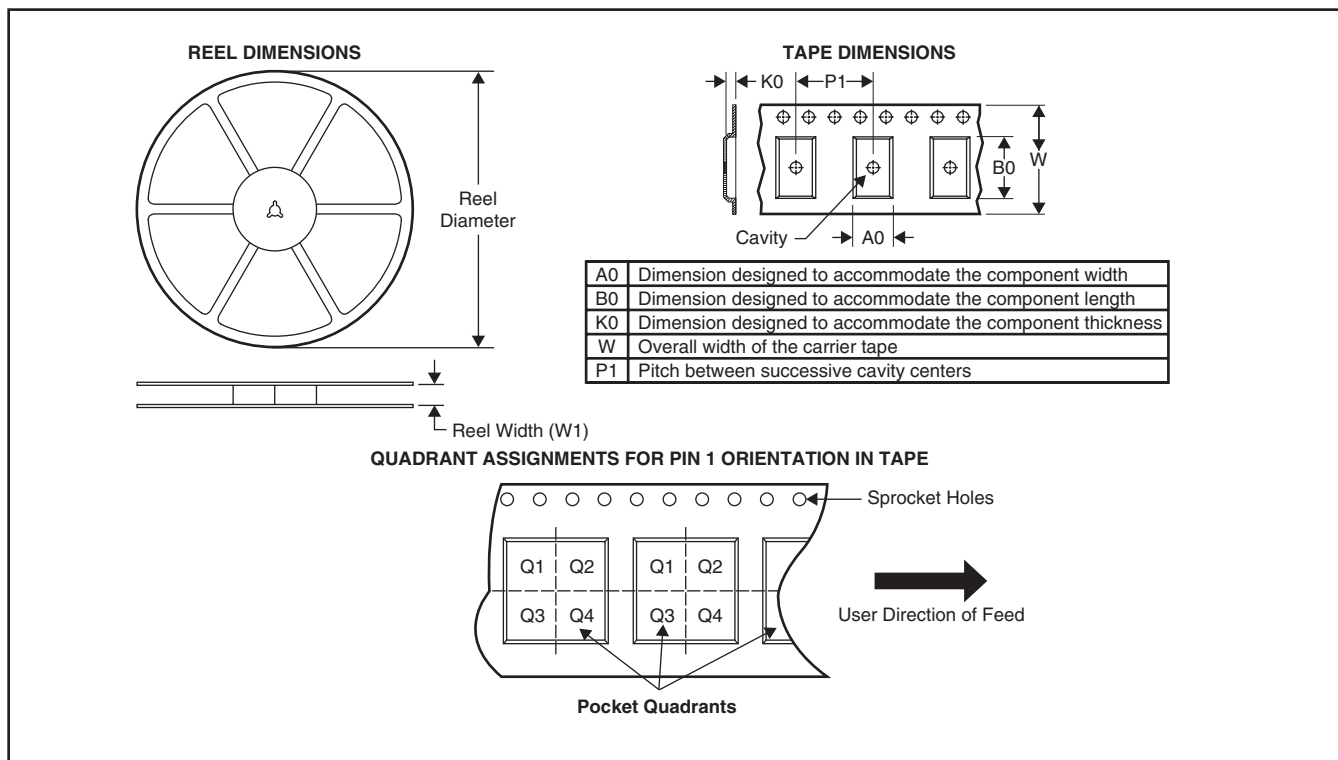
(3) MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

重要な情報および免責事項：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行うものではありません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任を負いかねます。

パッケージ・マテリアル情報

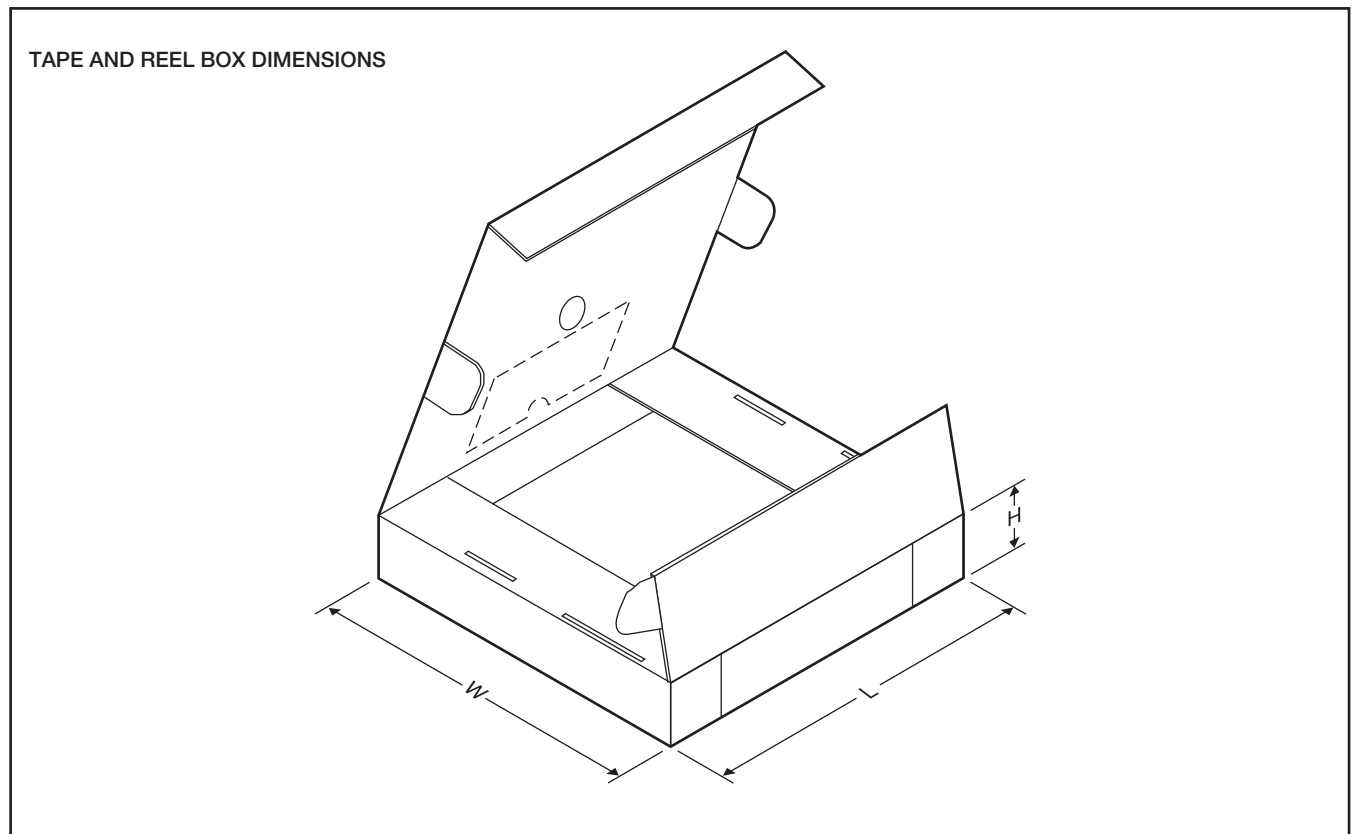
テープおよびリール・ボックス情報



*All dimensions are nominal

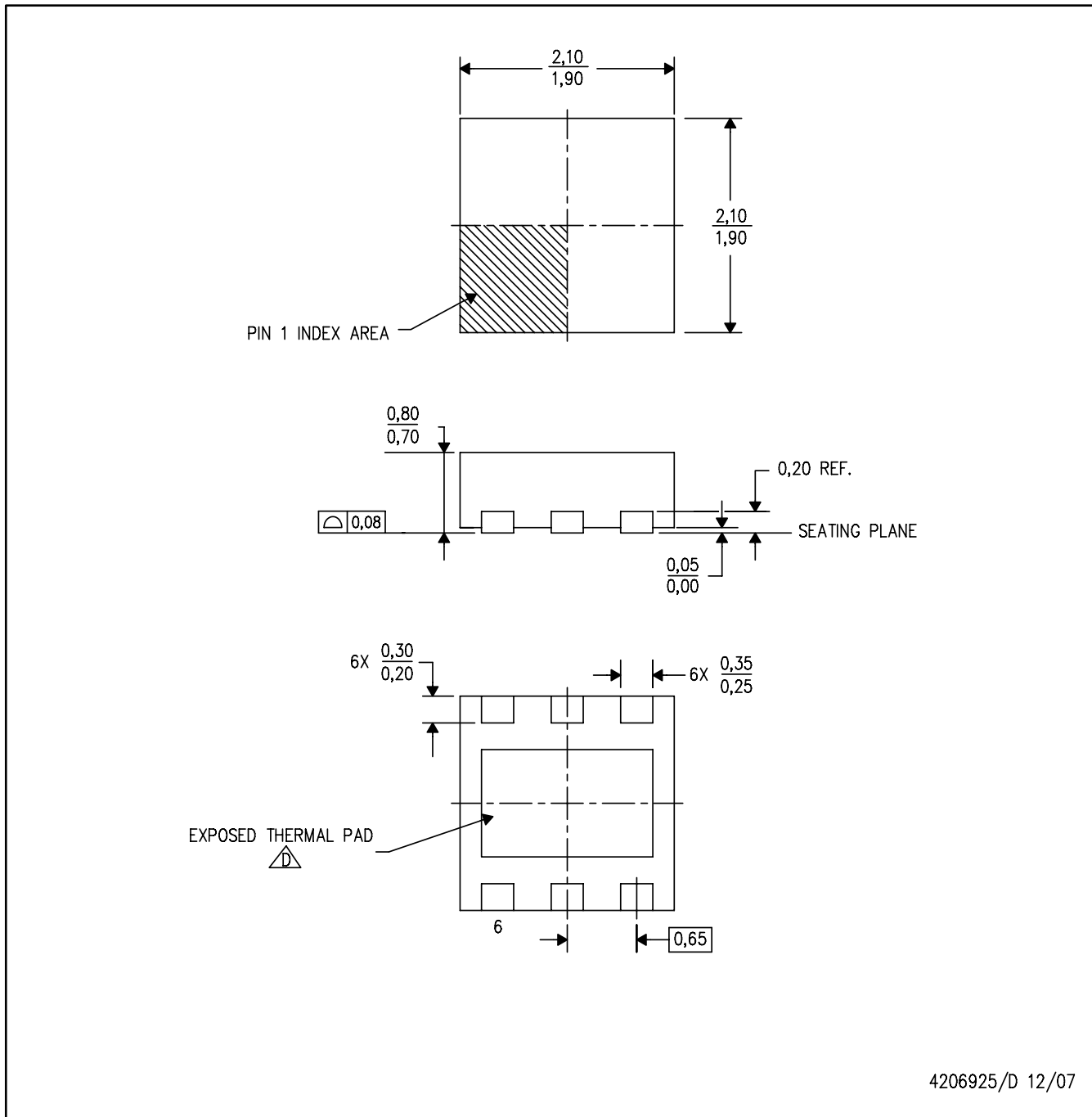
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS728185315DRVR	SON	DRV	6	3000	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS728185315DRVT	SON	DRV	6	250	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS728185315YZUR	DSBGA	YZU	5	3000	178.0	8.4	1.09	1.42	0.81	4.0	8.0	Q1
TPS728185315YZUT	DSBGA	YZU	5	250	178.0	8.4	1.09	1.42	0.81	4.0	8.0	Q1

パッケージ・マテリアル情報



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS728185315DRVR	SON	DRV	6	3000	195.0	200.0	45.0
TPS728185315DRVT	SON	DRV	6	250	195.0	200.0	45.0
TPS728185315YZUR	DSBGA	YZU	5	3000	217.0	193.0	35.0
TPS728185315YZUT	DSBGA	YZU	5	250	217.0	193.0	35.0



- 注： A. 全ての線寸法の単位はミリメートルです。寸法と許容差はASME Y14.5M-1994に従っています。
 B. 図は予告なく変更することがあります。
 C. SON (Small Outline No-Lead) パッケージ構成
 △ 最良の熱特性および機械的特性を得るには、パッケージのサーマル・パッドを基板に半田付けする必要があります。
 露出したサーマル・パッドの寸法に関する詳細は、製品データシートを参照してください。

サーマルパッド・メカニカル・データ

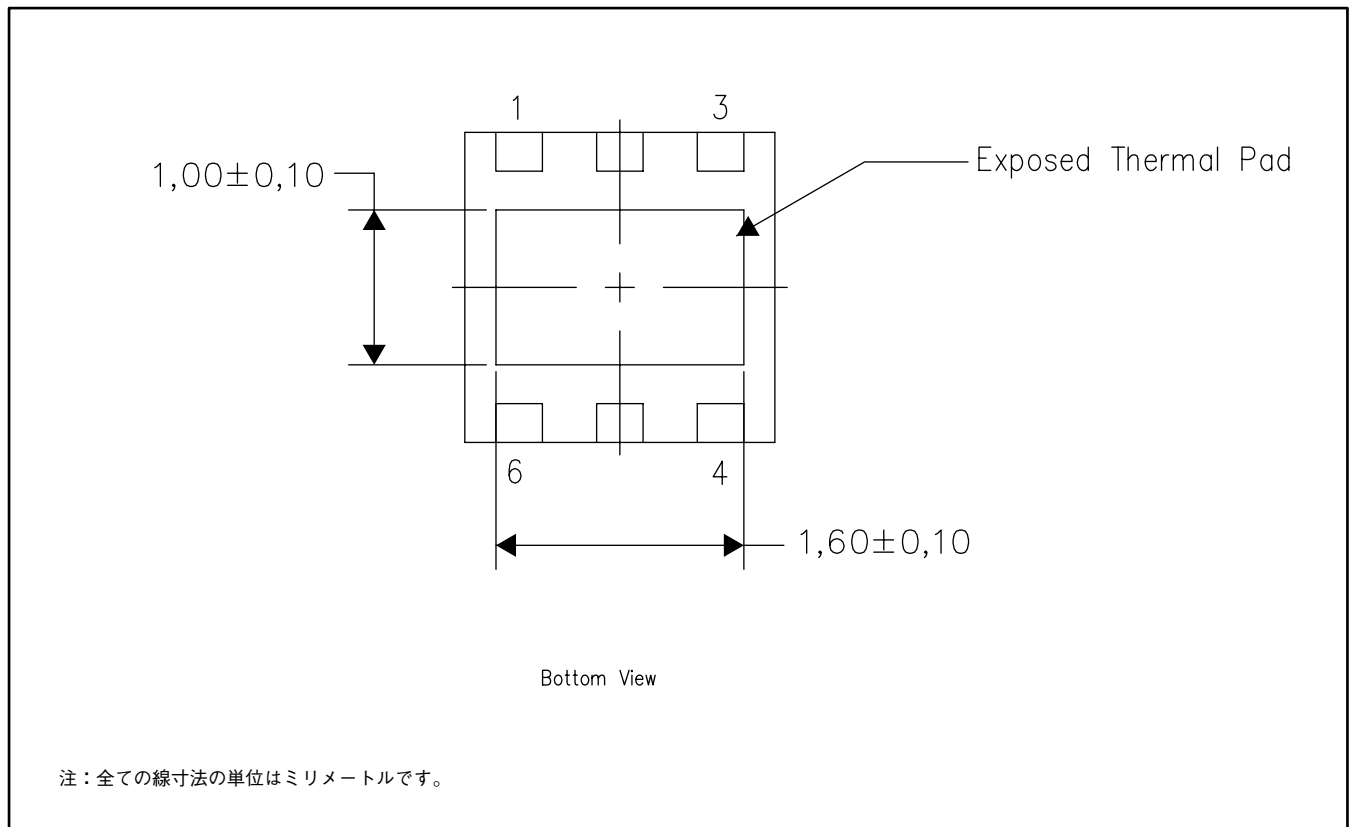
DRV (S-PWSON-N6)

熱的特性に関する資料

このパッケージは外部のヒートシンクに直接接続できるように設計された露出したサーマルパッドをもっています。サーマルパッドはプリント回路基板 (PCB) に直接はんだ付けされなければなりません。はんだ付けされることにより、PCBはヒートシンクとして使用できます。さらに、サーマルビアを使用することにより、サーマルパッドはグランドまたは電源プレーン (どちらか当てはまる方)、またはもう1つの方法としてPCBに設計された特別なヒートシンク構造に直接接続することができます。この設計により、集積回路 (IC) からの熱の移動が最適化されます。

クワッド・フラットバック・ノーリード (QFN) パッケージとその利点についての情報はアプリケーション・レポート “Quad Flatpack No-Lead Logic Packages” TI文献番号SCBA017を参照してください。この文献はホームページ www.ti.com で入手できます。

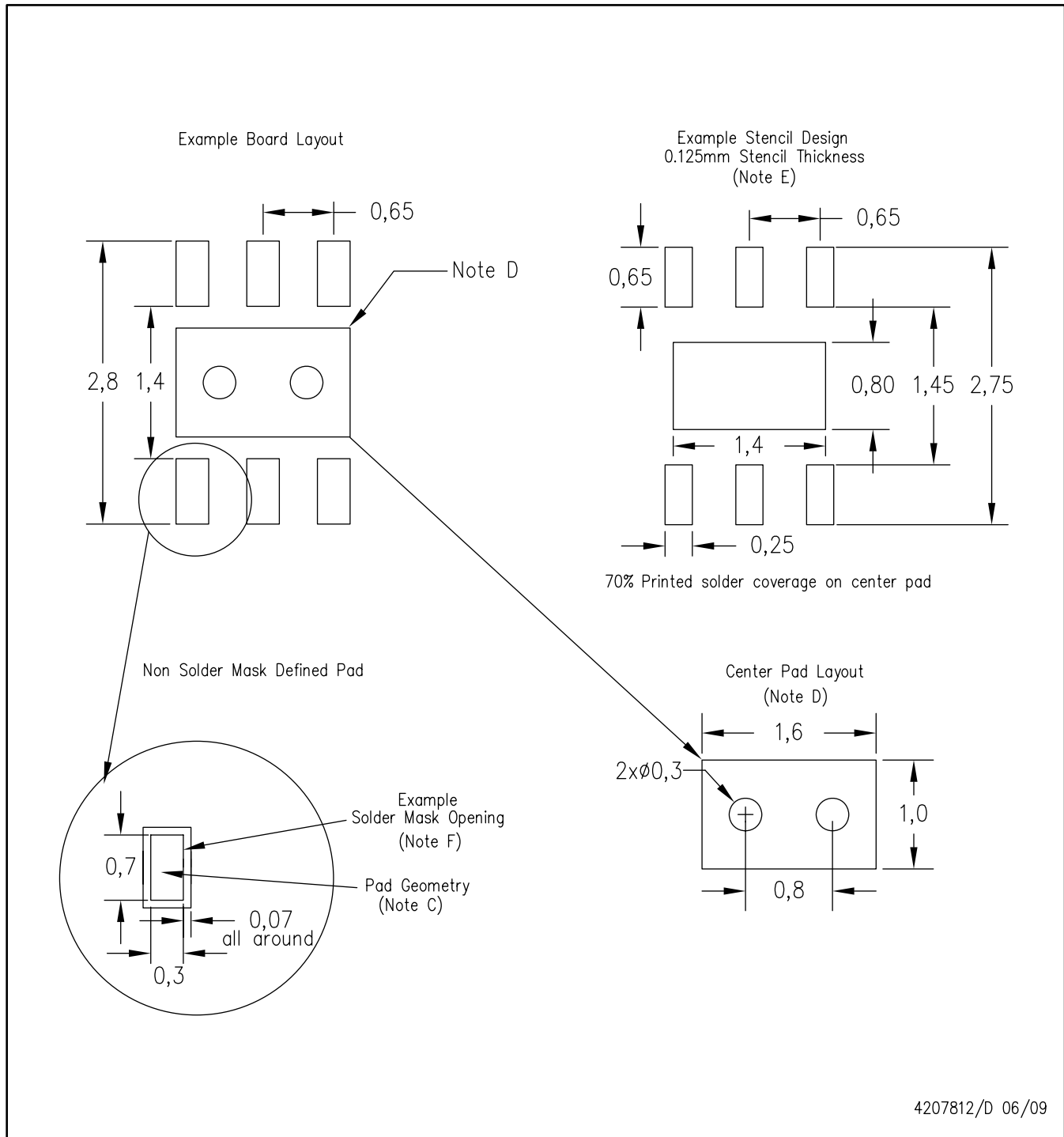
このパッケージのサーマルパッドの寸法は以下の図に示されています。



サーマルパッド寸法図

ランド・パターン

DRV (S-PWSON-N6)



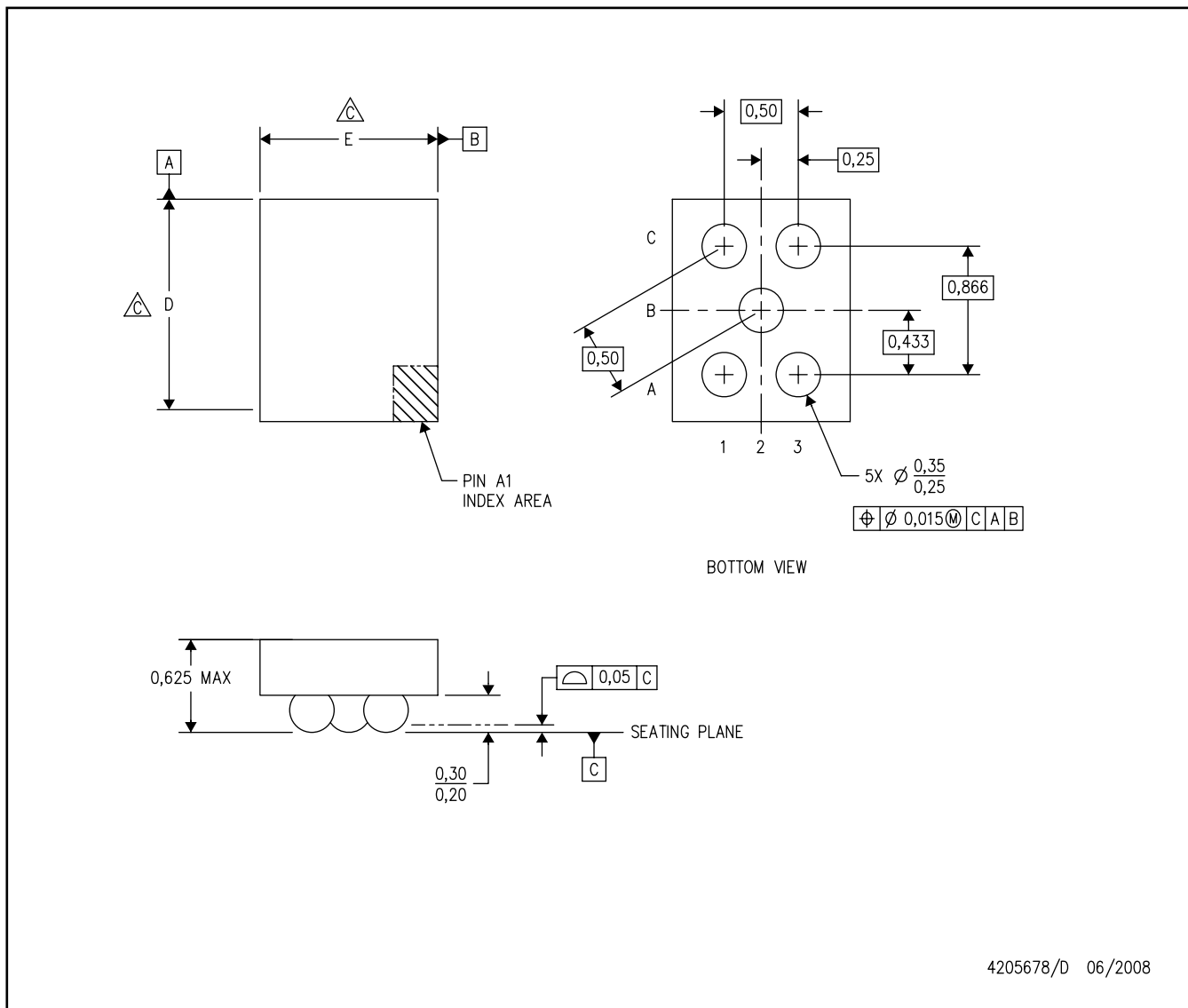
4207812/D 06/09

- 注： A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 C. 代替設計については、資料IPC-7351を推奨します。
 D. このパッケージは、基板上的のサーマル・パッドに半田付けされるように設計されています。熱に関する具体的な情報、ビア要件、および推奨基板レイアウトについては、アプリケーション・ノート『Quad Flat-Pack Packages』(TI文献番号SCBA017, SLUA271) および製品データシートを参照してください。これらのドキュメントは、ホームページwww.ti.comで入手できます。
 E. レーザ切断開口部の壁面を台形にし、角に丸みを付けることで、ペーストの離れがよくなります。ステンシル設計要件については、基板組み立て拠点にお問い合わせください。ステンシル設計上の考慮事項については、IPC 7525を参照してください。
 F. 半田マスクの許容差については、基板組み立て拠点にお問い合わせください。

メカニカル・データ

YZU (R-XBGA-N5)

DIE-SIZE BALL GRID ARRAY



- 注： A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 △ このYZQパッケージのデバイスでは、寸法Dは1.31~1.75mmの範囲内、寸法Eは0.49~1.45mmの範囲内の値となります。
 特定のデバイスの厳密なパッケージ・サイズについては、デバイスのデータシートを参照するか、TIの営業担当者までお問い合わせください。
 D. NanoFree™パッケージ構成。
 E. このパッケージには、鉛フリー・ボールが含まれています。スズ鉛(SnPb)ボールについては、5 YEUパッケージ(図面4205430)を参照してください。

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといたします)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIJといたします)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIJは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメータに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIJは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIJは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIJにより示された数値、特性、条件その他のパラメータと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIJは、そのような説明については何の義務も責任もありません。

TIJは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIJがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。

前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

温度: 0~40、相対湿度: 40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

はんだ付け時は、最低限260以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上