

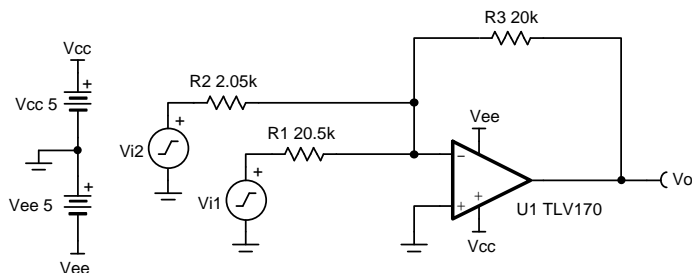
## 反転加算器回路

### 設計目標

入力1		入力2		出力		周波数	電源	
$V_{i1Min}$	$V_{i1Max}$	$V_{i2Min}$	$V_{i2Max}$	$V_{oMin}$	$V_{oMax}$	f	$V_{cc}$	$V_{ee}$
-5V	5V	-250mV	250mV	-4.9V	4.9V	10kHz	5V	-5V

### 設計の説明

この設計は2つの入力信号 $V_{i1}$ と $V_{i2}$ を合計(加算)し、反転します。この回路の入力インピーダンスは入力抵抗 $R_1$ と $R_2$ により決定されるため、入力信号は一般に低インピーダンスのソースから供給されます。反転アンプの同相電圧は、非反転ノードに接続される電圧と同じで、この設計においてはグラウンドです。



Copyright © 2018, Texas Instruments Incorporated

### デザイン・ノート

1. オペアンプは線形動作領域で使用します。リニア出力スイングは通常、 $A_{OL}$ のテスト条件に記載されています。この回路の同相電圧は、入力電圧とともに変化しません。
2. 入力インピーダンスは入力抵抗により決定されます。これらの値が、ソースの出力インピーダンスと比較して大きいことを確認してください。
3. 値の大きい抵抗を使用すると、回路の位相マージンが劣化し、回路に余計なノイズが発生することがあります。
4. 安定性の問題を最小限に抑えるため、アンプの出力に容量性の負荷を直接配置することは避けてください。
5. 小信号の帯域幅は、ノイズ・ゲイン(または非反転ゲイン)と、オペアンプのゲイン帯域幅積(GBP)により決定されます。 $R_3$ と並列にコンデンサを追加すると、追加のフィルタリングを実現できます。また、 $R_3$ と並列にコンデンサを追加することで、値の大きい抵抗を使用したときの回路の安定性も向上します。
6. 大信号の性能は、スルー・レートにより制限されることがあります。この理由から、スルーに起因する歪みを最小限にするため、データシートにある最大出力スイングと周波数との関係プロットをチェックしてください。
7. オペアンプのリニア動作領域、安定性、スルーに起因する歪み、容量性負荷の駆動、ADCの駆動、および帯域幅の詳細については、「設計の参照資料」セクションを参照してください。

## 設計手順

この回路の伝達関数を次に示します。

$$V_o = V_{i1} \times \left(-\frac{R_3}{R_1}\right) + V_{i2} \times \left(-\frac{R_3}{R_2}\right)$$

1.  $R_3$ の妥当な抵抗値を選択します。

$$R_3 = 20\text{k}\Omega$$

2.  $V_{i1}$ に必要なゲインを計算します。この設計では、出力スイングの半分がそれぞれの入力に割り当てられます。

$$G_{V11} = \frac{\frac{V_{oMax} - V_{oMin}}{2}}{V_{i1 Max} - V_{i1 Min}} = \frac{\frac{4.9V - (-4.9V)}{2}}{2.5V - (-2.5V)} = 0.98 \frac{V}{V} = -0.175\text{dB}$$

3.  $R_1$ の値を計算します。

$$|G_{V11}| = \frac{R_3}{R_1} \rightarrow R_1 = \frac{R_3}{|G_{V11}|} = \frac{20\text{k}\Omega}{0.98V/V} = 20.4\text{k}\Omega \approx 20.5\text{k}\Omega \text{ (Standard Value)}$$

4.  $V_{i2}$ に必要なゲインを計算します。この設計では、出力スイングの半分がそれぞれの入力に割り当てられます。

$$G_{V12} = \frac{\frac{V_{oMax} - V_{oMin}}{2}}{V_{i2 Max} - V_{i2 Min}} = \frac{\frac{4.9V - (-4.9V)}{2}}{250\text{mV} - (-250\text{mV})} = 9.8 \frac{V}{V} = 19.82\text{dB}$$

5.  $R_2$ の値を計算します。

$$|G_{V12}| = \frac{R_3}{R_2} \rightarrow R_2 = \frac{R_3}{|G_{V12}|} = \frac{20\text{k}\Omega}{9.8V/V} = 2.04\text{k}\Omega \approx 2.05\text{k}\Omega \text{ (Standard Value)}$$

6. 小信号回路の帯域幅を計算し、10kHzの要件を満たすことを確認します。回路のノイズ・ゲイン(NG)または非反転ゲインを必ず使用してください。ノイズ・ゲインを計算するとき、 $R_1$ と $R_2$ は並列であることに注意してください。

$$GBP_{OPA170} = 1.2\text{MHz} \quad ( \quad ) \quad ( \quad )$$

$$NG = 1 + \frac{R_3}{R_1 \parallel R_2} = 1 + \frac{20\text{k}\Omega}{1.86\text{k}\Omega} = 11.75 \frac{V}{V} = 21.4\text{dB}$$

$$BW = \frac{GBP}{NG} = \frac{1.2\text{MHz}}{11.75V/V} = 102\text{kHz}$$

- 閉ループ帯域幅が102kHz、設計目標が10kHzなので、この要件は満たされます。

7. スルーに起因する歪みを最小限にするため、最小スルー・レートを計算します。

$$V_p = \frac{SR}{2 \times \pi \times f} \rightarrow SR > 2 \times \pi \times f \times V_p$$

$$SR > 2 \times \pi \times 10\text{kHz} \times 4.9V = 307.87 \frac{\text{KV}}{\text{s}} = 0.31 \frac{\text{V}}{\mu\text{s}}$$

- $SR_{OPA170} = 0.4V/\mu\text{s}$ なので、この要件は満たされます。

8. 安定性の問題を回避するため、ゲイン設定抵抗とデバイスの入力容量によって生じるゼロが、回路の帯域幅より大きいことを確認します。

$$\frac{1}{2 \times \pi \times (C_{cm} + C_{diff}) \times (R_1 \parallel R_2 \parallel R_3)} > \frac{GBP}{NG}$$

$$\frac{1}{2 \times \pi \times 3\text{pF} + 3\text{pF} \times 1.7\text{k}\Omega} > \frac{1.2\text{MHz}}{11.75V/V}$$

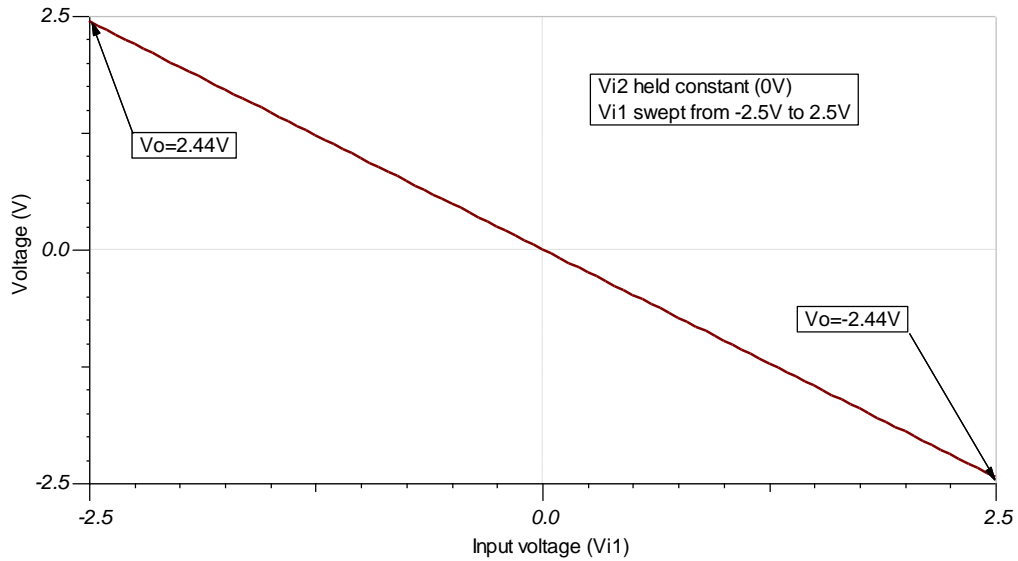
$$15.6\text{MHz} > 102\text{kHz}$$

- $C_{cm}$ と $C_{diff}$ は、それぞれ同相入力容量と差動入力容量です。
- ゼロ周波数は回路の帯域幅より大きいので、この要件は満たされます。

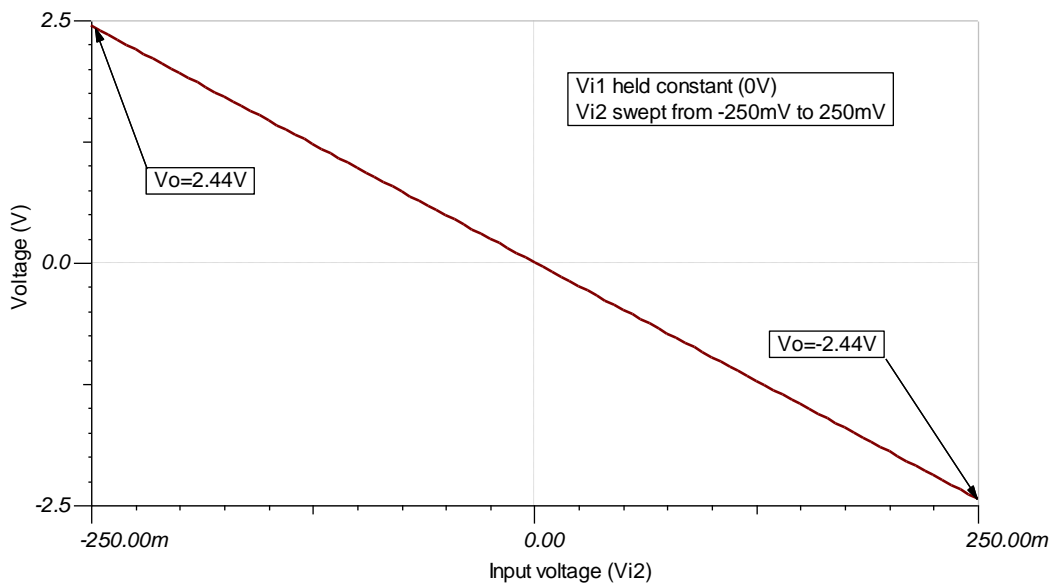
設計シミュレーション

**DCシミュレーション結果**

このシミュレーションでは、 $V_{i1}$ を $-2.5V \sim 2.5V$ の範囲で変化させ、 $V_{i2}$ は $0V$ に固定しています。出力は反転され、出力の範囲は $-2.44V \sim 2.44V$ となります。

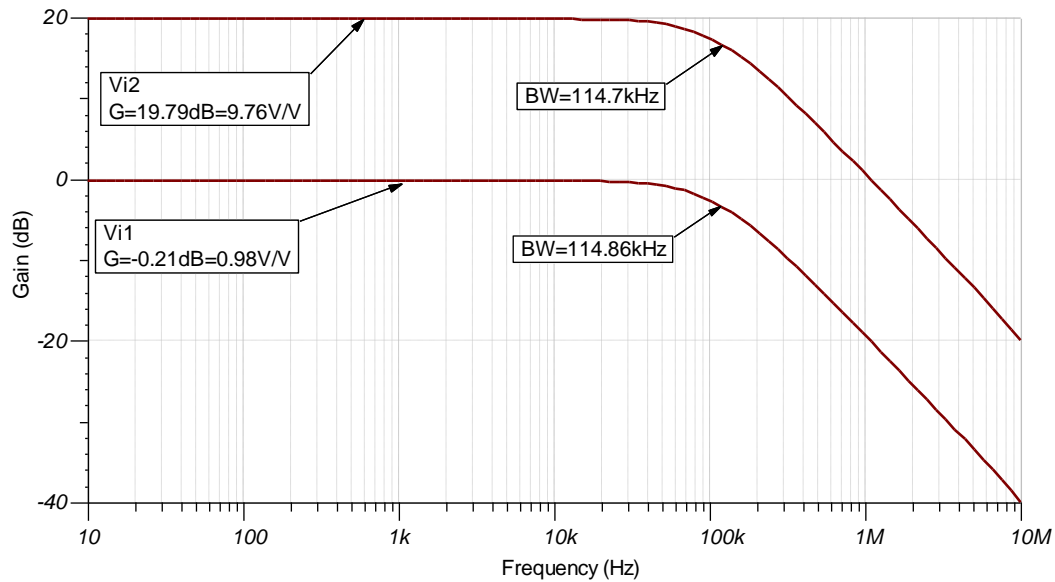


このシミュレーションでは、 $V_{i2}$ を $-250mV \sim 250mV$ の範囲で変化させ、 $V_{i1}$ は $0V$ に固定しています。出力は反転され、出力の範囲は $-2.44V \sim 2.44V$ となります。



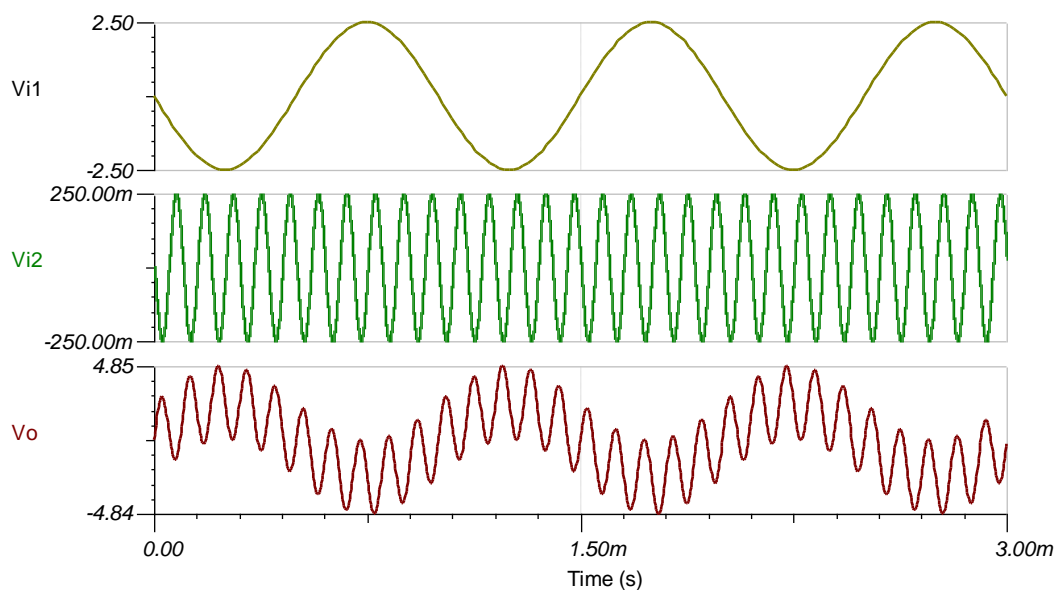
### ACシミュレーション結果

このシミュレーションは、回路の帯域幅を示すものです。どちらの入力も帯域幅は同じであることに注意してください。これは、帯域幅は回路のノイズ・ゲインに依存し、各入力の信号ゲインには依存しないためです。これらの結果は、計算と適切な相関を示しています。



### 過渡シミュレーション結果

このシミュレーションは、2つの入力信号の反転と合計を示すものです。Vi1は1kHz、5V<sub>pp</sub>の正弦波で、Vi2は10kHz、500mV<sub>pp</sub>の正弦波です。どちらの入力も適切に増幅または減衰され、出力は仕様範囲内です。



## 設計の参照資料

TIの総合的な回路ライブラリについては、「[アナログ・エンジニア向け回路クックブック](#)」を参照してください。

回路 **SPICE** シミュレーション・ファイル [SBOC494](#) を参照してください。

同相範囲、出力スイング、帯域幅、ADCの駆動方法など、オペアンプのトピックの詳細については、[TIプレジジョン・ラボ](#)を参照してください。

## 設計に使用されるオペアンプ

OPA170	
$V_{SS}$	2.7V~36V
$V_{inCM}$	(Vee-0.1V)~(Vcc-2V)
$V_{out}$	レール・ツー・レール
$V_{os}$	0.25mV
$I_q$	110 $\mu$ A
$I_b$	8pA
<b>UGBW</b>	1.2MHz
<b>SR</b>	0.4V/ $\mu$ s
チャンネル数	1、2、4
<a href="http://www.ti.com/product/opa170">www.ti.com/product/opa170</a>	

## 設計の代替オペアンプ

LMC7101	
$V_{SS}$	2.7V~15.5V
$V_{inCM}$	レール・ツー・レール
$V_{out}$	レール・ツー・レール
$V_{os}$	110 $\mu$ V
$I_q$	0.8mA
$I_b$	1pA
<b>UGBW</b>	1.1MHz
<b>SR</b>	1.1V/ $\mu$ s
チャンネル数	1
<a href="http://www.ti.com/product/lmc7101">www.ti.com/product/lmc7101</a>	

## 改訂履歴

改訂内容	日付	変更
A	2019年1月	タイトルのサイズを小さく変更。タイトルのロールを「アンプ」に変更。回路クックブックのランディング・ページへのリンクを追加。

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社  
Copyright © 2021, Texas Instruments Incorporated