

理想ダイオード コントローラを使用した車載アプリケーション用の冗長電源トポロジ

Abhijeet Godbole
Lead Systems Engineer

Praveen GD
Lead Applications Engineer

はじめに

冗長電源装置は、複数の電源装置を使用して、負荷に必要な電力を供給します。これらの製品は、システムの信頼性と可用性を向上させ、いずれかの電源ユニットに障害が発生した場合にシステムの安全性を確保するのに役立ちます。冗長化電源は、電力損失が深刻な結果を招く可能性のある自動運転など、安全性の確保が重要となる車載システムのアプリケーションで特に重要です。

車載システムに冗長電源を実装するには、OR 接続と優先順位付きパワー マルチプレクサが 2 つの一般的な手法です。OR 接続では、システムは複数の入力から最高電圧の電源を選択します。パワー マルチプレクサでは、優先レベルまたは他の条件に基づいて、システムは異なる電源間を切り替えることができます。設計者は従来、電源内の冗長回路に、ショットキー ダイオード、P チャネル電界効果トランジスタ、またはそれらの組み合わせを使用してきました。

理想ダイオード コントローラは、外部 MOSFET (金属酸化膜半導体電界効果トランジスタ) を制御して理想ダイオードの動

作をエミュレートできる集積回路 (IC) です。これには、従来型ダイオードと比較して、低消費電力、高電流能力、逆極性保護、逆電流ブロック、ロード ダンプ保護などのいくつかの利点があります。理想ダイオード コントローラでは、突入電流制限、過電圧および過電流保護も実現できます。

この記事では、理想ダイオード コントローラを使用した OR 接続とパワー マルチプレクサの概念と利点、OR 接続とパワー マルチプレクサ回路のさまざまなタイプとアーキテクチャ、理想ダイオード コントローラを使用して OR 接続とパワー マルチプレクサを車載システムに実装する際の課題とソリューションについて説明します。

OR 接続とパワー マルチプレクサの手法

OR 接続とパワー マルチプレクサのどちらの手法も、理想ダイオードを使用して複数の入力電源を単一の出力負荷に接続しますが、異なる入力電源からの選択と切り替えの方法が異なります。[図 1](#) に、電源 OR 接続と優先順位付きパワー マルチプレクサの代表的な使用事例を示します。

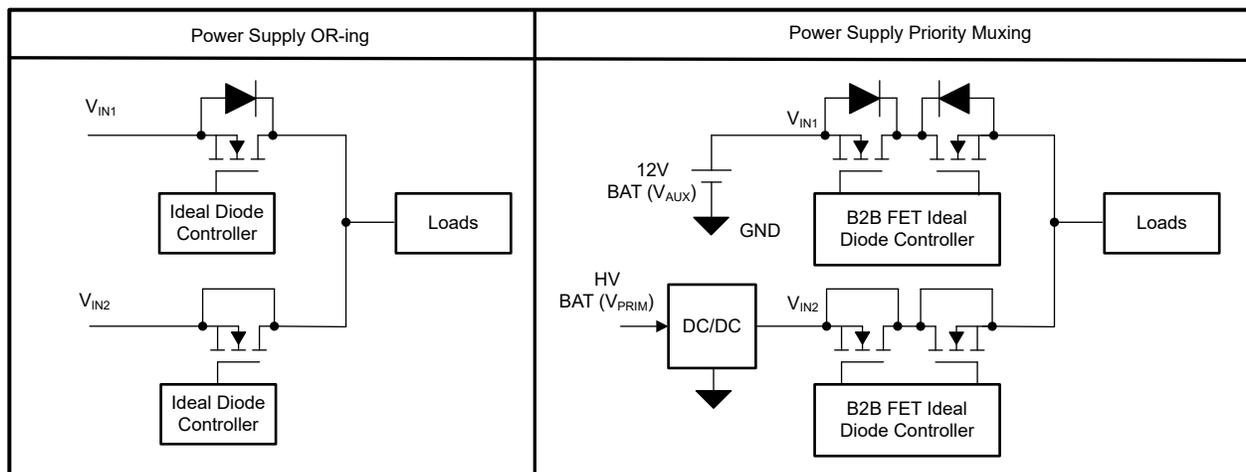


図 1. OR 接続と優先順位付きパワー マルチプレクサ ソリューションの代表的な使用事例

OR 接続回路は、利用可能な複数の入力から入力電圧が最高の電源を選択します。理想ダイオードはスイッチとして機能し、入力電圧が出力電圧よりも高い場合にオンにし、入力電圧が出力電圧よりも低い場合にオフにします。このようにして、OR 接続回路は電圧が最高の入力電源を確実に出力に接続し、入力電源間の逆電流やクロス導通を防止します。入力電源がほぼ等しい場合、それらの電源の間で循環電流を発生させずに負荷を共有することが可能です。したがって、OR 接続回路を実現するためには、逆電流ブロックが主に必要な機能となります。

パワー マルチプレクサ回路では、電圧の大きさに関係なく、電源の優先順位、入力電圧の可用性と大きさなどの条件に基づいて、複数の電源間を切り替えることができます。この構成では、制御回路が各電源と負荷の間の電源パスを切り替える必要があり、制御回路内の優先順位ロジック、またはマイクロコントローラの汎用入出力ピンなどの外部信号で制御します。パワー マルチプレクサ回路では、どの時点でも 1 つの入力電源のみが出力に接続されることが保証され、入力電源間の逆電流やクロス導通が防止されます。そのため、この構成の回路には、逆電流ブロック機能と、優先順位の高い電源を負荷に供給できるようにするため、負荷パスのオン / オフ制御機能が必要です。

電源 OR 接続の代表的なアプリケーション回路

OR 接続回路は、インフォテインメント、車体制御モジュール、先進運転支援システム、照明モジュールなどの車載サブシステムで一般的に採用されています。この回路は、電源の障害や切断が発生した場合の冗長性と信頼性を確保します。図 2 に、理想ダイオード コントローラ IC と外部 N チャネル MOSFET を組み合わせたさまざまな OR 接続トポロジを示します。

効果的な OR 接続ソリューションは、いずれかの電源に障害が発生した場合に逆電流の持続時間と量を制限するため、非常に高速である必要があります。OR 接続構成の理想ダイオード コントローラは、アノードピン (電源の電圧レベル V_{IN1} 、 V_{IN2}) とカソードピン (同相負荷の電圧レベル V_{OUT}) の電圧差を常に検出します。高速コンパレータは、 $V_{IN} - V_{OUT}$ が指定された逆スレッショルド (通常は数 mV) を下回ると、数マイクロ秒以内に高速プルダウンによってゲート駆動をシャットダウンします。テキサス・インスツルメンツの理想ダイオード コントローラでは、高速な逆電流検出コンパレータとともに、リニアゲートレギュレーション方式を採用しており、入力電源の損失時に DC 逆電流をゼロにします。

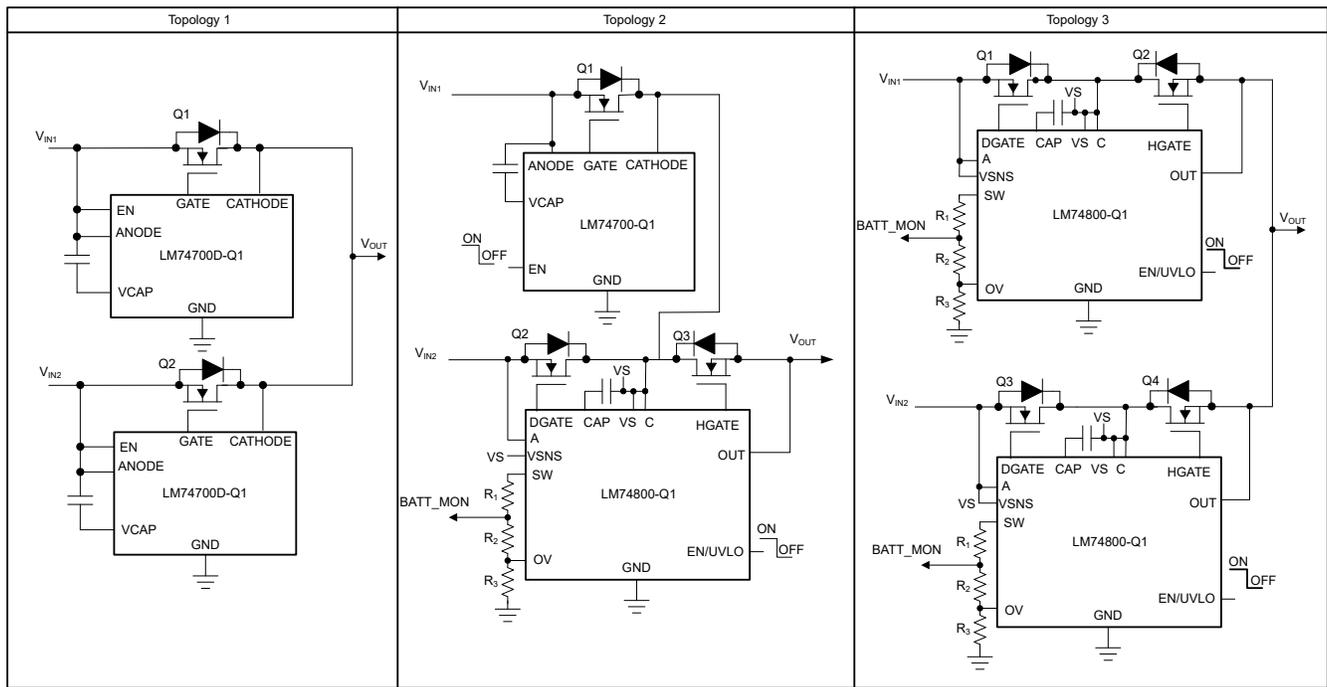


図2. 理想ダイオードコントローラを使用した代表的な OR 接続トポロジ。

低静止電流の実現やフォルト状態からのシステム保護のため、負荷を電源から切断する必要のあるサブシステムもあります。図2のトポロジ2に、テキサス・インスツルメンツの **LM7480-Q1** および **LM7470-Q1** デバイスを使用した共通負荷切断制御を備えたデュアル電源入力 OR 接続用の代表的なアプリケーション回路を示します。**LM7470-Q1** で駆動される FET Q1 と **LM7480-Q1** で駆動される FET Q2 が OR 接続機能を提供し、**LM7480-Q1** で駆動される FET Q3 が負荷を電源から絶縁できます。 V_{IN1} が V_{IN2} より大きい場合、

LM7480-Q1 による FET の独立制御により、Q2 が逆電流をブロックし、Q3 はオンのままで V_{IN1} を V_{OUT} に接続します。

図2のトポロジ3に、レールごとに負荷を切断する機能を備えた OR 接続用の代表的なアプリケーション回路を示します。この回路では、各レールに異なる負荷切断条件を割り当てることができます。

図3および図4に、電源 OR 接続における2つの電源レール間の切り替え性能を示します ($V_{IN1} = 12V$ 、 $V_{IN2} = 15V$)。

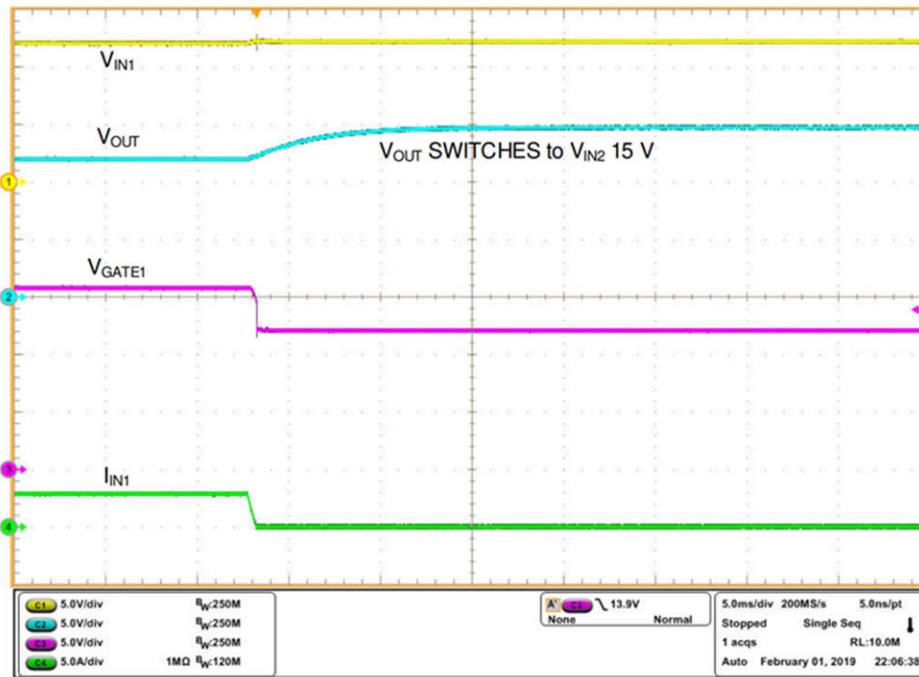


図3. VIN1 から VIN2 への電源切り替え。

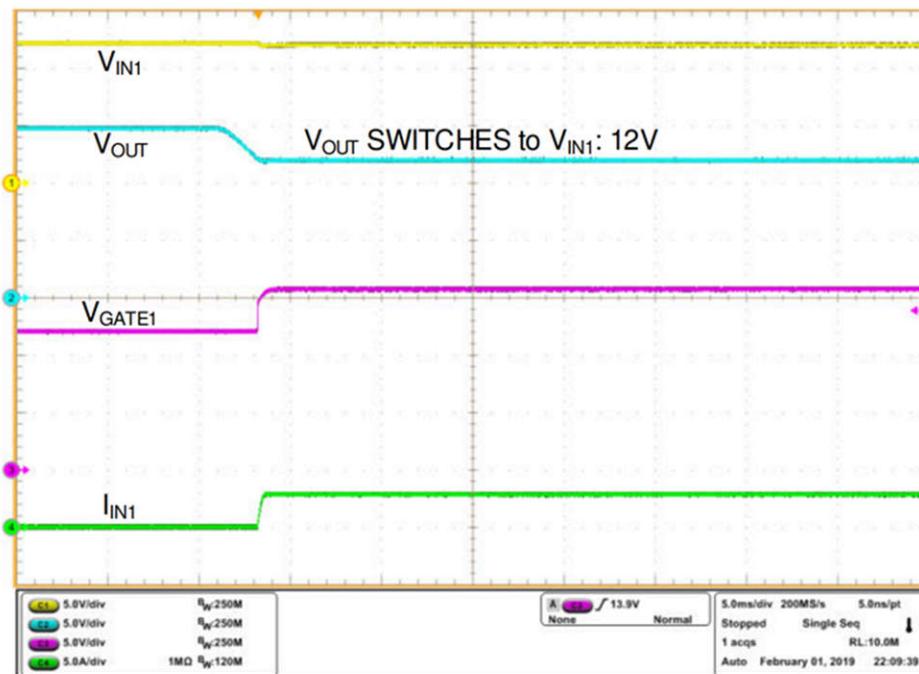


図4. VIN2 から VIN1 への電源切り替え。

優先順位付きパワー マルチプレクサの構成

優先順位付きパワー マルチプレクサは、1 次電源電圧が指定のスレッシュホールドを下回ると、1 次電源から補助電源 (AUX) または 2 次電源に自動的に切り替えます。利用可能で許容可能な制限範囲内であれば、常に 1 次電源が負荷に電力を供給する最初の電源になります。たとえば、パワー ディストリビューション ユニット内でサブシステムへの 1 次電源の上流スマートヒューズが切れた場合、優先順位付きパワー マルチプレクサ回路は自動的に AUX 電源を出力に接続し、1 次電源をその出力から切断して、サブシステム動作の中断を防止します。上流スマートヒューズがリセットされ、1 次電源電圧が許容可能なスレッシュホールドまで上昇すると、優先順位付きパワー マルチプレクサ回路は自動的に 1 次電源を出力に接続し、AUX 電源を遮断します。

パワー マルチプレクサ回路では、各電源レールの 2 つのバックツープラック MOSFET を制御するために、LM74800-Q1 や LM74900-Q1 などのコントローラが必要です。1 次電源と

AUX 電源の両方が存在していて許容範囲内にあり、1 次電源が負荷に電力を供給している場合、1 次電源電圧が AUX 電源電圧より高いときに、AUX パスコントローラで逆電流をブロックする必要があります。同様に、1 次電源電圧が AUX 電源電圧より低い場合、AUX パスコントローラで順方向電流をブロックする必要があります。これにより、優先順位が最高の 1 次電源が負荷に電力を供給し、AUX 電源は 1 次電源と負荷の両方から絶縁されます。

LM74900-Q1 理想ダイオードコントローラは、外付けのバックツープラック N チャンネル MOSFET を駆動および制御して、電力パスのオン / オフ制御と過電流および過電圧保護を備えた理想ダイオード整流器をエミュレートします。図 5 に、2 つの **LM74900-Q1** デバイスを共通ドレイントポロジで使用した優先順位付きパワー マルチプレクサの回路図を示します。 V_{AUX} パスの **LM74900-Q1** の過電圧ピンは、 V_{PRIM} が何らかの理由で遮断されたときに V_{AUX} 電源が直ちに負荷に接続され、負荷への継続的な電力供給が維持されるように構成されています。

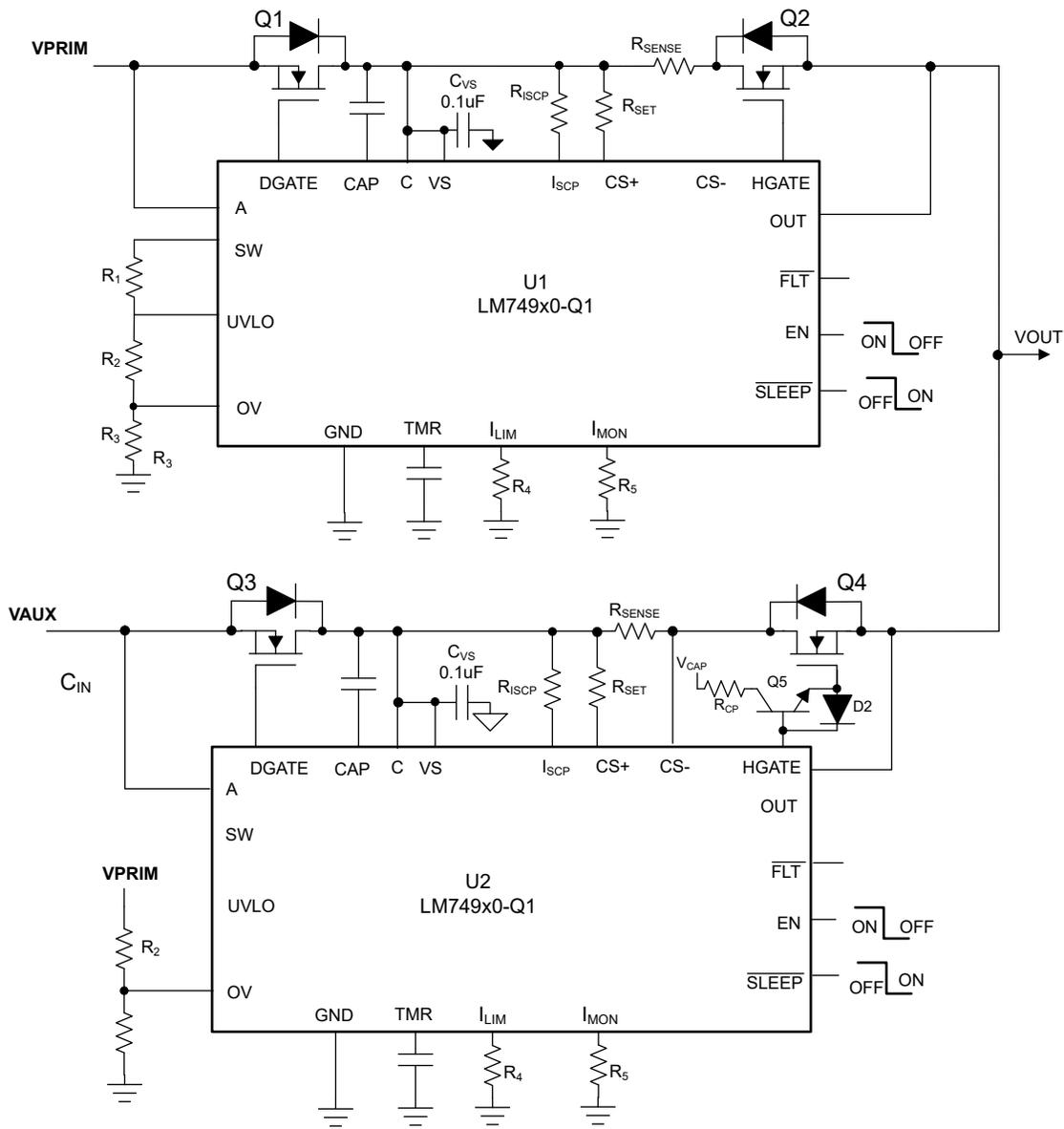


図 5. LM7490-Q1 を使用した代表的な優先順位付きパワー マルチプレクサ アプリケーションの回路

パワー マルチプレクサ回路は、 V_{PRIM} が遮断されたとき、または許容範囲外になったときに、負荷が V_{AUX} からの電源に切り替わる間の出力電圧降下を低く維持しようとします。切り替え中の出力電圧降下を低く維持するには、(Q2 をオフにして) V_{PRIM} の電カパスをオフにする間に、 V_{AUX} パスの **LM7490-Q1** によって駆動される負荷スイッチ FET (Q4) を迅速にオンにする必要があります。ただし、突入電流を制限する低速スタートアップを実現するため、HGATE ピンには $55\mu A$ のゲート電流のみが供給されるよう設計されており、これは HGATE をすばやく High にするには低すぎます。抵抗

(R_{CP})、トランジスタ (Q5)、ダイオード (D2) を使用した小型の回路では、HGATE のソース電流を増加できます。Q5 ではチャージポンプコンデンサで HGATE を直接 High にプルアップできるため、Q5 のエミッタを Q4 のゲートに接続して、ゲートソース電流を増やすこともできます。または、 R_{CP} の抵抗値を変更して Q4 ゲートソース電流を調整することもできます。D2 は、Q5 を迂回して Q4 をオフにするパスを形成します。

図 6 に、 V_{PRIM} が遮断され、負荷が V_{AUX} レールに迅速に切り替わったときの波形を示します。AUX レールの HGATE は $20\mu\text{s}$ 以内にオンになり、ドロップイン出力電圧を低減します。

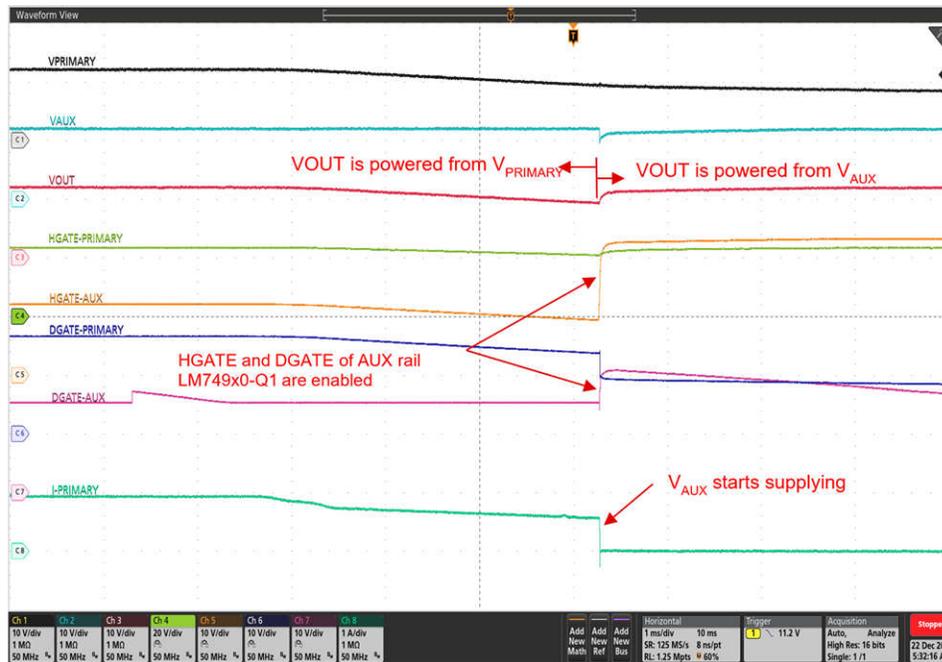


図 6. パワー マルチプレクサ アプリケーションでの V_{PRIM} から V_{AUX} への切り替え

図 7 に、 V_{PRIM} が許容可能なレベルに回復し、優先順位付きパワーマルチプレクサ回路が負荷を V_{PRIM} (V_{AUX} よりも優先順位が高い) に最小の電圧降下でスムーズに切り替えたときの波形を示します。

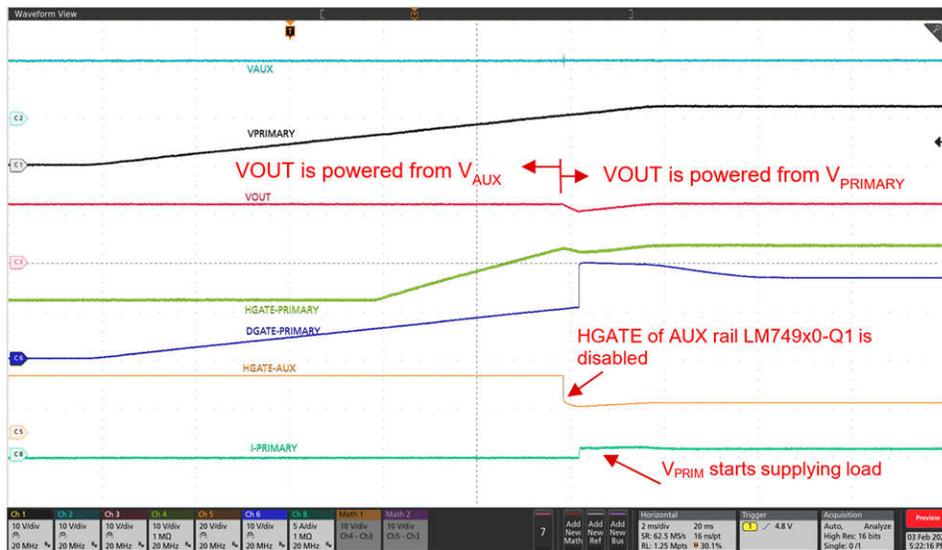


図 7. パワー マルチプレクサ アプリケーションでの V_{AUX} から V_{PRIM} への切り替え

表 1 に、各種理想ダイオード コントローラと、それぞれの機能セットに基づいてサポートできる冗長電源トポロジを示します。

理想ダイオードコントローラ	OR 接続構成	電源多重化構成 (バックツーバック FET 制御)	
		共通ドレイントポロジ	共通ソーストポロジ
LM5050-1-Q1	✓	×	×
LM70700-Q1	✓	×	×
LM7480-Q1	✓	✓	✓
LM74720-Q1	✓	✓	×
LM74900-Q1	✓	✓	×
LM74930-Q1	✓	×	✓

表 1. 冗長電源トポロジに適した理想ダイオード コントローラのリスト

まとめ

高度な機能を備えた理想ダイオード コントローラを使用すると、OR 接続とパワー マルチプレクサ回路のさまざまなアーキテクチャを実現できます。理想ダイオード コントローラは、逆極性保護、逆電流ブロック、ロード ダンプ保護、アクティブ整流、過電圧保護、突入電流制限などの機能と利点を備えているため、入力電源パスの包括的な保護が可能になり、システムの信頼性と安全性を実現します。

参考資料

1. テキサス・インスツルメンツ:『理想ダイオード コントローラを使用した堅牢なバッテリー逆接続保護機能を搭載した 6 つのシステム アーキテクチャ』
2. テキサス・インスツルメンツ:『LM749x0-Q1 を使用した車載用バッテリー逆接続保護トポロジ』
3. テキサス・インスツルメンツ:『車載用ゾーン モジュールで理想ダイオードを使用した優先順位付きパワー マルチプレクサ』

重要なお知らせ:ここに記載されているテキサス・インスツルメンツ社および子会社の製品およびサービスの購入には、TI の販売に関する標準の使用許諾契約への同意が必要です。お客様には、ご注文の前に、TI 製品とサービスに関する完全な最新情報のご入手をお勧め致します。TI は、アプリケーションに対する援助、お客様のアプリケーションまたは製品の設計、ソフトウェアのパフォーマンス、または特許の侵害に対して一切責任を負いません。ここに記載されている他の会社の製品またはサービスに関する情報は、TI による同意、保証、または承認を意図するものではありません。

すべての商標は、それぞれの所有者に帰属します。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated